

THÈSE DE DOCTORAT

Pour l'obtention de grade de
DOCTEUR en PHYSIQUE ET SCIENCE DE L'INGENIEUR
Spécialité : **Electronique et Télécommunications**

Sous le thème

Étude et Conception des Amplificateurs de Puissance A Bande Etroite et Large Bande en Utilisant la Technologie Micro-Ruban

Thèse dirigée par : **Pr. Rachid MANDRY**
Co-encadrée par : **Pr. Larbi EL ABDELLAOUI**

Thèse préparée au sein du Laboratoire de Mécanique, Informatique, Electronique et
Télécommunications (LMIET) dans la **Faculté des Sciences et Techniques de Settat**

Présentée par :
Mr. Mohamed RIBATE

Thèse soutenue publiquement le : **23/03/2022**
A la **FST Settat** devant le jury composé de :

Nom et Prénom	Grade	Etablissement	Qualité
Pr. Jamal ZBITOU	PES	Université Adbelmalek Essaadi, ENSA de Tanger	Président
Pr. Elhassane ABDELMOUNIM	PES	Université Hassan 1er, FST de Settat	Rapporteur
Pr. Mohammed BENBRAHIM	PES	Université Ibn Tofail, ENSA de kenitra	Rapporteur
Pr. Ahmed Errkik	PES	Université Hassan 1er, FST de Settat	Examineur
Pr. Larbi EL ABDELLAOUI	PES	Université Hassan 1er, FST de Settat	Co-Directeur de Thèse
Pr. Rachid MANDRY	PES	Université Hassan 1er, FST de Settat	Directeur de Thèse

Remerciements

Ce travail a été effectué dans le Laboratoire MIET (Mécanique, Informatique, Electronique et Télécommunications), dirigé par le Professeur AHMED ERRKIK, au sein de l'université Hassan 1^{er}, Faculté des Sciences et Techniques de Settat. Je tiens ainsi à remercier tout naturellement le Professeur AHMED ERRKIK, de m'avoir accueilli au sein de son laboratoire et de mettre à la disposition des doctorants les moyens nécessaires au bon déroulement de leurs travaux.

Je souhaite aussi remercier mon directeur de thèse et mon co-encadrant de thèse, chercheurs au LMIET, Professeur RACHID MANDRY et Professeur LARBI EL ABDELLAOUI pour la qualité de leurs encadrements, leurs qualités humaines, leurs disponibilités, leur patience ainsi que leur soutien.

J'adresse aussi mes remerciements à mon encadrant, le Professeur JAMAL ZBITOU de m'avoir permis de travailler sur un sujet aussi intéressant. Monsieur ZBITOU, ta patience, ton incroyable pédagogie, tes vastes connaissances (qui m'ont permis d'apprendre énormément durant cette thèse) et ta bonne humeur m'ont permis de mener ces travaux dans les meilleures conditions. J'ai toujours apprécié nos discussions et nos échanges techniques et une fois de plus je t'en remercie.

Je remercie Monsieur JAMAL ZBITOU, Professeur de l'ENSA Tanger pour avoir accepté de présider mon jury.

J'adresse tous mes remerciements aux : Monsieur ELHASSANE ABDELMOUNIM, Professeur de la FST Settat, université Hassan 1^{er}, Monsieur MOHAMMED BEN BRAHIM, Professeur de l'ENSA Kenitra, université Ibn Tofail et Monsieur SAAD BENNANI DOSSE, Professeur de l'ENSA Fès, université Sidi Mohamed Ben Abdellah, de l'honneur qu'ils m'ont fait en acceptant d'être rapporteurs de cette thèse.

Mes remerciements vont également à Monsieur AHMED ERRKIK, Professeur de la FST de Settat et directeur du laboratoire LMIET, d'avoir accepté d'examiner mon travail.

Pour finir, je tiens à dédier cette thèse à mes parents, mes sœurs et R. KHAYAT, ils m'ont toujours encouragé et soutenu dans les moments difficiles. Merci pour votre soutien et d'avoir toujours trouvés les mots justes pour me remettre en selle.

Résumé

Au cours des dernières années, le marché des télécommunications a connu une immense expansion. La tendance s'est accentuée durant la dernière décade avec l'évolution des standards de communication ainsi que la croissance rapide du nombre d'abonnés. Alors, face à cette situation, les opérateurs de communication se trouvent sans cesse dans l'obligation d'offrir plus de fonctionnalités tout en maintenant une qualité de service (QoS) acceptable, un encombrement maîtrisé et une autonomie de batterie améliorée. Ceci a un impact direct sur l'infrastructure réseau mobile, qui doit intégrer plus de dispositifs (antennes, filtres, amplificateurs de puissance, ...) afin de couvrir de large bande de fréquences. Par contre, l'atteinte de cette objectif résulte en une augmentation de l'encombrement et une dégradation de l'efficacité énergétique globale du système, réduisant ainsi l'autonomie des batteries. C'est ce point particulier qui fait l'objet du cœur des travaux de la présente thèse. Il s'agit de mener l'étude et la conception des amplificateurs de puissance large bande en utilisant la technologie micro-ruban. Après une étude d'applications des amplificateurs de puissance large bande ainsi qu'un état de l'art des sources, nous avons proposé des structures d'amplificateurs large bande qui couvrent toute la chaîne de communication. En effet, les travaux de cette thèse ont abouti à la conception d'un amplificateur faible bruit ayant une bande passante de 300 MHz autour de la bande ISM 2.4 GHz, un amplificateur de puissance d'une puissance de sortie de 13 Watts fonctionnant dans la bande de fréquences allant de 2.15 GHz jusqu'à 2.65 GHz et quatre structures d'amplificateurs hyperfréquences large bande disposants d'une bande passante autour de 2000 MHz.

Mots clés : Amplificateur de Puissance Large Bande, Amplificateur Faible Bruit, Adaptation d'Impédance Large Bande, GaAs, GaN, Haut Rendement en Puissance Ajoutée, Haute Puissance, Microstrip

Abstract

In recent years, the telecommunications market has grown tremendously. The trend has been accentuated during the last decade with the evolution of communication standards as well as the rapid growth in the number of subscribers. Therefore, faced with this situation, the mobile network operators are constantly forced to offer more features while maintaining an acceptable quality of service (QoS), a controlled footprint and improved battery life. This has a direct impact on the mobile network infrastructure, which must integrate more devices (antennas, filters, power amplifiers, etc.) in order to cover a wide band of frequencies. However, achieving this goal results in an increase in footprint and a degradation of the overall system efficiency, thereby reducing battery life. This particular point is the focus of the work of this thesis. In this work, we conduct the study and design of wideband power amplifiers using micro-ribbon technology. After a study of broadband power amplifier applications as well as the corresponding state of the art, we proposed broadband amplifier structures that cover the entire communication chain. Indeed, the work of this thesis resulted in the design of a low noise amplifier (LNA) with a bandwidth of 300 MHz around the ISM band 2.4 GHz, a power amplifier (PA) with an output power of 13 Watts operating in the frequency band ranging from 2.15 GHz up to 2.65 GHz and four structures of broadband microwave amplifiers (BPA) with a bandwidth of 2000 MHz..

Keywords: *Broadband Power Amplifier, Low Noise Amplifier, Broadband Impedance Matching, GaAs, GaN, High PAE, High Power, Microstrip*

Liste des abréviations

ANRT	Agence Nationale de Réglementation des Télécommunications
ACPR	Adjacent Channel Power Ratio
ADS	Advanced Design System
BER	Bit Error Ratio
BJT	Bipolar Junction Transistor
DUT	Device Under Test
EM	Electromagnetic
FET	Field-Effect Transistor
GaN	Gallium nitride
HB	Harmonic Balance
HEMT	High-Electron-Mobility Transistor
IF	Intermediate frequency
IMD3	third-order intermodulation distortion
IP3	third-order Interception Point
ISM	Industrial, Scientific and Medical Band
ITU	International Telecommunication Union
LNA	Low Noise Amplifier
LTE	Long Term Evolution
MMIC	Monolithic Microwave Integrated Circuit
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
NF	Noise Figure
OIP3	third-order Output Interception Point
PA	Power Amplifier
PAE	Power Added Efficiency
PCB	Printed Circuit Board
QAM	Quadrature Amplitude Modulation
QPSK	Quadrature Phase Shift Keying
RF	Radio Frequency
RFC	RF Choke
RFT	Real Frequency Technique
RL	Return Loss
SMD	Surface Mount Devices
SMPS	Switched-Mode Power Supplies
SNR	Signal-to-Noise Ratio
TL	Transmission Line
UMTS	Universal Mobile Telecommunications System
VNA	Vector Network Analyzer
VSWR	Voltage Standing Wave Ratio

Liste des tableaux

Tableau 1. 1: Classification des micro-ondes (300 Hz – 300 GHz) selon la recommandation ITU-R V.431-7--	6
Tableau 1. 2: Classification des micro-ondes (1 GHz – 100 GHz) selon le standard IEEE 521-1984-----	6
Tableau 1. 3: RL, ROS et le coefficient de réflexion pour quelques cas spéciaux-----	21
Tableau 1. 4: valeurs standards des paramètres parasites d'un transistor bipolaire -----	31
Tableau 1. 5: Paramètres standard des parasites d'un transistor FET -----	33
Tableau 2. 1: Discontinuités Microstrip	50
Tableau 2. 2: Données de conception d'un transformateur binomial	70
Tableau 3. 1: Cahier des charges	81
Tableau 3. 2: ATF-21170 [0.5 GHz - 6.0 GHz Low Noise Gallium Arsenide FET].....	82
Tableau 3. 3: Les propriétés du Rogers RO4350B	88
Tableau 3. 4: Les impédances cibles en entrée et en sortie.....	92
Tableau 3. 5: Objectifs d'optimisation	94
Tableau 3. 6: Définition du plan de fréquence.....	98
Tableau 3. 7: La distribution de courant pour la fréquence DC (0 GHz), la fondamentale et les premiers 5 harmoniques pour une puissance d'entrée de 0 dBm.	105
Tableau 3. 8: Comparaison des performances du LNA proposé avec des travaux récemment publiés (*) et des LNA commercialisés (◇).....	106
Tableau 4. 1: Classes de fonctionnement d'un PA -----	111
Tableau 4. 2: Cahier des charges-----	115
Tableau 4. 3: Quelques caractéristiques techniques du transistor Cree CGH40010F -----	116
Tableau 4. 4: Les nouveaux objectifs cibles-----	134
Tableau 4. 5: Objectifs de l'optimisation-----	136
Tableau 4. 6: Les propriétés du substrat Rogers RO4350B-----	137
Tableau 4. 7: Comparaison des performances de l'amplificateur proposé avec des travaux récemment publiés	145
Tableau 5. 1: Le cahier des charges adopté durant la conception des quatre structures proposées -----	155
Tableau 5. 2: Tableau comparatif des performances des structures proposées -----	167
Tableau 5. 3: Tableau comparatif des structures proposées avec des travaux récemment publiés -----	167

Liste des figures

Chapitre 1

Figure 1. 1: Schéma bloc typique d'un amplificateur de puissance RF	6
Figure 1. 2: Modèle idéal du dispositif actif utilisé pour analyser les amplificateurs de puissance ainsi que les caractéristiques I/V simplifiées	8
Figure 1. 3: Un schéma d'un amplificateur de classe A excité par un signal sinusoïdal ainsi que les formes d'ondes de la tension V_{ds} et le courant I_{ds}	10
Figure 1. 4: Un schéma d'un amplificateur de classe B excité par un signal sinusoïdal ainsi que les formes d'ondes de la tension V_{ds} et le courant I_{ds}	12
Figure 1. 5: Les formes d'onde de la tension et le courant du drain pour un dispositif idéal de classe C	13
Figure 1. 6: Configuration de base d'un amplificateur de classe E	14
Figure 1. 7: configuration d'un circuit d'adaptation de sortie pour un amplificateur de puissance de Classe F	16
Figure 1. 8: Circuit équivalent d'un transistor (1 port système)	17
Figure 1. 9: Réseau à 2 ports général avec les impédances de source et de charge	18
Figure 1. 10: Schéma énergétique d'un amplificateur de puissance	22
Figure 1. 11: Le point de compression à 1-dB	23
Figure 1. 12: Modèle de bruit d'une résistance	24
Figure 1. 13: Circuit à deux ports avec une source et une charge arbitraires	26
Figure 1. 14: Cercles de stabilité en entrée (région stable ombragée)	28
Figure 1. 15: Cercle de stabilité pour un dispositif actif inconditionnellement stable	29
Figure 1. 16: Structure d'un transistor BJT (a), vue de dessus (b)	30
Figure 1. 17: Modèle hyperfréquence simplifié d'un transistor bipolaire	31
Figure 1. 18: Structure d'un transistor HBT	32
Figure 1. 19: Barreau conducteur	33
Figure 1. 20: Structure simplifiée d'un transistor FET	33
Figure 1. 21: Modèle hyperfréquence simplifié d'un transistor FET	34
Figure 1. 22: Coupe transversale d'un transistor MESFET	35
Figure 1. 23: Réseau caractéristique d'un transistor MESFET	35
Figure 1. 24: Structure d'un transistor HEMT AlGaAs/GaAs	36
Figure 1. 25: Structure d'un transistor pHEMT	36

Chapitre 2

Figure 2. 1: Un modèle équivalent d'une résistance en haute fréquence avec ses éléments parasites (a)	41
Figure 2. 2: Courbe d'impédance d'une résistance	42
Figure 2. 3: Résistance microstrip	42
Figure 2. 4: Circuit équivalent d'un condensateur en hyperfréquences	43
Figure 2. 5: Courbe d'impédance d'un condensateur en fonction de la fréquence	43
Figure 2. 6: Circuit équivalent d'une inductance en hyperfréquences	44
Figure 2. 7: Courbe d'impédance de l'inductance	44
Figure 2. 8: Inductances microstrip: (a) bande, (b) boucle circulaire ; Inductances bobine : (c) Spirale circulaire, (d) rectangulaire	44
Figure 2. 9: Circuits équivalents des inductances: (a) microstrip, (b) bobine	45
Figure 2. 10: Schéma équivalent d'un tronçon élémentaire d'une ligne de transmission de longueur dx	46
Figure 2. 11: Ligne microstrip	48
Figure 2. 12: Source avec une impédance Z_S connectée à une charge ayant une impédance Z_L	51
Figure 2. 13: Adaptation via un circuit d'adaptation ($Z_{in} = Z_S$ et $Z_{out} = Z_L$)	52
Figure 2. 14: Transformation Parallèle – Série	53
Figure 2. 15: Transformation série-parallèle	54
Figure 2. 16: Adaptation par un circuit de type L	55
Figure 2. 17: Adaptation par un circuit de type π	56
Figure 2. 18: Le comportement d'un circuit d'adaptation de type π visualisé à l'aide de l'abaque de Smith	58
Figure 2. 19: Circuit d'adaptation de type T	58

Figure 2. 20: Le comportement des éléments d'un circuit d'adaptation de type T visualisé à l'aide de l'abaque de Smith	60
Figure 2. 21: Conversion d'un circuit d'adaptation à éléments localisés en un circuit d'adaptation de ligne de transmission	61
Figure 2. 22: Adaptation d'impédance avec une ligne quart d'onde	61
Figure 2. 23: Adaptation d'impédance avec un seul stub	62
Figure 2. 24: Adaptation d'impédance par deux stubs	63
Figure 2. 25: adaptation d'impédance simplifiée avec double stubs	64
Figure 2. 26: Limites de Bode-Fano pour des charges RC et RL	65
Figure 2. 27: Réponse optimale du coefficient de réflexion d'un transformateur d'impédance	66
Figure 2. 28: Adaptation d'impédance basée sur les circuits d'adaptation LC de type L de n étages	67
Figure 2. 29: Transformateur d'impédance quart d'onde de n sections	68
Figure 2. 30: Réponse du coefficient de réflexion d'un transformateur binomial	69
Figure 2. 31: Transformateur d'impédance binomial à deux sections	70
Figure 2. 32: La réponse du coefficient de réflexion d'un transformateur de Chebyshev	71

Chapitre 3

Figure 3. 1: Schéma bloc d'un récepteur superhétérodyne	75
Figure 3. 2: Schéma bloc d'un récepteur homodyne	76
Figure 3. 3: Schéma bloc d'un récepteur à faible IF	76
Figure 3. 4: Schéma bloc d'un simple récepteur RF	77
Figure 3. 5: Un Quadripôle	77
Figure 3. 6: Etages d'amplificateurs en cascades	79
Figure 3. 7: Définition du point d'interception de troisième ordre	80
Figure 3. 8: Cascade d'étages de puissance	80
Figure 3. 9: Considérations d'adaptation d'impédance	83
Figure 3. 10: Paramètres de bruit du transistor ATF-21170	83
Figure 3. 11: Circuit de caractérisation du transistor ATF-21170 et les résultats obtenus	84
Figure 3. 12: Banc de test utilisé pour l'étude de stabilité du transistor ATF-21170	85
Figure 3. 13: Courbes préliminaire du bruit, stabilité et paramètres S du LNA proposé	85
Figure 3. 14: Le circuit de stabilité	86
Figure 3. 15: Courbes de facteurs de stabilité, facteurs de bruits et les paramètres S	87
Figure 3. 16: Le circuit de polarisation basé sur une ligne de transmission quart d'onde	88
Figure 3. 17: Résultats de simulation du circuit de polarisation proposé	89
Figure 3. 18: Le circuit utilisé pour mener une analyse préliminaire d'adaptation d'impédance	90
Figure 3. 19: Les composants utilisés pour l'étude d'adaptation d'impédance	91
Figure 3. 20: Exigences d'adaptation d'impédance	91
Figure 3. 21: Le circuit de départ pour la conception des réseaux d'adaptation d'impédance en entrée et en sortie	93
Figure 3. 22: Circuit d'adaptation côté de la source basé sur des lignes de transmission idéaux	93
Figure 3. 23: Circuit d'adaptation côté de la charge basé sur des lignes de transmission idéaux	93
Figure 3. 24: Les résultats de simulation des paramètres S après le processus d'optimisation	94
Figure 3. 25: Le circuit du LNA proposé y compris le circuit de polarisation, le circuit de stabilité et les réseaux d'adaptation en entrée et en sortie	95
Figure 3. 26: Circuit imprimé du LNA proposé	97
Figure 3. 27: Rogers RO4350B	97
Figure 3. 28: Le circuit adopté durant la Co-Simulation	97
Figure 3. 29: Résultats de simulation des Paramètres S pour le circuit adopté pour la Co-Simulation et celle du schématique	98
Figure 3. 30: Le circuit adopté pour la simulation non linéaire « one Tone »	100
Figure 3. 31: La figure de la gauche: la puissance de sortie pour les cinq premiers harmoniques, la figure de la droite : la puissance de sortie en fonction du temps	100
Figure 3. 32: Résultats de la simulation non linéaire	101
Figure 3. 33: Le circuit adoptée pour la simulation non linéaire "2-Tone"	101
Figure 3. 34: Résultats de simulation non linéaire "2-Tone": les produits d'intermodulation à gauche (en rouge), les points d'interception d'ordre 3 à droite (d'entrée et de sortie)	102

Figure 3. 35: problème d'excitation manuelle du LNA à partir du port 1	103
Figure 3. 36: Distribution des courants à la fréquence DC (0 GHz).....	103
Figure 3. 37: Distribution des courants à 2.4 GHz avec une puissance d'entrée de -20dBm.....	104
Figure 3. 38: Distribution des courants à 2.4 GHz avec une puissance d'entrée de 0 dBm	104

Chapitre 4

Figure 4. 1: Schéma bloc d'un simple émetteur	110
Figure 4. 2: Les classes de fonctionnement d'un PA en fonction de l'angle de conduction et l'efficacité.....	112
Figure 4. 3: Configuration de base de mesure "load-pull" pour un dispositif sous test (DUT)	113
Figure 4. 4: Profils de puissance de sortie (P_{out}) en dBm et de l'efficacité ajoutée (PAE) en %	114
Figure 4. 5: Le transistor Cree CGH40010F	116
Figure 4. 6: Quelques impédances de la source / charge du transistor Cree CGH40010F en fonction de la fréquence	117
Figure 4. 7: Circuit de caractérisation du transistor Cree CGH40010F	118
Figure 4. 8: Résultats de l'étude DC du transistors Cree CGH40010F.....	118
Figure 4. 9: Circuit utilisé pour l'analyse de stabilité	120
Figure 4. 10: Résultats préliminaires de l'étude de stabilité.....	120
Figure 4. 11: Le circuit de stabilité du transistor en utilisant une résistance série en entrée	121
Figure 4. 12: Résultats de simulation des facteurs de stabilité après l'intégration de la résistance série en entrée du transistor	122
Figure 4. 13: Effet de l'insertion du réseau de stabilité sur le gain du transistor : (A) : le gain du transistor autour de 2.4 GHz avant l'intégration du réseau de stabilité, (B) : après l'intégration du réseau de stabilité.....	122
Figure 4. 14: Simulation Load-Pull one-Tone (Constant Available Source Power template)	123
Figure 4. 15: Les contours de la puissance fournit à la charge & l'efficacité ajoutée (PAE) autour de 2.4 GHz.....	124
Figure 4. 16: à l'impédance de charge qui donne la puissance maximale (et le gain max)	124
Figure 4. 17: à l'impédance de charge qui donne l'efficacité ajoutée (PAE) maximale	125
Figure 4. 18: Résultats de simulation 3dB Load-pull	126
Figure 4. 19: Le circuit adopté pour l'étude d'adaptation d'impédance	127
Figure 4. 20: Résultats de simulation pour $Z_S = Z_L = 50 \Omega$	127
Figure 4. 21: Résultats de simulation en fonction des impédances obtenues d'après la simulation load-pull ---	128
Figure 4. 22: Variables utilisées dans le processus d'optimisation du circuit d'adaptation d'impédance en sortie	130
Figure 4. 23: Le circuit d'adaptation d'impédance en sortie (idéal) proposé avec les éléments d'optimisation -	130
Figure 4. 24: Configuration & définition des objectifs cibles de l'optimisation	131
Figure 4. 25: Résultats d'optimisation du circuit d'adaptation d'impédance en sortie	132
Figure 4. 26: Le circuit de PA y compris le circuit d'adaptation proposé	133
Figure 4. 27: Résultats obtenues après l'intégration du circuit d'adaptation d'impédance de sortie	133
Figure 4. 28: Résultats de simulation après l'optimisation	134
Figure 4. 29: Circuit de l'amplificateur de puissance proposé y compris les réseaux de polarisation et d'adaptation idéaux	135
Figure 4. 30: Résultats obtenus après l'opération d'optimisation.....	137
Figure 4. 31: Le circuit complet de l'amplificateur de puissance proposé après la transformation des réseaux d'adaptation idéaux	138
Figure 4. 32: Résultats obtenus après la transformation des circuits d'adaptation idéaux en circuits micro-ruban	139
Figure 4. 33: Les courbes de la puissances de sortie, le grain grand signal et l'efficacité ajoutée (PAE) en fonction de la puissance d'entrée	140
Figure 4. 34: Le circuit adopté pendant la simulation HB 2-tones	141
Figure 4. 35: Résultats de simulation HB 2-tones	141
Figure 4. 36: Masque PCB de l'amplificateur proposé	142
Figure 4. 37: Le circuit adopté pour la EM Co-Simulation	143
Figure 4. 38: Performances petits signaux	144
Figure 4. 39: Performances grands signaux	144

Chapitre 5

Figure 5. 1: Quelques configurations d'amplificateurs hyperfréquences large bande: (a) topologie réactive/résistive; (b) topologie à base de la contre-réaction résistive ; (c) topologie équilibrée ; (d) topologie distribuée. -----	150
Figure 5. 2: Transformation approximative des éléments localisés en lignes de transmission -----	151
Figure 5. 3: Une représentation d'un amplificateur distribué de k transistors -----	152
Figure 5. 4: La conception d'un égaliseur dans le cas d'un seul étage d'amplification -----	153
Figure 5. 5. Le schéma global de la première structure proposée -----	155
Figure 5. 6: Le circuit de polarisation proposé -----	156
Figure 5. 7: Le circuit d'adaptation d'impédance en entrée y compris les éléments de stabilité -----	156
Figure 5. 8: Le circuit d'adaptation d'impédance en sortie -----	157
Figure 5. 9: Le masque de la première structure propose -----	157
Figure 5. 10: Courbes des facteurs de stabilité de la structure proposée -----	158
Figure 5. 11: Résultats de simulation petit signal -----	159
Figure 5. 12: Performance grand signal de la première structure -----	159
Figure 5. 13: Le schéma de la deuxième structure proposée -----	160
Figure 5. 14: Facteurs de stabilité de la deuxième structure proposée -----	160
Figure 5. 15: Résultats de la simulation petit signal de la deuxième structure -----	161
Figure 5. 16: Courbes de la puissance de sortie et du rendement en puissance ajoutée de la deuxième structure -----	161
Figure 5. 17: Le schéma de la troisième structure proposée -----	162
Figure 5. 18: Le masque de la troisième structure proposée -----	162
Figure 5. 19: Les courbes des facteurs de Rollet et de Bodway -----	163
Figure 5. 20: résultats de simulation petit signal de la troisième structure -----	163
Figure 5. 21: Résultats de simulation grand signal de la troisième structure -----	164
Figure 5. 22: Schéma de la quatrième structure proposée -----	164
Figure 5. 23: Le masque de la quatrième structure proposée -----	165
Figure 5. 24: Courbes de facteurs de stabilité de la quatrième structure -----	165
Figure 5. 25: Résultats de la simulation petit signal de la quatrième structure -----	166
Figure 5. 26: Résultats de simulation grand signal de la quatrième structure -----	166

Table des matières

Introduction Générale	1
Chapitre 1	4
1. Les micro-ondes	5
1.1. Historique des micro-ondes	5
1.2. Classification des micro-ondes	5
2. Schéma block d'un Amplificateur de Puissance Hyperfréquence	6
3. Classification des Amplificateurs de Puissance	7
3.1. Les types du dispositif actif	7
3.2. Les classes de fonctionnement	9
4. Définition de quelques paramètres d'amplificateur de puissance	17
4.1. La bande passante	17
4.2. Gains d'amplificateur de puissance	18
4.3. Perte de retour (Return Loss)	21
4.4. Puissance sortie/entrée	22
4.5. Rendement en puissance ajoutée (PAE)	22
4.6. Gamme dynamique	23
4.7. Bruit	24
5. Etude de stabilité	26
5.1. Cercles de stabilité	26
5.2. Critères de stabilité en termes des paramètres S	28
6. Transistors hyperfréquences	30
6.1. Transistors bipolaire (BJT)	30
6.2. Transistors bipolaires à hétérojonction (HBT)	31
6.3. Transistors à effet de champ (FET)	32
7. Conclusion	37
8. Références	37
Chapitre 2	39
1. Composants du Circuit d'Adaptation d'Impédance	40
1.1. Composants passifs	40
1.2. Lines de transmission	46
2. Techniques d'adaptation d'impédance	50
2.1. Conditions d'adaptation	51
2.2. Techniques d'adaptation à bande étroite	53
2.3. Techniques d'adaptation d'impédance large bande	64
3. Conclusion	72
4. Références	72
Chapitre 3	74
1. Généralités sur les récepteurs radio fréquence (RF)	75
1.1. Récepteur superhétérodyne	75

1.2.	Récepteur homodyne (Zero IF) -----	76
1.3.	Récepteur à faible fréquence intermédiaire (Low IF) -----	76
2.	Paramètres de caractérisation d'un amplificateur faible bruit (LNA)-----	76
2.1.	Stabilité-----	77
2.2.	Facteur de bruit -----	78
2.3.	Point d'interception du troisième ordre (IP3)-----	79
3.	Etude et conception d'un amplificateur faible bruit (LNA) pour des applications fonctionnantes dans la bande ISM-----	81
3.1.	Aperçu-----	81
3.2.	Conception de l'amplificateur faible bruit proposé -----	83
4.	Conclusion-----	106
5.	Références -----	107
Chapitre 4	-----	109
1.	Aperçu -----	110
1.1.	Classes de fonctionnement -----	110
1.2.	Le besoin d'un modèle non linéaire du dispositif actif-----	112
1.3.	A propos des transistors GaN (Gallium Nitride) -----	112
1.4.	Aperçu sur la technique Load-Pull -----	113
2.	Etude et conception de l'amplificateur de puissance proposé-----	115
2.1.	Cahier des charges-----	115
2.2.	Sélection du transistor de puissance RF -----	116
2.3.	Etude DC & Stabilité -----	117
2.4.	Simulation Load-Pull -----	122
2.5.	Conception des réseaux d'adaptation d'impédance-----	129
2.6.	Simulation Harmonic Balance 1-tone : Etude de compression -----	139
2.7.	Simulation Harmonic Balance 2-tones : Etude de IMD3 -----	140
2.8.	EM Co-Simulation -----	142
2.9.	Benchmarking-----	145
3.	Conclusion-----	145
4.	Références -----	146
Chapitre 5	-----	148
1.	Aperçu -----	149
1.1.	Topologies d'amplificateurs hyperfréquence large bande -----	149
1.2.	Techniques d'adaptation d'impédance large bande-----	150
2.	Développement des structures d'amplificateurs hyperfréquences large bande-----	154
2.1.	Le cahier des charges -----	155
2.2.	Structure N°1 -----	155
2.3.	Structure N°2 -----	159
2.4.	Structure N°3 -----	162
2.5.	Structure N°4 -----	164

2.6.	Tableau comparatif des performances des structures proposées-----	166
2.7.	Benchmarking-----	167
3.	Conclusion-----	168
4.	Références-----	169
Conclusion Générale-----		170
Annexes-----		173

جامعة الحسن الأول
UNIVERSITÉ HASSAN 1^{ER}



Introduction Générale

Au cours des deux dernières décennies, le secteur des télécommunications a connu une forte croissance. La tendance s'est accentuée durant les dernières années avec l'évolution rapide des techniques de télécommunications et la multiplication des applications proposées. Par exemple, au niveau du Maroc et d'après l'ANRT, le nombre des abonnés dans les réseaux mobiles (2G/3G/4G) a augmenté de 3.6 millions abonnements au cours du 1^{er} trimestre 2021, tandis que le parc d'internet mobile a atteint 28.49 millions, en hausse annuelle de 15.90%.

Afin d'accompagner cette expansion, la téléphonie mobile doit sans cesse offrir plus de fonctionnalités avec une autonomie de batterie (améliorée) et un encombrement maîtrisé. L'amélioration des services offerts par la téléphonie mobile en qualité, en disponibilité et en diversité, passe par l'augmentation du débit et de la bande passante ainsi que l'allocation de nouvelles ressources fréquentielles, via l'adoption de nouveaux standards de télécommunications. Ceci a un impact direct sur l'infrastructure réseau mobile, qui doit intégrer plus de dispositifs (antennes, amplificateurs de puissance, filtres, coupleurs, ...) afin de couvrir une large bande de fréquences ainsi que de traiter des signaux plus complexes. Cependant, la réalisation de cet objectif a comme conséquences la dégradation de l'efficacité énergétique globale du système ainsi que l'augmentation de l'encombrement réduisant ainsi l'autonomie des batteries.

Un système de communication se compose typiquement de deux parties : émetteur et récepteur. Alors, dans le cas d'un émetteur (où le besoin indispensable des niveaux de puissance élevées), l'amplificateur de puissance constitue un bloc central dans la chaîne d'émission. Cependant, dans le cas d'un récepteur où les conditions de communication sont relativement critiques (fortes interférences, des niveaux de bruit élevés, faible puissance du signal reçu, etc.), l'amplificateur hyperfréquence faible bruit représente un élément-clé dans la chaîne de réception.

Donc, pour s'adapter aux nouveaux enjeux du marché et particulièrement couvrir des spectres de fréquences multiples et plus larges, les amplificateurs de puissances font l'objet de plusieurs recherches au cours de ces dernières années en termes d'architectures et de performances. En effet, l'utilisation de tels amplificateurs large bande va permettre de couvrir une plage de fréquences équivalente avec moins d'éléments, réduisant ainsi l'encombrement du système, et éventuellement sa consommation énergétique.

En plus de la caractéristique large bande, l'amplificateur de puissance (et selon son emplacement) doit assurer des performances dans la plupart des cas contradictoires tels que le rendement en puissance ajoutée vs la bande passante, la taille vs la performance large bande, la stabilité vs la figure de bruit, la linéarité vs le rendement en puissance ajoutée (PAE), etc. il en résulte aussi des améliorations notoires sur des volets de coût et de fiabilité.

D'autre part, les développements technologiques réalisés au cours de la dernière décennie en matière des composants semi-conducteurs, notamment la technologie grand gap GaN et ses usages, ont abouti à une nouvelle génération de transistors de puissance, dix fois plus performants que les transistors à base de Silicium. Il est alors possible de tirer profit de leurs performances afin de répondre aux exigences d'applications de forte puissance, à haut rendement et forte intégration, mais toujours avec la difficulté d'atteindre conjointement une forte efficacité énergétique et un large spectre fréquentiel.

C'est ce point particulier qui fait l'objet du cœur des travaux de la présente thèse. Il s'agit de mener l'étude, la conception et la réalisation des amplificateurs de puissance large bande en utilisant la technologie micro-ruban. Alors les travaux de cette thèse s'inscrivent dans cette perspective et sont présentés en cinq chapitres.

Le premier chapitre porte sur les concepts de base d'un amplificateur de puissance en hyperfréquence en termes de types des transistors RF, les classes de fonctionnement, les paramètres de caractérisations, l'étude de stabilité etc. tandis que, le deuxième chapitre sera dédié aux techniques d'adaptation d'impédance utilisées dans la conception des amplificateurs de puissance en hyperfréquence. Ces deux chapitres regroupent le background théorique ainsi que les outils essentiels à la conception des amplificateurs de puissance en hyperfréquence.

Le troisième chapitre traite l'étude et la conception d'un amplificateur RF faible bruit (LNA) ayant une bande passante de 300 MHz autour de la bande ISM 2.4 GHz. En fait, le processus de conception de cet amplificateur a été segmenté en plusieurs étapes. Dans un premier temps, nous avons sélectionné le transistor RF conformément au cahier des charges, puis nous avons effectué une étude des exigences d'adaptation d'impédance. Par la suite, nous avons mené une étude DC afin de déterminer le point de polarisation adéquat, qui permet de répondre aux spécifications techniques mentionnées au niveau du cahier des charges. Une fois fait, l'étape suivante consiste à effectuer une étude de stabilité. Ici une attention particulière a été portée à la façon dont le circuit de stabilité est synthétisé. En fait, dans le cas d'un amplificateur faible bruit, le circuit de stabilité doit assurer la stabilité de l'amplificateur sans dégrader la figure de bruit et en même temps sans affecter le gain. Alors, après avoir déterminé le point de fonctionnement ainsi que les composants de stabilité, le reste des étapes consiste à concevoir les circuits de polarisation et d'adaptation d'impédance tout en les caractérisant en utilisant la simulation petits/grands signaux ordinaire ainsi que la EM Co-Simulation. A la fin de ce chapitre, nous avons effectué la EM-Circuit Excitation afin de visualiser les profils de courant. Ceci représente la dernière étape dans le processus de validation de la structure obtenue.

D'autre part, le quatrième chapitre présente l'étude et la conception d'un amplificateur de puissance d'une bande passante de 500 MHz autour de 2.4 GHz, de haut rendement en puissance ajoutée (PAE) et de haute puissance, basé sur un transistor GaN, en utilisant la technique « load-pull ». En effet, après la simulation load-pull, nous avons obtenu les impédances d'entrée/sortie du transistor, optimaux, qui permettent d'atteindre le haut PAE et la haute puissance de sortie, autour de la fréquence fondamentale et aussi dans les autres fréquences harmoniques. Ces impédances seront utilisées par la suite comme des impédances cibles durant la phase d'optimisation. Alors, dans le cas d'un amplificateur de puissance et durant la phase de conception des circuits d'adaptation, il est recommandé de commencer par la conception du circuit d'adaptation de sortie, car il est relativement simple. Ici, une technique d'adaptation d'impédance particulière est déployée afin d'atteindre un excellent PAE et une haute puissance de sortie sur une bande passante de 500 MHz. En fait, puisque notre objectif est d'atteindre des impédances cibles bien déterminées, alors, durant la conception du circuit d'adaptation d'impédance en sortie, nous nous sommes trouvé dans l'obligation de convertir le paramètre S_{11} du circuit d'adaptation de la sortie en paramètre Z_{11} , afin d'utiliser les impédances obtenues comme des objectifs cibles. Cette conversion est faite pour la fréquence fondamentale et aussi pour les fréquences harmoniques. Dans ce chapitre, les circuits de polarisation constituent une partie intégrale dans les réseaux d'adaptation d'impédance. Alors, après avoir arrêté les circuits d'adaptation et de polarisation – bien sûr après la réalisation de l'étude DC/stabilité – nous avons passé à la simulation petit signal, la simulation grand signal

y compris la simulation Harmonic Balance (HB) « 1-Tone » & « 2-Tone », l'étude de la compression du gain ainsi que la distorsion d'intermodulation d'ordre 3 (IMD3). Et finalement, nous avons terminé par la EM Co-Simulation.

Enfin, le cinquième chapitre présente l'étude et la conception de quatre structures d'amplificateurs hyperfréquences large bande en utilisant la technologie microruban. Ici, afin d'atteindre la performance large bande, une technique d'adaptation d'impédance hybride a été utilisée. En fait, les réseaux d'adaptation proposés sont conçus en utilisant des stubs en court-circuit ou en circuit ouvert, synthétisés en se basant sur des transformateurs d'impédance quart d'onde en parallèle avec la technique RFT (Réal Fréquence Technique).

La conclusion dresse un bilan de ces travaux et aborde quelques perspectives.

جامعة الحسن الأول
UNIVERSITÉ HASSAN 1^{ER}



CHAPITRE 1

Amplificateur de Puissance Hyperfréquence : Concepts de Base

Dans ce chapitre, nous allons discuter les concepts de base ainsi que le background théorique permettant de comprendre et de traduire par des grandeurs mesurables les propriétés et le fonctionnement d'un amplificateur de puissance hyperfréquence.

1. Les micro-ondes

1.1. Historique des micro-ondes

De nos jours, nous prenons pour acquis l'idée que les ondes électromagnétiques peuvent être facilement produites par un simple circuit électronique, peuvent être transmises dans l'espace libre et peuvent être détectées par un autre circuit électronique distant, et que ce système peut être utilisé pour transmettre des informations sur de grandes distances. Il convient toutefois de rappeler que cette compréhension de la relation entre l'énergie électromagnétique et celle électrique est relativement récente. Alors, l'ère du micro-ondes n'a vraiment commencé qu'en 1886, lorsque Heinrich Hertz a démontré expérimentalement l'existence des ondes radio. Il avait vérifié expérimentalement l'existence d'un phénomène qui avait été prédit théoriquement 21 ans plus tôt par James Clerk Maxwell [1]. Ce dernier est considéré comme le théoricien fondateur de l'électromagnétisme moderne. Dans un article historique intitulé « Une théorie dynamique du champ électromagnétique », publié en 1865, Maxwell a proposé les célèbres équations –qui portent son nom– qui relient les quantités vectorielles E , B et J et ρ :

$$\nabla \cdot E = \frac{\rho}{\epsilon_0} \quad (1.1)$$

$$\nabla \cdot B = 0 \quad (1.2)$$

$$\nabla \times E = -\frac{\partial B}{\partial t} \quad (1.3)$$

$$\nabla \times B = \mu_0 \left(J + \epsilon_0 \frac{\partial E}{\partial t} \right) \quad (1.4)$$

1.2. Classification des micro-ondes

Le terme « micro-onde » se réfère à la région du spectre électromagnétique qui s'étend de 300 MHz à 300 GHz correspondant à des longueurs d'onde situées entre 1 mm et 1 m. Les ondes électromagnétiques possédant des longueurs d'onde positionnées entre 1 et 10 mm sont appelées ondes millimétriques. La fréquence d'une onde est liée à sa longueur d'onde dans l'air ou dans le vide par la relation :

$$\lambda_0 = \frac{c}{f} \quad (1.5)$$

Où $c = 3 \times 10^8 \text{ m/s}$ et représente la célérité (vitesse) des ondes électromagnétiques dans le vide ou l'air. Divers modes de classification des micro-ondes ont été proposés. La classification de la partie située entre 300 Hz et 300 GHz (selon la recommandation ITU-R V.431-7) [2] est présentée dans le tableau 1.1. Particulièrement, la partie située entre 1 GHz et 100 GHz est classifiée (selon le standard IEEE 521-1984) [3] comme dans le tableau 1.2.

Cette classification est connue aussi sous le nom du « Bandes RADAR ». Bien que l'utilisation des micro-ondes peut sembler relativement récente, la première transmission/réception d'un signal radio a été réalisé en 1886 par Heinrich Hertz. En fait, c'était une onde millimétrique (environ 60 GHz) [4].

Tableau 1. 1: Classification des micro-ondes (300 Hz – 300 GHz) selon la recommandation ITU-R V.431-7

Désignation	Bande de Fréquences
Ultra Low Frequency (ULF)	300 Hz – 3 KHz
Very Low Frequency (VLF)	3 KHz – 30 KHz
Low Frequency (LF)	30 KHz – 300 KHz
Medium Frequency (MF)	300 KHz – 3 MHz
High Frequency (HF)	3 MHz – 30 MHz
Very High Frequency (VHF)	30 MHz – 300 MHz
Ultra High Frequency (UHF)	300 MHz – 3 GHz
Super High Frequency (SHF)	3 GHz – 30 GHz
Extreme High Frequency (EHF)	30 GHz – 300 GHz

Tableau 1. 2: Classification des micro-ondes (1 GHz – 100 GHz) selon le standard IEEE 521-1984

Désignation	Plage de fréquences
L	1 GHz – 2 GHz
S	2 GHz – 4 GHz
C	4 GHz – 8 GHz
X	8 GHz – 12 GHz
Ku	12 GHz – 18 GHz
K	18 GHz – 27 GHz
Ka	27 GHz – 40 GHz
V	40 GHz – 75 GHz
W	75 GHz – 110 GHz

2. Schéma block d'un Amplificateur de Puissance Hyperfréquence

Un amplificateur de puissance est un élément clé dans la construction des systèmes de communication sans fil. Son objectif principal est d'augmenter la puissance du signal. Pour minimiser les interférences et la congestion spectrale, les émetteurs doivent être linéaires.

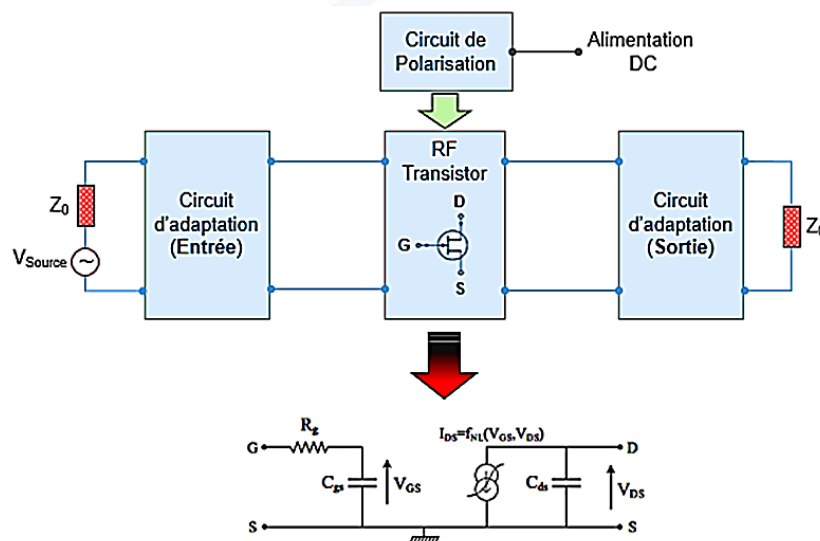


Figure 1. 1: Schéma bloc typique d'un amplificateur de puissance RF

Le transistor RF est le cœur de l'amplificateur de puissance. Ce dispositif actif réalise la fonction de conversion d'énergie continue DC vers une puissance RF [5]. Figure 1.1 présente un schéma bloc d'un amplificateur de puissance RF ainsi que le modèle équivalent simplifié du transistor RF. D'après figure 1.1, typiquement un amplificateur de puissance RF se constitue d'un dispositif actif – dans la plupart des cas un transistor RF – polarisé via un circuit de polarisation et adapté aux ports d'entrée/sortie via des circuits d'adaptation.

Les circuits de polarisation et d'adaptation peuvent être réalisés soit avec les composants discrets (résistance, inductance et capacitance), soit en utilisant les lignes de transmission, ou bien les deux (conception hybride). Habituellement, l'utilisation des composants discrets est intuitive et offre nombreuses options de conception. Cependant, en hyperfréquences, à l'exception du technologie MMIC (Monolithic Microwave Integrated Circuit), il est généralement difficile d'implémenter des circuits d'adaptation et de polarisation sur un substrat de type PCB (Printed Circuit Board) en utilisant des composants discrets, tandis qu'il est beaucoup facile de les réaliser avec des lignes de transmission [6].

D'autre part, le choix du dispositif actif dépend de l'application cible. En effet, nombreux critères peuvent être pris en compte lors de la sélection du transistor parmi lesquels : le type du transistor (BJT, FET, MOSFET, HEMT, etc.), la bande de fréquence de fonctionnement, le gain, la polarisation et d'autre paramètres [7]. D'ailleurs, en hyperfréquences, le transistor ne peut pas être polarisé directement, car cela va dégrader les performances de l'amplificateur entier en termes de stabilité, rendement, puissance de sortie, adaptation, etc. Par contre, la polarisation est réalisée via un circuit de polarisation. La conception de ce dernier dépend de l'application cible et du cahier de charge de départ. De la même façon, vu que les impédances d'entrée et de sortie du dispositif actif sont différentes de celles des ports de l'amplificateur, le transistor ne peut pas être relié directement aux ports de l'amplificateur, mais via des circuits d'adaptations qui se chargent d'adapter d'une part, le port d'entrée de l'amplificateur avec l'entrée du transistor, et d'autre part la sortie du transistor avec la charge en sortie de l'amplificateur. Généralement, les ports d'entrée et de sortie de l'amplificateur ont une impédance de 50Ω [8].

3. Classification des Amplificateurs de Puissance

La classification alphabétique des amplificateurs électroniques semble remonter à la première ère de l'électronique. Sa survie jusqu'à nos jours représente une continuité remarquable, compte tenu des vastes changements technologiques qui ont eu lieu au cours des décennies qui ont suivi. Dans cette section nous allons introduire et définir les différentes classes d'opération des amplificateurs de puissance.

3.1. Les types du dispositif actif

Lors de la définition et de l'analyse des classes des amplificateurs de puissance, il est logique d'adopter un modèle commun du dispositif actif. Au départ, il faut noter que les amplificateurs de puissance qui utilisent un transistor comme élément actif subdivisent en deux catégories : la première utilise le transistor bipolaire (BJT) et la deuxième utilise le transistor à effet de champ (FET).

D'un point de vue électronique, et selon le montage adopté, un transistor bipolaire peut être considéré comme un amplificateur de courant ou de tension [9]. D'autre part, il peut être utilisé aussi pour réaliser des fonctions binaires quand la tension appliquée en entrée est suffisante de faire changer l'état du transistor de l'état non conducteur à l'état conducteur. A

partir des années 80, les transistors bipolaires ont cependant été de moins en moins utilisés, laissant la place pour les transistors de type MOSFET qui offrent des avantages en terme de consommation électrique. Actuellement, les transistors bipolaires sont encore utilisés dans des applications d'électronique de puissance ou pour des fonctions exigeantes en terme de rapport signal sur bruit [10].

D'autre part, les transistors à effet de champ (FET) fonctionnent avec une approche totalement différente de celui du transistor bipolaire. Ils consistent principalement en un canal conducteur. Les deux extrémités de ce dernier portent des électrodes appelées respectivement source et drain. Lorsque le canal reçoit une polarisation longitudinale par une tension drain-source V_{ds} , un courant appelé courant de drain I_d apparaît dans le canal. Il y a trois types des transistors à effet de champ : JFET, MESFET et MOSFET. En hyperfréquences, le MOSFET est le transistor le plus utilisé. Les MESFET et les JFET sont réservés pour certaines applications faible bruit ou haute fréquence [11].

On va se limiter toutefois au transistors de type FET. En effet, la non-linéarité du transistor est liée au tensions $V_{GS}(t)$ et $V_{DS}(t)$ et peut s'écrire :

$$I_{DS}(t) = f_{NL}(V_{GS}(t), V_{DS}(t)) \quad (1.6)$$

Ici nous adoptons le modèle idéal du dispositif active juste pour maintenir l'attention sur le mode d'opération. Figure 1.2 montre le modèle adopté ainsi que le réseau de caractéristiques correspondant. En effet, ce dernier est caractérisé par trois zones principales : la zone linéaire (appelée aussi zone ohmique) dans laquelle le transistor comporte linéairement où le courant augment d'une manière linéaire en fonction de la tension V_{DS} .

La zone de saturation c'est la zone compris entre V_{DSmin} et V_{DSmax} , dans laquelle, l'intensité du courant I_{DS} est commandée quasi-idéalement par la tension V_{GS} . C'est la zone qui servira à l'amplification du signal. La troisième zone c'est la zone d'avalanche dans laquelle l'intensité élevée du champ électrique engendre un phénomène d'avalanche pour des tensions de drain supérieures à V_{DSmax} (semblable d'une brusque augmentation de courant).

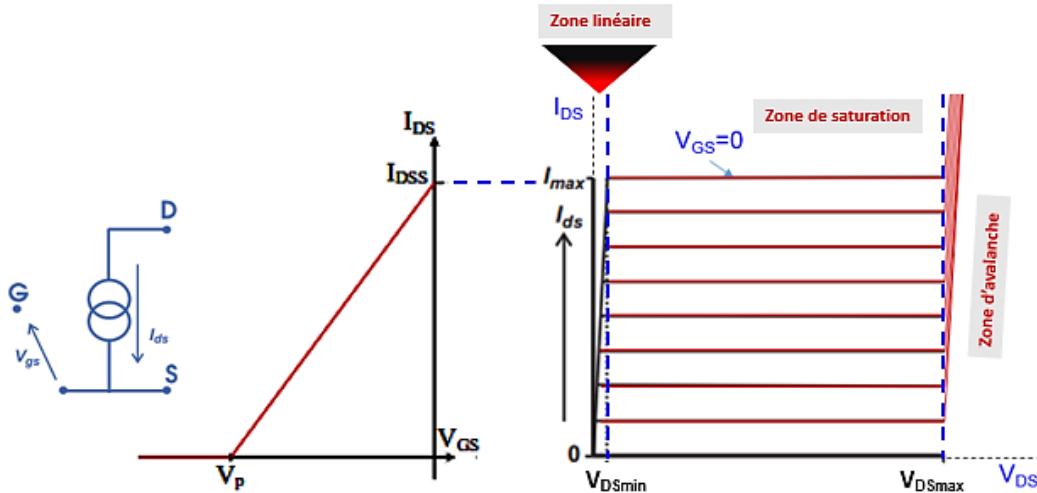


Figure 1. 2: Modèle idéal du dispositif actif utilise pour analyser les amplificateurs de puissance ainsi que les caractéristiques I/V simplifiées

La tension de pincement V_p , représente la tension limite en dessous de laquelle le canal du transistor sera bloqué et ne délivrera pas de courant (état non conducteur ou OFF). Pour

simplifier l'analyse de l'amplificateur, il est possible d'adopter le réseau de courbes simplifié représenté en figure 1.2 où l'excursion de la tension V_{DS} est comprise entre V_{DSmin} et V_{DSmax} . Basant sur les courbes représentées en figure 1.2, nous pouvons définir les relations suivantes :

$$V_{DSmin} \leq V_{DS}(t) \leq V_{DSmax} \quad (1.7)$$

$$I_{DS}(t) = \begin{cases} 0 & \text{Si } V_{GS}(t) \leq V_p \\ I_{dss}(1 - \frac{V_{GS}(t)}{V_p}) & \text{Si } V_p \leq V_{GS}(t) \leq V_{GSmax} \end{cases} \quad (1.8)$$

3.2. Les classes de fonctionnement

Nous supposons que le signal à amplifier est sinusoïdal. Son expression en tension peut s'écrire sous la forme :

$$V_{GS}(t) = V_{GS0} + V_{GS1} \cos(\omega_0 t) \quad (1.9)$$

A cause de la non-linéarité du dispositif actif, une forte excitation en entrée produira une réponse en courant multi-harmonique. En utilisant les séries de Fourier, cette réponse peut être décomposée en :

$$\begin{cases} I_{DS}(t) = I_{DS0} + \sum_{n=1}^{\infty} I_{DSn} \cos(n\omega_0 t) \\ V_{DS}(t) = V_{DS0} + \sum_{n=1}^{\infty} V_{DSn} \cos(n\omega_0 t + \psi_n) \end{cases} \quad (1.10)$$

La résolution de ces équations donne :

$$I_{DS0} = \frac{I_p}{\pi} \frac{\sin(\varphi) - \varphi \cos(\varphi)}{1 - \cos(\varphi)} \quad (1.11)$$

$$I_{DS1} = \frac{I_p}{\pi} \frac{\varphi - \sin(\varphi) \cos(\varphi)}{1 - \cos(\varphi)} \quad (1.12)$$

$$I_{DSn} = \frac{2I_p}{n\pi} \frac{\cos(\varphi) \sin(n\varphi) - n \sin(\varphi) \cos(n\varphi)}{(1 - \cos(\varphi))(n^2 - 2)} \quad (1.13)$$

Où φ représente l'angle de conduction ou d'ouverture.

D'autre part, La classification des amplificateurs de puissance RF qui utilisent le transistor comme élément actif est basée principalement sur l'angle d'ouverture φ du courant I_{DS} .

3.2.1. Classe A

Les amplificateurs de puissance de classe A sont les amplificateurs quasi-linéaire les plus fidèles [12]. Ils ont le taux de distorsion harmonique le plus faible. Pour maximiser les performances en terme de puissance, le transistor doit être polarisé par un courant ayant une intensité de $I_{\max} / 2$ ainsi que la tension d'excitation en entrée doit être située dans la zone linéaire. Un schéma d'un amplificateur de puissance de classe A ainsi que les formes d'ondes de la tension et le courant sont illustrés à la figure 1.3. R_L est la charge en sortie de l'amplificateur. Afin de laisser passer seulement la fréquence fondamentale du signal, un résonateur LC parallèle est utilisé. L'inductance L_{ck} est sélectionnée d'une manière d'agir comme un circuit ouvert (CO) pour le signal RF ainsi que la capacitance C_b est choisie d'une manière d'opérer comme un court-circuit (CC) devant un signal RF. Le signal de sortie peut être exprimé comme :

$$v_o = V_o \sin \theta \quad (1.14)$$

$$i_o = I_o \sin \theta \quad (1.15)$$

Considérant la figure 1.3, les équations de la tension v_D et le courant i_D du circuit de drain peut être exprimées comme :

$$v_D(\theta) = V_{ds} - V_o \sin \theta \quad (1.16)$$

$$i_D = I_{ds} + I_o \sin \theta \quad (1.17)$$

Où $\theta = 2\pi f_0 t$ et f_0 est la fréquence fondamentale du signal de sortie. Les coefficients V_o et I_o représentent les valeurs de crête de la fréquence fondamentale. Le terme I_{ds} est purement DC.

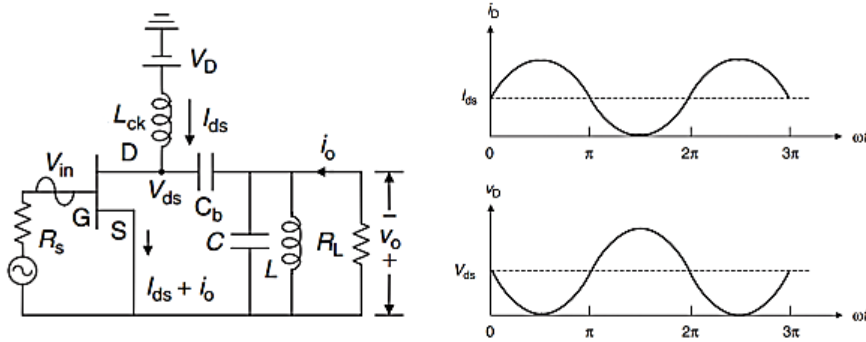


Figure 1. 3: Un schéma d'un amplificateur de class A excité par un signal sinusoïdal ainsi que les formes d'ondes de la tension V_{ds} et le courant I_{ds}

Le signe opposé des coefficients de la fréquence fondamentale signifie que la tension et le courant sont en phase. Alors la relation qui relie la tension et le courant de sortie est la suivante :

$$V_o = I_o R_L \quad (1.18)$$

Où R_L est la résistance de charge. La tension et le courant continus sont bloqués par le condensateur C_b , et la puissance RF de sortie est donnée par :

$$P_o = v_o i_o = V_o I_o \sin^2 \theta \quad (1.19)$$

Alors la valeur de la puissance moyenne de sortie s'écrit :

$$P_o = \frac{1}{2\pi} \int_0^{2\pi} V_o I_o \sin^2 \theta d\theta = \frac{1}{2} V_o I_o \quad (1.20)$$

Et la puissance RF maximale en sortie correspondant à la fréquence fondamentale s'écrit comme :

$$P_{sm} = \frac{V_{sm} I_{sm}}{2} = \frac{V_{sm}^2}{2R_L} \quad \text{Et } V_{sm} = I_{sm} R_L \quad (1.21)$$

Où I_{sm} et V_{sm} sont le courant maximal et la tension maximale du drain-source respectivement, dont leurs valeurs sont $I_{max}/2$ et V_{ds} respectivement. Alors, pour un amplificateur de classe A, le point de repos est sélectionné de sorte que le courant I_{ds} est d'environ $I_{max}/2$ et la tension V_{ds} est d'environ $V_{ds}/2$. Par conséquent, les équations (1.18) et (1.21) se simplifient

$$R_L = 2V_{ds}/I_{max} \quad (1.22)$$

$$P_{sm} = \frac{V_{ds} I_{max}}{4} \quad (1.23)$$

Et la puissance fournie par l'alimentation est donnée par :

$$P_{DC} = V_{ds} I_{ds} = \frac{V_{ds} I_{max}}{2} \quad (1.24)$$

Le rendement en sortie s'écrit alors :

$$\eta_o = \frac{P_{sm}}{P_{DC}} = \frac{1}{2} = 0.5 \quad (1.25)$$

Par conséquent, le rendement théorique maximal pour un amplificateur de classe A est 50%. Néanmoins, ce résultat correspond à un transistor idéal. Pour un transistor réel, l'équation (1.23) peut être réécrite comme :

$$P_{sm} = \frac{I_{max}}{2\sqrt{2}} \cdot \frac{V_{ds} - V_k}{\sqrt{2}} = \frac{(V_{ds} - V_k)}{4} \cdot I_{max} \quad (1.26)$$

Et par conséquent, le rendement devient :

$$\eta_o = \frac{V_{ds} - V_k}{2V_{ds}} = \frac{1}{2} \left(1 - \frac{V_k}{V_{ds}}\right) \quad (1.27)$$

Le rapport $\frac{V_k}{V_{ds}}$ dépend à la fois de la technologie et de l'application cible. Si nous examinons actuellement la gamme des technologies de semi-conducteurs utilisées en hyperfréquences, ce rapport est d'environ 0,1 dans la plupart des cas, mais cela suppose que le dispositif actif fonctionne à sa tension d'alimentation nominale maximale. Alors, pratiquement, les amplificateurs de puissance de classe A peuvent avoir un rendement maximal de 45%.

3.2.2. Classe B

Les amplificateurs de classe B sont les amplificateurs de puissance les plus utilisés [13]. Le schéma d'un amplificateur de puissance de Classe B ainsi que les formes d'onde de la tension et du courant sont illustrés à la figure 1.4. Dans ce cas, les expressions de la tension et le courant du drain-source peuvent s'écrire sous la forme :

$$v_D(\theta) = V_{ds} - V_o \sin \theta \quad (1.28)$$

$$i_D(\theta) = \begin{cases} I_o \sin(\theta), & 0 \leq \theta \leq \pi \\ 0, & \pi \leq \theta \leq 2\pi \end{cases} \quad (1.29)$$

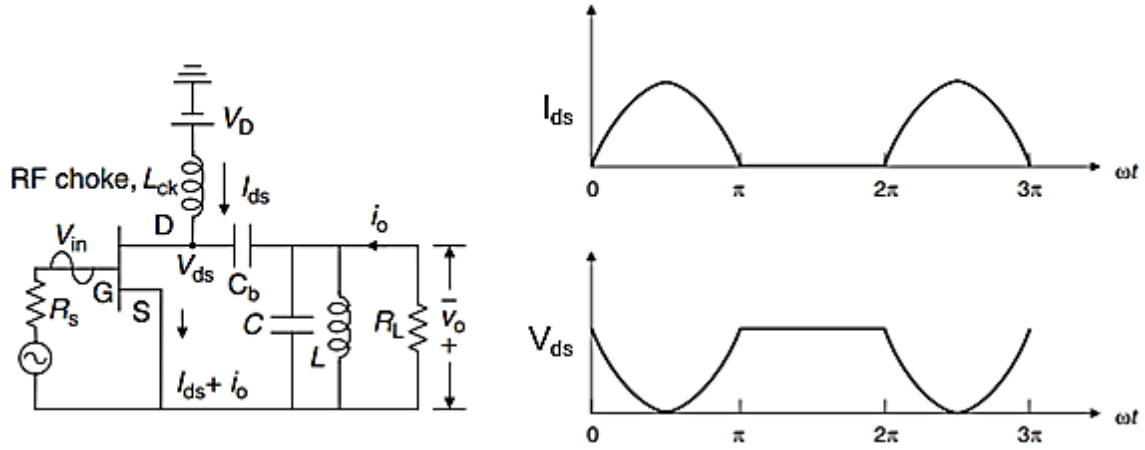


Figure 1. 4: Un schéma d'un amplificateur de classe B excité par un signal sinusoïdal ainsi que les formes d'ondes de la tension V_{ds} et le courant I_{ds}

Le courant demi-sinusoïdal peut être exprimé en série sous la forme :

$$i_D(\theta) = I_o \left[\frac{1}{\pi} + \frac{1}{2} \sin \theta - \frac{2}{\pi} \sum_{n=2,4,\dots} \frac{1}{n^2 - 1} \cos n\theta \right] \quad (1.30)$$

Parce que la valeur maximale de I_o est I_{max} , la puissance dissipée dans le transistor est donnée par :

$$P_{DC} = \frac{V_{DC} I_{max}}{\pi} \quad (1.31)$$

Supposant que tous les composants harmoniques dans l'équation (1.30) sont filtrés, ou les harmoniques paires sont court-circuitées, la puissance moyenne en sortie peut s'écrire :

$$P_o = \frac{1}{2\pi} \int_0^\pi V_o I_o \sin^2 \theta d\theta = \frac{1}{4} V_o I_o \quad (1.32)$$

Dans ce cas, la valeur maximale de V_o est V_{ds} et celle de I_o est I_{max} . En effet, la valeur de la charge et la puissance de sortie maximale devient :

$$R_L = \frac{v_O}{i_O} = \frac{V_O}{I_O} = \frac{V_{ds}}{I_{max}} \quad (1.33)$$

$$P_{sm} = \frac{1}{4} V_{ds} I_{max} \quad (1.34)$$

D'après les équations (1.31) et (1.34), le rendement est donné par :

$$\eta_O = \frac{P_{sm}}{P_{DC}} = \frac{\pi}{4} \quad (1.35)$$

Par conséquent, le rendement théorique maximal des amplificateurs de classe B est 78.5%, considérablement plus élevé de ceux de classe A.

3.2.3. Classe C

Pour les amplificateurs de classe C, le circuit actif est polarisé au-dessous du régime de pincement ou *pinch-off*, et il ne conduit que pendant un demi cycle RF [14]. Figure 1.5 montre les formes d'ondes de la tension et le courant du drain.

Le courant du drain peut s'écrire sous la forme :

$$i_D(\theta) = \begin{cases} 0, & 0 \leq \theta < \frac{\pi}{2} - \varphi \\ I_Q + I_O \sin \theta, & \frac{\pi}{2} - \varphi \leq \theta \leq \frac{\pi}{2} + \varphi \\ 0, & \frac{\pi}{2} + \varphi \leq \theta \leq 2\pi \end{cases} \quad (1.36)$$

Où 2φ est l'angle de conduction ou d'ouverture.

A $\theta = \frac{\pi}{2} - \varphi$, $i_D(\theta) = 0$; c'est-à-dire $I_Q = -I_O \cos \varphi$, ce qui permet de réécrire l'équation (1.36) sous la forme :

$$i_D(\theta) = I_O [\sin \theta - \cos \varphi] \quad (1.37)$$

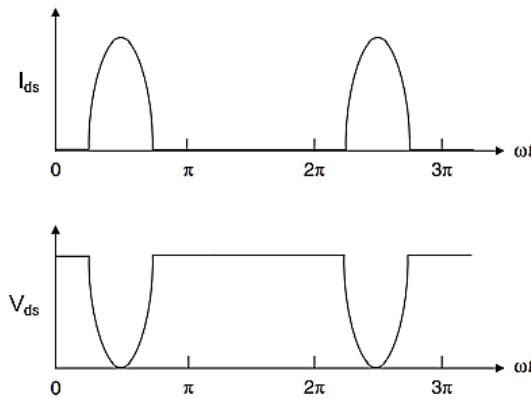


Figure 1. 5: Les formes d'onde de la tension et le courant du drain pour un dispositif idéal de classe C

D'autre part, la valeur moyenne du courant DC est donnée par :

$$I_{DC} = \frac{1}{2\pi} \int_{\frac{\pi}{2}-\varphi}^{\frac{\pi}{2}+\varphi} I_O [\sin\theta - \cos\varphi] d\theta = \frac{I_O}{\pi} [\sin\varphi - \cos\varphi] \quad (1.38)$$

Considérant qu'un amplificateur de classe C a le même schéma illustré en figure 1.5, le circuit de sortie permet de passer juste la fréquence fondamentale, et la puissance de sortie s'écrit alors :

$$P_O = \frac{1}{2\pi} \int_{\frac{\pi}{2}-\varphi}^{\frac{\pi}{2}+\varphi} V_O I_O [\sin\theta - \cos\varphi] d\theta = \frac{V_O I_O}{2\pi} [2\varphi - \sin 2\varphi] \quad (1.39)$$

Quand $V_O = V_{ds}$, la puissance de sortie maximale est donnée par :

$$P_{sm} = \frac{V_{ds} I_O}{4\pi} [2\varphi - \sin 2\varphi] \quad (1.40)$$

Et le rendement s'écrit :

$$\eta_o = \frac{P_{sm}}{I_{DC} V_{ds}} = 2\varphi - \frac{\sin 2\varphi}{4[\sin\varphi - \varphi \cos\varphi]} \quad (1.41)$$

Quand $\varphi \cong \pi/2$, nous obtenons un rendement égale au celui de la classe B

$$\eta_o \cong \frac{\pi}{4} \quad (1.42)$$

Et Quand $\varphi \cong \pi/4$, nous obtenons :

$$\eta_o \cong 0.939 \quad (1.43)$$

Quand φ rapproche de zéro, nous obtenons un rendement presque de 100%. Cependant, le gain en puissance ainsi que la puissance de sortie sont également rapprochés de zéro, ce qui rend la réalisation des amplificateurs de classe C (de point de vue pratique) plus difficile en hyperfréquences.

3.2.4. Classe E

Figure 1.6 montre une configuration de base d'un amplificateur de classe E dans laquelle le dispositif actif est représenté par un commutateur idéal. La capacité de sortie C_d de l'élément actif est montée en parallèle avec le commutateur [15-19].

En sortie, un atténuateur LC en série, une composante réactive jX ainsi que la résistance de charge R_L sont connectés en série.

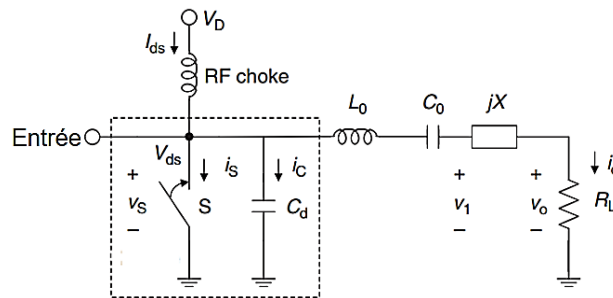


Figure 1. 6: Configuration de base d'un amplificateur de classe E

Pour $0 \leq \omega t \leq \pi$, le commutateur est fermé, le courant traversant le condensateur est nul ($i_C = 0$), et donc le courant traversant le commutateur peut être s'exprimé sous forme :

$$i_S(t) = I_{ds} - I_O \sin(\omega t + \varphi) \quad (1.44)$$

Et le courant en sortie s'écrit :

$$i_O(t) = I_O \sin(\omega t) \quad (1.45)$$

A $t = 0$, $i_S = 0$, ce qui permet de réécrire l'équation (1.44) sous la forme :

$$I_{ds} = I_O \sin \varphi \quad (1.46)$$

$$i_S = I_O [\sin \varphi - \sin(\omega t + \varphi)] \quad (1.47)$$

Pour $\pi \leq \omega t \leq 2\pi$, le courant traversant le condensateur est donné par :

$$i_C = I_{ds} - I_O \sin(\omega t + \varphi) = I_O [\sin \varphi - \sin(\omega t + \varphi)] \quad (1.48)$$

Et la tension traversant le commutateur peut être exprimée sous la forme :

$$\begin{aligned} v_S &= \frac{1}{\omega C_d} \int_{\pi}^{\omega t} i_C d\omega t \\ &= \frac{I_O}{\omega C_d} [\cos(\omega t + \varphi) + \cos \varphi + (\varphi t - \pi) \sin \varphi] \end{aligned} \quad (1.49)$$

A $\omega t = 2\pi$, $v_C = 0$, et d'après l'équation (1.49)

$$\sin \varphi = -\frac{2}{\sqrt{\pi^2 + 4}} \quad \text{ou} \quad \cos \varphi = \frac{\pi}{\sqrt{\pi^2 + 4}} \quad (1.50)$$

Ce qui permet de réécrire la tension traversant le commutateur sous la forme :

$$v_S = \frac{I_{ds}}{\omega C_d} F(\omega t) \quad (1.51)$$

Où

$$F(\omega t) = \omega t - \frac{3\pi}{3} - \frac{\pi}{2} \cos \omega t - \sin \omega t \quad (1.52)$$

Quand l'inductance RF choke est considérée sans perte, la tension d'alimentation $V_D = V_{ds}$ et la tension V_{ds} peut s'exprimer sous la forme :

$$V_{ds} = \frac{1}{2\pi} \int_0^{2\pi} v_S d\omega t = \frac{I_{ds}}{\pi \omega C_d} \quad (1.53)$$

Toutefois, la composante réactive jX illustrée à la figure 1.6 ajuste la phase entre la tension de sortie v_O et la tension traversant le commutateur v_S . Alors, dans ce cas, il n'y a pas de chevauchement entre la tension et le courant de sortie, par conséquent, il n'y pas de

dissipation de puissance dans le dispositif actif et le rendement théorique d'un amplificateur de classe E idéal est 100%.

3.2.5. Classe F

En Classe F, afin d'améliorer le rendement, un ou plusieurs filtres sont utilisés à la sortie du transistor dans le but de contrôler les harmoniques de la tension et/ou courant du drain. En effet, un amplificateur de puissance de classe F est en principe un amplificateur de classe B saturé sauf que le signal à la sortie de l'élément actif est écrêté de deux cotés produisant des harmoniques de tout ordre. Dans une conception idéale, à la sortie du transistor, toutes les harmoniques paires sont court-circuitées pour former un courant ayant une forme d'onde sinusoïdale tandis que les harmoniques impaires sont en circuit ouvert pour obtenir une tension ayant une forme d'onde carrée. Cependant, le rendement peut être amélioré en contrôlant la deuxième ou la troisième harmonique ou bien les deux [20-22]. Figure 1.7 montre les filtres constituant le circuit d'adaptation en sortie d'un amplificateur de Classe F.

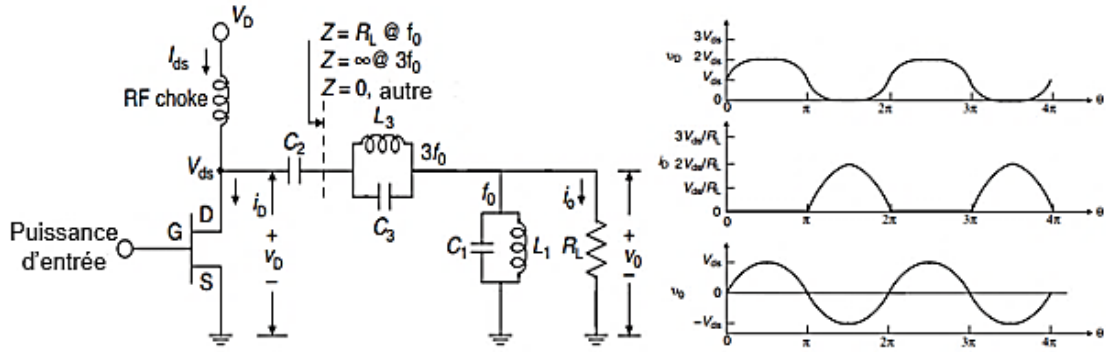


Figure 1. 7: configuration d'un circuit d'adaptation de sortie pour un amplificateur de puissance de Classe F

En se référant à la figure 1.7, les équations de la tension et le courant du drain peuvent être exprimés sous la forme :

$$v_D(\theta) = V_{ds} + V_{sm} \sin \theta + V_{3m} \sin 3\theta + V_{5m} \sin 5\theta + \dots \quad (1.54)$$

$$i_D(\theta) = I_{ds} - I_{sm} \sin \theta - I_{2m} \sin 2\theta - I_{4m} \sin 4\theta - \dots \quad (1.55)$$

Où $\theta = 2\pi f_0 t$ et f_0 est la fréquence fondamentale du signal d'entrée. Les coefficients V_{0m} et I_{0m} sont pour la fréquence fondamentale, I_{2m} pour la seconde harmonique, V_{3m} pour la troisième harmonique et ainsi de suite. A des niveaux de polarisation bas, la tension du drain reste sinusoïdale et la tension maximale en sortie V_{sm} est donnée par :

$$V_{sm} = I_{sm} R_L \quad (1.56)$$

Et la puissance en sortie pour la fréquence fondamentale s'écrit alors :

$$P_s = \frac{V_{sm} I_{sm}}{2} = \frac{V_{sm}^2}{2R_L} \quad (1.57)$$

Comme la puissance d'entrée augmente, le dispositif actif commence à son tour de se saturer, et à un certain point la tension de sortie devient $v_s = V_{sm} = V_{ds}$. Tenant compte que

les harmoniques paires sont CC et seulement la troisième harmonique est en circuit ouvert, pour obtenir une forme d'onde de la tension de drain comme celle illustrée à la figure 1.7, il faut que $V_{3M} = V_{sm}/8$. Dans ce cas, la tension de sortie s'écrit :

$$v_s = V_{sm} + \frac{V_{sm}}{8} = V_{ds} + \frac{V_{ds}}{8} = \frac{9}{8} V_{ds} \quad (1.58)$$

En utilisant l'équation (1.57), la puissance de sortie maximale peut s'exprimer :

$$P_{sm} = \frac{v_s^2}{2R_L} = \frac{81}{128} \frac{V_{ds}^2}{R_L} \quad (1.59)$$

D'autre part, un amplificateur de classe F est polarisé de la même façon qu'en classe B, par conséquent $I_{ds} = I_{max}/\pi = 2I_{sm}/\pi$. Alors, la puissance continue (DC) devient :

$$P_{DC} = V_{ds}I_{ds} = \frac{2}{\pi} V_{ds}I_{sm} = \frac{2}{\pi} V_{ds} \left(\frac{v_s}{R_L} \right) = \frac{9}{4\pi} V_{ds}^2 / R_L \quad (1.60)$$

Et le rendement

$$\eta = \frac{P_{sm}}{P_{DC}} = \frac{9\pi}{32} = 0.884 \quad (1.61)$$

Ainsi, par un pic de troisième harmonique, nous pouvons obtenir un rendement théorique d'environ 88%.

4. Définition de quelques paramètres d'amplificateur de puissance

Pendant l'étude et la conception d'un amplificateur de puissance, plusieurs paramètres doivent être prises en compte parmi lesquels la bande de fréquence de fonctionnement, la bande passante, le gain, le point de compression à 1-dB, la puissance de sortie, la réflexion en entrée et en sortie de l'amplificateur, la stabilité, PAE, et la fiabilité. Ces paramètres sont brièvement décrits dans cette section.

4.1. La bande passante

La définition de la bande passante d'un amplificateur de puissance s'avère très complexe surtout lorsque nous devons répondre à plusieurs spécifications contradictoires en termes de gain, figure de bruit, PAE, VSWR et ainsi de suite. En général, la bande passante est définie comme la plage de fréquences sur laquelle le circuit satisfait aux exigences minimales/maximales spécifiées en cahier de charge [23].

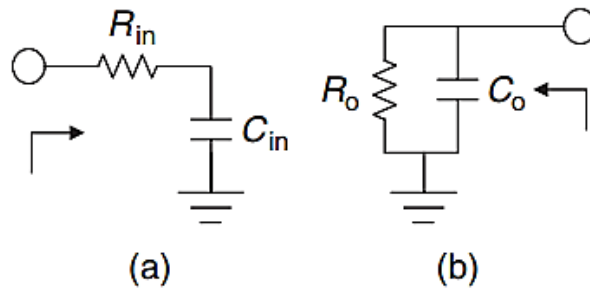


Figure 1. 8: Circuit équivalent d'un transistor (1 port système)

Etant donné que les paramètres S du transistor varient en fonction de la fréquence, une large bande passante ne peut pas être obtenue facilement en utilisant des circuits d'adaptation classiques. En considérant l'impédance d'entrée et l'admittance de sortie d'un transistor comme illustré à la figure 1.8, la bande passante à 3-dB en entrée et en sortie est donnée par les équations 1.62 et 1.63.

$$\frac{\Delta f_{in}}{f_0} = \frac{1}{Q_{in}} = 2\pi f_0 R_{in} C_{in} \quad (1.62)$$

$$\frac{\Delta f_{out}}{f_0} = \frac{1}{Q_{out}} = \frac{1}{2\pi f_0 R_o C_o} \quad (1.63)$$

Où f_0 est la fréquence centrale. Considérant un transistor (0.6-mm FET) avec $R_{in} = 4\Omega$, $C_{in} = 1\text{ pF}$, $R_o = 200\Omega$ et $C_o = 0.16\text{ pF}$. Alors, à 10 GHz nous obtenons les bandes passantes suivantes :

$$\text{En entrée} \quad \Delta f_{in} \cong 25\% \quad (1.64)$$

$$\text{En sortie} \quad \Delta f_{out} = 50\% \quad (1.65)$$

Cela montre que la bande passante du transistor est limitée par son impédance d'entrée, qui peut être augmentée en ajoutant des résistances en série avec le transistor. Cependant, cela réduit son gain, mais améliore sa stabilité.

4.2. Gains d'amplificateur de puissance

Le gain d'un circuit à deux ports – dans ce cas un amplificateur de puissance – est définie comme le rapport entre la puissance de sortie et celle de l'entrée. Pour un circuit à deux ports (figure 1.9), le gain en puissance peut être défini de plusieurs manières [24]. Les trois définitions couramment utilisées sont le gain en puissance (G_P), le gain transducteur (G_T) et le gain disponible (G_A) [25].

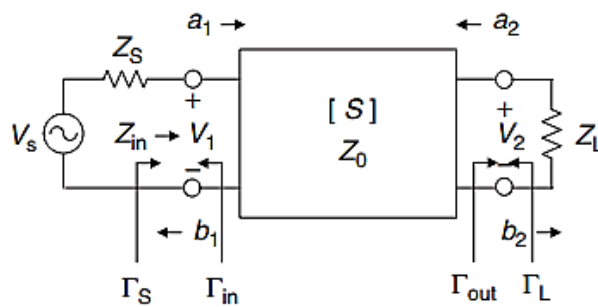


Figure 1. 9: Réseau à 2 ports général avec les impédances de source et de charge

Leurs définitions sont données ci-dessous :

- **Gain en puissance** $G_P = P_L/P_{in}$: rapport entre la puissance dissipée dans la charge et la puissance délivrée à l'entrée du réseau
- **Gain transducteur** $G_T = P_L/P_{avs}$: rapport entre la puissance disponible à la charge sur la puissance disponible à la source
- **Gain disponible** $G_A = P_{avn}/P_{avs}$: rapport entre la puissance disponible du réseau sur la puissance disponible à la source

La différence entre ces gains dépend du type d'adaptation entre la charge et la source. Lorsque la source et la charge sont adaptées, nous obtenons un gain maximal ; dans ce cas, $G_p = G_A = G_T$.

En se référant à la figure 1.9, d'après la définition des paramètres S, nous avons :

$$b_1 = S_{11}a_1 + S_{12}a_2 = S_{11}a_1 + S_{12}\Gamma_L b_2 \quad (1.66)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 = S_{21}a_1 + S_{22}\Gamma_L b_2 \quad (1.67)$$

Où $\Gamma_L = a_2/b_2$. Par l'élimination de b_2 de l'équation (1.66), nous obtenons

$$b_1 = a_1 \left[S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \right] \quad (1.68)$$

Et

$$\frac{b_1}{a_1} = \Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (1.69)$$

De la même façon :

$$\frac{b_2}{a_2} = \Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (1.70)$$

Et par conséquent, les coefficients de réflexion au niveau de la source et de la charge sont donnés par

$$\Gamma_{S,L} = \frac{Z_{S,L} - Z_0}{Z_{S,L} + Z_0} \quad (1.71)$$

Où Z_0 est l'impédance de la source et de la charge utilisée pour mesurer les paramètres S du dispositif. Aussi nous avons

$$Z_{S,L} = Z_0 \frac{1 + \Gamma_{S,L}}{1 - \Gamma_{S,L}} = R_{S,L} + jX_{S,L} \quad (1.72)$$

$$Z_{in,out} = Z_0 \frac{1 + \Gamma_{in,out}}{1 - \Gamma_{in,out}} \quad (1.73)$$

4.2.1. Gain en puissance

Afin de calculer le gain en puissance, il faut calculer le rapport P_L/P_{in} . En utilisant le diviseur de tension, nous pouvons calculer la tension en entrée V_1 illustrée en figure 1.9 comme suit :

$$V_1 = \frac{Z_{in}}{Z_{in} + Z_s} V_s = V_1^+ + V_1^- = V_1^+ (1 + \Gamma_{in}) \quad (1.74)$$

A l'aide de l'équation 1.69, la tension V_1^+ s'écrit :

$$V_1^+ = \frac{V_S}{2} \frac{1 - \Gamma_S}{1 - \Gamma_S \Gamma_{in}} \quad (1.75)$$

La puissance moyenne fournie au réseau peut s'exprimer :

$$P_{in} = \frac{1}{2Z_0} |V_1^+|^2 (1 - |\Gamma_{in}|^2) = \frac{|V_S|^2}{8Z_0} \frac{|1 - \Gamma_S|^2}{|1 - \Gamma_S \Gamma_{in}|^2} (1 - |\Gamma_{in}|^2) \quad (1.76)$$

D'autre part, la puissance fournie à la charge est donnée par :

$$P_L = \frac{1}{2Z_0} |V_2^-|^2 (1 - |\Gamma_L|^2) \quad (1.77)$$

A l'aide de l'équation (1.71), nous pouvons réécrire l'équation (1.77) sous la forme :

$$P_L = \frac{|V_1^+|^2 |S_{21}|^2 (1 - |\Gamma_L|^2)}{2Z_0 |1 - S_{22} \Gamma_L|^2} = \frac{|V_S|^2}{8Z_0} \frac{|S_{21}|^2 (1 - |\Gamma_L|^2) |1 - \Gamma_S|^2}{|1 - S_{22} \Gamma_L|^2 |1 - \Gamma_S \Gamma_{in}|^2} \quad (1.78)$$

Et donc, le gain en puissance s'écrit :

$$G = \frac{P_L}{P_{in}} = \frac{|S_{21}|^2 (1 - |\Gamma_L|^2)}{(1 - |\Gamma_{in}|^2) |1 - S_{22} \Gamma_L|^2} \quad (1.79)$$

4.2.2. Gain transducteur

Le gain transducteur est donné par :

$$G_T = \frac{P_L}{P_{avs}} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - \Gamma_S \Gamma_{in}|^2 |1 - S_{22} \Gamma_L|^2} \quad (1.80)$$

Lorsque l'entrée et la sortie sont adaptées, nous obtenons $\Gamma_S = \Gamma_L = 0$. Dans ce cas, le gain transducteur est :

$$G_T = |S_{21}|^2 \quad (1.81)$$

Lorsque le transistor est unilatéral ($S_{12} = 0$), $\Gamma_{in} = S_{11}$, ce qui permet d'obtenir le gain transducteur unilatéral suivant :

$$G_{TU} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2) (1 - |\Gamma_L|^2)}{|1 - S_{11} \Gamma_S|^2 |1 - S_{22} \Gamma_L|^2} \quad (1.82)$$

4.2.3. Gain disponible

La puissance disponible au niveau de la source P_{avs} est la puissance maximale qui peut être fournie au réseau. Alors, pour garantir un transfert maximal, l'impédance d'entrée du réseau doit avoir une valeur égale à le conjugué de celle de la source, soit $Z_{in} = Z_S^*$. nous obtenons alors :

$$P_{avs} = P_{in}|_{\Gamma_{in}=\Gamma_S^*} = \frac{|V_S|^2}{8Z_0} \frac{|1 - \Gamma_S|^2}{1 - \Gamma_S^2} \quad (1.83)$$

D'autre part, la puissance disponible du réseau, P_{avn} , est la puissance maximale qui peut être fournie à la charge. Elle est donnée par :

$$P_{avn} = P_L|_{\Gamma_L=\Gamma_{out}^*} = \frac{|V_S|^2}{8Z_0} \frac{|S_{21}|^2 |1 - \Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2 (1 - |\Gamma_{out}|^2)} \quad (1.84)$$

Le gain disponible s'écrit alors :

$$G_A = \frac{P_{avn}}{P_{avs}} = \frac{|S_{21}|^2 (1 - |\Gamma_S|^2)}{|1 - S_{22}\Gamma_S|^2 (1 - |\Gamma_{out}|^2)} \quad (1.85)$$

4.3. Perte de retour (Return Loss)

En hyperfréquence, la perte de retour ou bien la réflexion, définie comme la quantité de puissance réfléchie vers la source à cause d'une discontinuité. Cette dernière se produit typiquement lorsqu'il y a une désadaptation entre deux impédances dans un réseau de ligne de transmission [26]. Généralement, la perte de retour est exprimée en décibels (dB) comme le log du rapport entre la puissance incidente P_i et la puissance réfléchie P_r , comme le montre l'équation suivante :

$$RL_{dB} = 10 \log_{10} \frac{P_i}{P_r} \quad (1.86)$$

La relation entre RL, le coefficient de réflexion Γ et le rapport d'ondes stationnaires (ROS) est donnée par :

$$RL_{dB} = -10 \log \left(\frac{ROS - 1}{ROS + 1} \right)^2 = -10 \log |\Gamma|^2 = -20 \log |\Gamma| \quad (1.87)$$

Tableau 1. 3: RL, ROS et le coefficient de réflexion pour quelques cas spéciaux

Description	Impédance de charge	$ \Gamma $	Puissance réfléchie (%)	ROS	RL
Adaptation parfaite	Z_0	0	0	1.00	$-\infty$
Assez bonne adaptation	$\approx Z_0$	0.03	0.1	1.06	-31 dB
Mauvaise adaptation	Exemple : $2 \times Z_0$ ou $0.5 \times Z_0$	0.33	11	2.00	-9.5 dB
Très mauvaise adaptation	Exemple : $10 \times Z_0$ ou $0.1 \times Z_0$	0.82	67	10.00	-1.7 dB
Circuit ouvert	∞	1	100	∞	0
Court-circuit	0	1	100	∞	0

Une bonne adaptation signifie que moins d'énergie est « renvoyée » à la source à partir

de la discontinuité. La relation entre ces différentes quantités pour certains cas spéciaux est indiquée dans le tableau 1.3.

4.4. Puissance sortie/entrée

La puissance de sortie P_{out} est définie comme la puissance délivrée à la charge à une fréquence spécifique f ou une bande de fréquence $B = [f_{min}, f_{max}]$, et exprimée :

$$P_{out} = P_{out}(f) = \frac{1}{2} \text{Re}\{V_{out} \cdot I_{out}^*\} \quad f \in [f_{min}, f_{max}] \quad (1.88)$$

Tandis que la puissance d'entrée P_{in} est définie comme la puissance d'entrée disponible à la même fréquence, et s'écrit :

$$P_{in} = P_{in,av}(f) = \frac{1}{2} \text{Re}\{V_{in} \cdot I_{in}^*\} \quad f \in [f_{min}, f_{max}] \quad (1.89)$$

Lorsque la puissance d'entrée s'augmente, les variations de courant et de tension sont limitées par la non-linéarité du dispositif actif. Par conséquent, la puissance de sortie tend vers la saturation. Cela est exprimé par :

$$P_{sat}(f) = \lim_{P_{in} \rightarrow \infty} [P_{out}(f)] \quad f \in [f_{min}, f_{max}] \quad (1.90)$$

En hyperfréquence, les quantités de puissance sont généralement exprimées en unités logarithmiques. En particulier, prenant 1 mW comme référence, en dBm, les niveaux de puissance sont exprimés sous la forme :

$$P_{dBm} = 10 \cdot \log_{10} \left(\frac{P}{1 \text{ mW}} \right) = 10 \cdot \log_{10}(P_{mW}) = 10 \cdot \log_{10}(P_W) + 30 \quad (1.91)$$

$$P_{mW} = 10^{\frac{P_{dBm}}{10}}$$

4.5. Rendement en puissance ajoutée (PAE)

De point de vue énergétique, et quelle que soit l'application cible, un amplificateur de puissance RF peut être considéré comme un dispositif qui transforme une puissance RF en entrée (P_{in}) en une autre puissance RF amplifiée en sortie (P_{out}) en consommant une puissance DC (P_{DC}). Ce processus est illustré dans la figure 1.10.

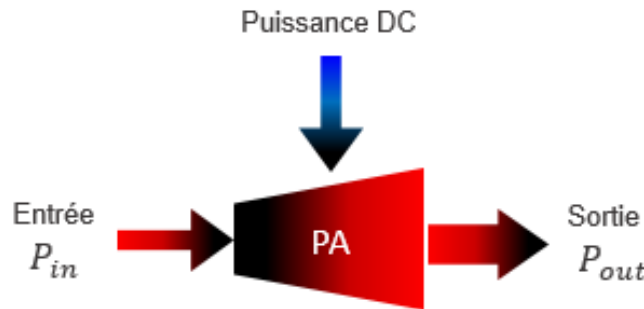


Figure 1. 10: Schéma énergétique d'un amplificateur de puissance

Où la puissance DC est donnée par :

$$P_{DC} = V_{bias} \cdot \frac{1}{T} \int_0^T I_{bias}(t) dt \quad (1.92)$$

Où V_{bias} et I_{bias} sont respectivement la tension et le courant de polarisation. L'efficacité de ce processus de conversion est généralement mesurée en terme du rendement de l'amplificateur η . Ce dernier est défini comme le rapport entre la puissance de sortie sur la puissance DC, et s'écrit :

$$\eta = \frac{P_{sortie}}{P_{DC}} \quad (1.93)$$

D'autre part, le rendement en puissance ajoutée PAE, est défini comme le rapport entre la puissance ajoutée sur la puissance DC consommée, où la puissance ajoutée est définie comme la différence entre la puissance de sortie et la puissance d'entrée. L'équation suivante présente l'expression générale de PAE.

$$PAE = \frac{P_{sortie} - P_{entrée}}{P_{DC}} = \frac{P_{sortie}}{P_{DC}} \left(1 - \frac{1}{G}\right) = \eta_D \left(1 - \frac{1}{G}\right) \quad (1.94)$$

Avec
$$\eta_D = \frac{P_{sortie}}{P_{DC}}$$

Où η_D est connue comme le rendement du drain, qu'est couramment utilisé pour caractériser les amplificateur de puissance, et $G = \frac{P_{sortie}}{P_{entrée}}$ est le gain de l'amplificateur.

4.6. Gamme dynamique

La gamme dynamique est définie comme la plage de puissance d'entrée (P_{in}) pour laquelle la puissance de sortie (P_{out}) est linéairement proportionnelle à la puissance d'entrée. La limite inférieure de la plage dynamique est marquée comme le signal minimum détectable (SMD) comme illustré dans la figure 1.11.

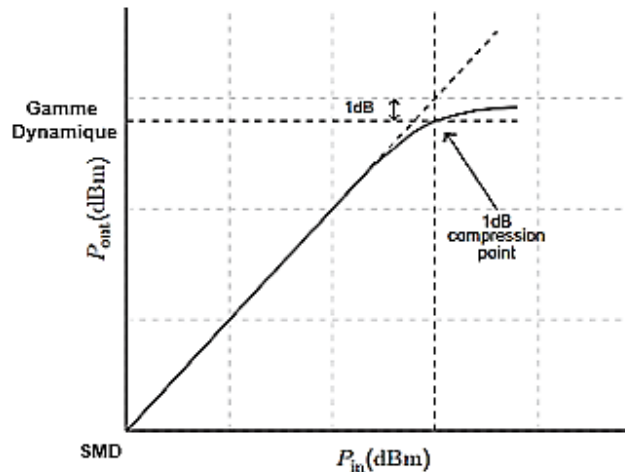


Figure 1. 11: Le point de compression à 1-dB

Comme la puissance d'entrée augmente, nous atteignons éventuellement un point où la puissance de sortie ne peut plus continuer d'augmenter linéairement en fonction de la puissance d'entrée. À un moment donné, le gain du système s'écarte de la région linéaire de -1 dB. Ce point est connu comme le point de compression à 1-dB (figure 1.11).

Le point de compression à 1-dB est couramment utilisé pour définir la limite supérieure de la région linéaire. Par conséquent, la gamme dynamique de l'amplificateur peut être défini comme la différence de puissance entre le SMD et le point de compression à 1-dB.

4.7. Bruit

En hyperfréquence, le bruit est défini comme tout phénomène électromagnétique qui superpose à un signal utile, et par conséquent, la dégradation de l'efficacité et de qualité de fonctionnement des systèmes hyperfréquences. Apparemment, le bruit ne porte pas d'information, mais dans certains cas, il peut fournir des informations sur certaines caractéristiques de sa source [27]. Le bruit provient de plusieurs sources : agitation thermique des électrons, rayonnements parasites des équipements électroniques et électriques, rayonnements des sources radioélectriques célestes, etc.

D'autre part, il faut être conscient du bruit ajouté par le système de mesure lors de la conception de circuits hyperfréquences. De plus, les éléments constituant la chaîne de réception d'un système de télécommunication introduisent tous du bruit dans le système. Pour qu'un signal soit détectable, leur puissance doit être supérieur au plancher de bruit – qui définit la puissance du bruit à l'entrée du système – par un facteur appelé le rapport *signal sur bruit*. Les principaux types communs de bruit sont :

- **Le bruit thermique** : bruit causé par l'agitation des électrons ou d'atomes
- **Flicker Noise** : bruit causé par des fluctuations dans le conducteur (il est inversement proportionnel à la fréquence)
- **Shot Noise** : bruit causé par des variations aléatoires des porteurs de charge

a) Bruit thermique

Une boîte noire (qui n'émet pas de radiation), fonctionne dans une bande de fréquence B , à une certaine température T , produit un bruit ayant une puissance :

$$P_n = kTB \quad (1.95)$$

Où $k = 1.38 \times 10^{-23}$, est la constante de Boltzmann, et B la bande de fréquence de fonctionnement. La température de bruit est définie comme la température équivalente à une composante qui produirait la même quantité de bruit.

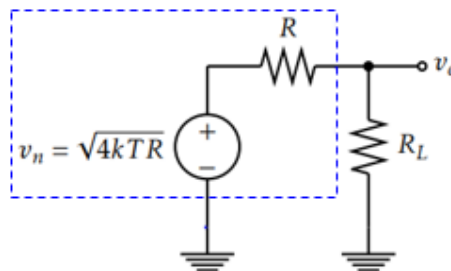


Figure 1. 12: Modèle de bruit d'une résistance

En fait, dans un circuit électronique, les résistances sont les sources les plus communes de bruit thermique. Le bruit peut être modélisé comme une source de tension en série avec une résistance R (voir figure 1.12).

Le transfert maximal de la puissance disponible au niveau de l'entrée est réalisé quand la charge R_L est égale à la résistance R . La tension en sortie est $v_s = v_n/2$, ce qui donne

$$P_o = \frac{v_s^2}{R_L} = \frac{v_n^2}{4R_L} = \frac{4kTR}{4R} = kT [W/Hz] \quad (1.96)$$

D'après l'équation (1.96), la puissance transmise est indépendante de la valeur de la résistance. La puissance totale est obtenue en multipliant par la largeur de la bande de fréquence de fonctionnement, ce qui donne :

$$P_o = kTB \quad (1.97)$$

b) Rapport signal sur bruit

Le rapport signal sur bruit SNR est définie comme le rapport entre la puissance du signal P_s sur la puissance de bruit P_N . Il est donné par :

$$SNR = \frac{P_s}{P_N} \quad (1.98)$$

Où P_N est la puissance de bruit.

Pratiquement, pour qu'un signal soit détectable, il doit avoir un SNR supérieur à 0 dB. Le SNR dépend de plusieurs facteurs parmi lesquels la modulation utilisée, la méthode de détection, la largeur de la bande du filtre IF, etc. Par exemple, pour un BER – taux d'erreurs – de 10^{-3} , il faut un SNR d'environ 7dB pour QPSK, 12dB pour 16QAM et environ 17dB pour 64QAM.

c) Figure de bruit

Le bruit produit par l'électronique du circuit est décrit par un facteur de bruit F , et il mesure la dégradation du SNR dans le système. Le facteur de bruit est donné par :

$$F = \frac{SNR_{entrée}}{SNR_{sortie}} \quad (1.99)$$

La valeur minimale du facteur de bruit est 1.

La figure de bruit (Noise Figure) est définie comme :

$$NF = 10 \log_{10} F \quad (1.100)$$

Et donc, la valeur minimale du NF est 0dB.

5. Etude de stabilité

Le gain maximum disponible, G_A , défini dans la section précédente ne peut pas toujours être obtenu, car certaines combinaisons de charge et source peuvent faire osciller le dispositif actif. En règle générale, nous ne devrions chercher à appliquer l'adaptation conjuguée simultanée qu'une fois que la stabilité inconditionnelle est établie. Cette dernière signifie qu'il n'y a pas de valeurs d'impédance d'entrée ou de charge qui peuvent entraîner une conductance négative à l'autre port $|\Gamma_{in}| > 0$ ou $|\Gamma_{out}| > 0$.

En générale, la stabilité d'un circuit à deux ports – dans ce cas un amplificateur de puissance – dépend de la fréquence de fonctionnement (puisque les impédances des circuits d'adaptation dépendent de la fréquence). Il est donc possible qu'un amplificateur est stable à la fréquence de fonctionnement, mais instable à d'autres fréquences. Alors, il faut bien faire la conception de l'amplificateur pour éviter les oscillations à des fréquences autres que celles de fonctionnement. De point de vue pratique, il est difficile d'assurer la stabilité à toutes les fréquences, alors nous devons s'assurer qu'il soit impossible que la combinaison de charges qui rend le circuit instable puisse exister.

En principe, il y a deux types de stabilité pour un circuit à deux ports :

- **Stabilité inconditionnelle** : le circuit est stable à une fréquence donnée pour toutes les combinaisons source charge, et il n'existe aucune combinaison qui rend le circuit instable dans cette fréquence $|\Gamma_{in}| < 1$ et $|\Gamma_{out}| < 1$.
- **Stabilité conditionnelle** (aussi appelée *potentiellement instable*) : le circuit est stable seulement pour certaines valeurs de charge ou de source.

5.1. Cercles de stabilité

Pour les dispositifs potentiellement instables, il y aura une combinaison source charge qui rendront le circuit instable, ce qui signifie qu'il y a une valeur passive de Γ_L qui entraînera $|\Gamma_{in}| > 1$ et vice versa. Dans cette section, nous montrerons que les frontières entre les régions stables et instables sur les plans source et de charge se présentent sous la forme d'un cercle, appelé *cercle de stabilité*.



Figure 1. 13: Circuit à deux ports avec une source et une charge arbitraires

Considérant le circuit à deux ports illustré en figure 1.13, les coefficients de réflexion en entrée et en sortie s'écrivent :

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} = \frac{S_{11} - \Delta\Gamma_L}{1 - S_{22}\Gamma_L} \quad (1.101)$$

Si nous fixons $|\Gamma_{in}| = 1$ dans l'équation (1.101), nous établissons une frontière dans le

plan de Γ_L qui sépare les régions stables des régions instables. D'après l'équation (1.101), nous pouvons remarquer que toutes les valeurs de Γ_L qui se trouvent sur sa frontière satisfont :

$$|S_{11} - \Delta\Gamma_L| = |1 - S_{22}\Gamma_L| \quad (1.102)$$

Le développement de l'équation (1.102) donne une autre équation a la forme d'un cercle dans le plan de Γ_L s'écrit sous la forme :

$$|\Gamma_L - C_{SL}|^2 = |\gamma_{SL}|^2 \quad (1.103)$$

Où C_{SL} représente le centre du cercle et il est donné par :

$$C_{SL} = \frac{C_2^*}{|S_{22}|^2 - |\Delta|^2} \quad (1.104)$$

Avec

$$C_2 = S_{22} - \Delta S_{11}^*$$

Et γ_{SL} représente le rayon et il est donné par :

$$\gamma_{SL} = \frac{|S_{12}S_{21}|}{|S_{22}|^2 - |\Delta|^2} \quad (1.105)$$

Aussi nous pouvons définir le cercle de stabilité au niveau du plan Γ_S en considérant $|\Gamma_{out}| = 1$, où Γ_{out} est définie comme :

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} = \frac{S_{22} - \Delta\Gamma_S}{1 - S_{11}\Gamma_S} \quad (1.106)$$

En suivant le même analyse comme ci-dessus, nous pouvons dériver le centre et le rayon du cercle de stabilité au niveau du plan Γ_S comme suit :

$$C_{SS} = \frac{C_1^*}{|S_{11}|^2 - |\Delta|^2} \quad (1.107)$$

Et

$$\gamma_{SS} = \frac{|S_{12}S_{21}|}{|S_{11}|^2 - |\Delta|^2} \quad (1.108)$$

Avec

$$C_1 = S_{11} - \Delta S_{22}^*$$

Ici une importante question se pose, la région stable est représentée par l'intérieur ou l'extérieur du cercle ? Cela peut être répondu en considérant ce qui se passe, par exemple, en entrée lorsque nous prenons $\Gamma_S = 0$, alors (à partir de l'équation 1.106) $|\Gamma_{out}| = |S_{22}|$. Par conséquent, nous pouvons dire que si $|S_{22}| < 1$ alors $|\Gamma_{out}| < 1$ et le point $\Gamma_S = 0$ se trouve dans une région stable.

D'une manière générale, il y a quatre cas :

- Si $|S_{22}| < 1$ et le cercle de stabilité en entrée englobe l'origine de l'abaque de Smith, alors, la partie intérieure du cercle de stabilité représente la région stable comme illustrée dans la figure 1.14(a).
- Si $|S_{22}| < 1$ et le cercle de stabilité en entrée ne contient pas l'origine de l'abaque de Smith, alors, la partie intérieure du cercle de stabilité représente la région instable (figure 1.14(b)).
- Si $|S_{22}| > 1$ et le cercle de stabilité ne contient pas l'origine de l'abaque de Smith, alors, la région stable est représentée par la partie intérieure du cercle de stabilité (figure 1.14(c)).
- Finalement, si $|S_{22}| > 1$ et le cercle de stabilité contient l'origine de l'abaque de Smith (figure 1.14(d)), alors, la région stable sera représentée par l'intersection de la partie extérieure du cercle de stabilité et l'abaque de Smith.
- Nous mentionnons que la condition nécessaire pour que le cercle de stabilité contienne l'origine de l'abaque de Smith est : $\gamma_{SS} > |C_{SS}|$.

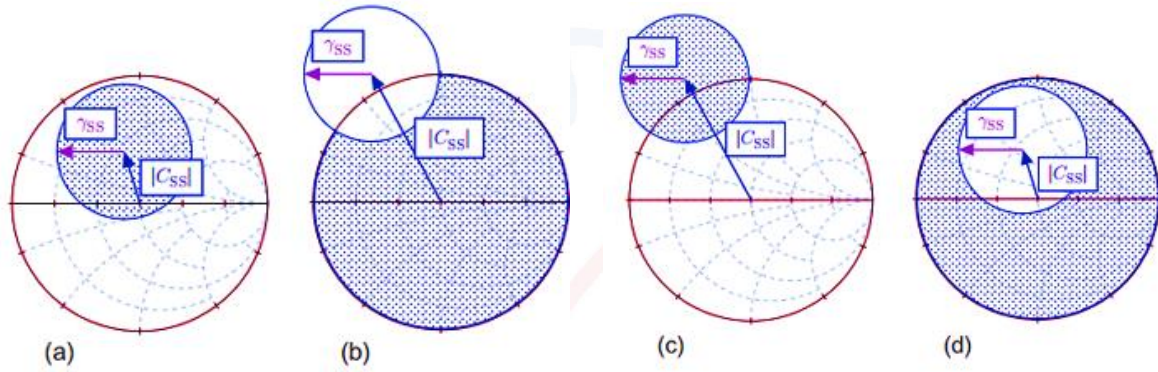


Figure 1. 14: Cercles de stabilité en entrée (région stable ombragée)

5.2. Critères de stabilité en termes des paramètres S

De point de vue pratique, il est utile d'avoir une formule simple qui nous permet de déterminer la stabilité d'un circuit actif à deux ports, sans avoir besoin de dessiner des cercles de stabilité [28]. Divers critères de stabilité ont été proposés, mais probablement le plus largement utilisé est le facteur de stabilité de Rollett, du nom de John Rollett, qui a été le premier à proposer un facteur de stabilité unique basé sur les paramètres S [29]. Le facteur de stabilité de Rollett en termes des paramètres S est généralement représenté par la lettre « K » (en majuscule) pour le distinguer de la version du paramètre d'immittance qui est généralement représenté par la lettre « k » (en minuscule).

Considérant le cercle de stabilité d'un dispositif actif inconditionnellement stable illustré à la figure 1.15, nous pouvons définir le critère de stabilité en sortie comme :

$$\gamma_{SS} - |C_{SS}| > 1 \quad (1.109)$$

En remplaçant γ_{SS} avec l'équation (1.107) et $|C_{SS}|$ avec l'équation (1.108), nous obtenant :

$$\frac{|S_{22} - \Delta S_{11}^*| - |S_{21}S_{12}|}{|S_{22}|^2 - |\Delta|^2} > 1 \quad (1.110)$$

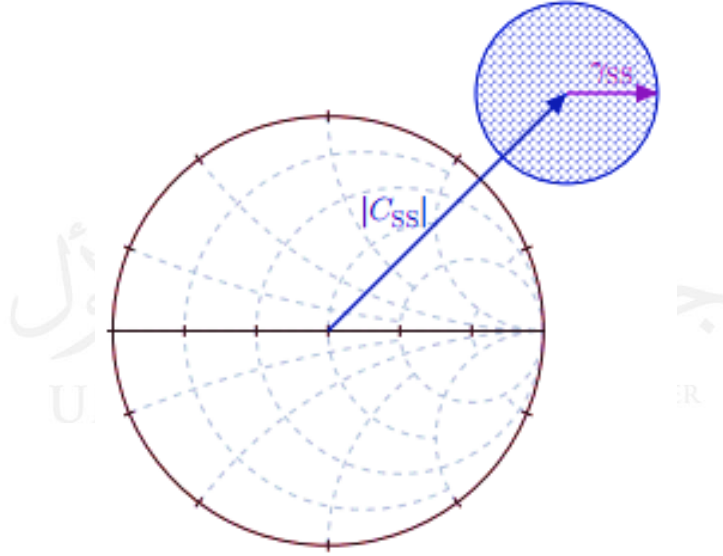


Figure 1.15: Cercle de stabilité pour un dispositif actif inconditionnellement stable

Nous obtenons après des calculs assez longs non détaillés ici :

$$2|S_{21}S_{12}| < 1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2 \quad (1.111)$$

Ce qui permet de définir le critère de stabilité K - b_1 définie comme :

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}S_{12}|} > 1 \quad (1.112)$$

$$b_1 = 1 - |\Delta|^2 + |S_{11}|^2 - |S_{22}|^2 > 0 \quad (1.113)$$

Avec

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

Où K est le facteur de stabilité de Rollett. Alors cela permet de déterminer rapidement si un dispositif actif est inconditionnellement stable, sinon nous pouvons alors utiliser les cercles de stabilité pour déterminer les valeurs de Γ_S et Γ_L pour lesquelles le transistor est stable. Cependant, le critère de stabilité décrite ci-dessus nécessite à la fois la condition de Rollett et la condition auxiliaire b_1 donnée en équation 1.113). Edwards et Sinsky [30] ont combiné les deux conditions ci-dessus en une seule définition de stabilité connue sous le nom du facteur μ , donné par :

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}^*| - |S_{21}S_{12}|} > 1 \quad (1.114)$$

Si $\mu > 1$, alors le circuit est inconditionnellement stable. De plus, plus que μ a une valeur plus élevée, plus le circuit est stable.

6. Transistors hyperfréquences

Les premiers amplificateurs hyperfréquences étaient principalement basés sur l'utilisation des tubes à vide (vacuum tubes) y compris les implémentations de magnétron, de klystron et d'onde progressive [31]. Aujourd'hui, avec le développement des dispositifs micro-ondes à semi-conducteurs, la plupart des amplificateurs de puissance dont les amplificateurs à base de transistor sont basés sur des circuits intégrés. En hyperfréquences, les transistors les plus populaires sont les transistors bipolaires (BJT), FET et HEMT [12]. En effet, nous pouvons nous servir de transistors pour amplifier des signaux jusqu'à environ 10GHz avec BJT ou 100GHz avec FET. En termes de tensions de polarisation, ces transistors fonctionnent sur une plage allant de 2V pour les applications petits signaux jusqu'à 48V pour les applications à forte puissance [12-13].

6.1. Transistors bipolaire (BJT)

Historiquement, le transistor bipolaire est le premier composant actif à semi-conducteur. Le transistor a été inventé en 1948 par Bardeen et Brattain, la théorie en a été élaborée en 1949 par Shockley et le premier transistor a été fabriqué en 1951 [32]. Le transistor BJT est principalement fabriqués en silicium sur une structure verticale, comme illustré schématiquement sur la Figure 1.16.

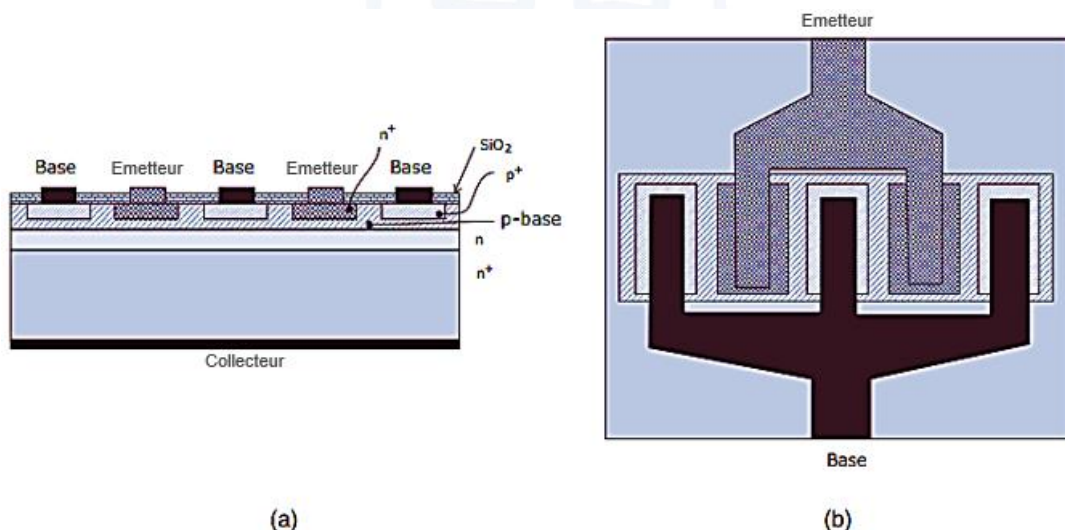


Figure 1. 16: Structure d'un transistor BJT (a), vue de dessus (b)

De point de vue électronique, et selon le montage adopté, un transistor bipolaire peut être considéré comme un amplificateur de courant ou de tension. De plus, le transistor peut être utilisé pour réaliser des fonctions binaires lorsque la variation de tension en entrée permet de le faire passer de l'état non conducteur (OFF) à l'état conducteur (ON) [33].

Comme illustré dans la figure 1.16, un transistor bipolaire est constitué de trois régions d'un même monocristal semi-conducteur, différemment dopées npn (figure 1.16) ou pnp. Pour la structure illustrée en figure 1.16, la région fortement dopée n^+ est appelée Emetteur (E), le centre de la région dopée p porte le nom de Base (B), et la région légèrement dopée n est le Collecteur (C). Un transistor Si BJT fonctionne généralement avec une tension de polarisation à partir de 28 V. en terme de fréquence, le BJT peut être adopté jusqu'à 5GHz, en particulier dans les applications hautes puissances pulsées (radar par exemple).

Le modèle hyperfréquence simplifié d'un transistor BJT est montré à la figure 1.17. Les

valeurs standards des paramètres parasites sont données au tableau suivant.

Tableau 1. 4: valeurs standards des paramètres parasites d'un transistor bipolaire

R_b	7Ω
R_π	110Ω
C_c	18 pF
C_π	18 pF
g_m	900 mS

La valeur du condensateur C_c est sélectionnée d'une manière pour que le transistor soit considéré unilatéral.

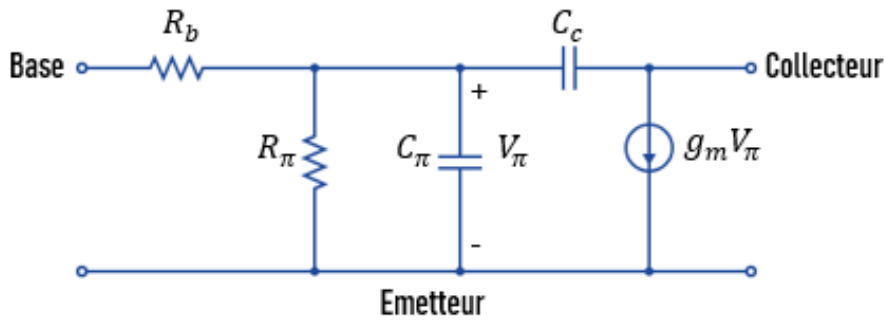


Figure 1. 17: Modèle hyperfréquence simplifié d'un transistor bipolaire

La fréquence de transition pour un transistor BJT est donnée par

$$f_T = \frac{g_m}{2\pi C_\pi} \quad (1.115)$$

Où g_m est la transconductance et C_π est le condensateur de shunt.

Considérant les valeurs des parasites, ce transistor produit un gain élevé en basse fréquence (puisque g_m est élevé). Cependant, ce gain devient faible en hautes fréquences.

6.2. Transistors bipolaires à hétérojonction (HBT)

Les HBT représentent l'amélioration naturelle des BJT conventionnels, grâce à l'exploitation d'une hétérojonction. Cette dernière est généralement basée sur des matériaux semi-conducteur comme AlGaAs/GaAs, SiGe et InP. La configuration de l'hétérojonction (petit gap pour la base, grand gap pour l'émetteur) permet de produire un décalage dans la bande de valence ΔE_v , ce qui explique la taille de la barrière entre l'émetteur et la base [34]. La figure 1.18 illustre la structure d'un transistor HBT. Cette particularité permet un dopage de la région de base plus important que le dopage de celle de l'émetteur, ce qui offre une possibilité de réaliser des épaisseurs de base très faibles, et par conséquent, une fréquence de transition f_T ainsi qu'une fréquence maximale f_{max} élevées. Les équations de f_T et f_{max} sont données par

$$f_T = \frac{1}{\pi\tau_{ec}} \quad (1.116)$$

$$f_{max} = \sqrt{\frac{f_T}{8\pi C_{bc} R_b}} \quad (1.117)$$

Où τ_{ec} est le temps de transit des électrons, C_{bc} est le condensateur base-collecteur et R_b la résistance de base.

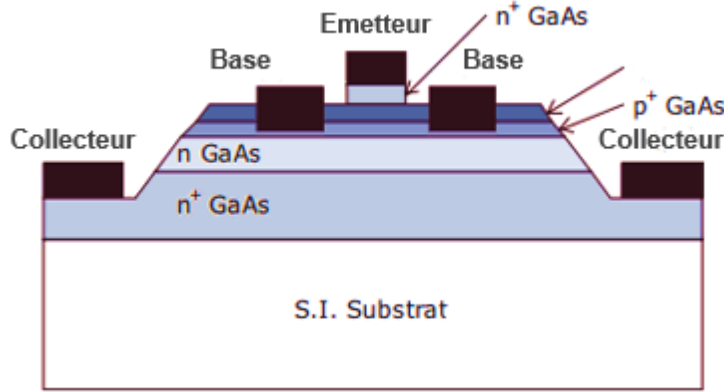


Figure 1. 18: Structure d'un transistor HBT

Le renforcement du dopage de la région de la base permet de diminuer la résistance intrinsèque de base R_b , ce qui permet de maximiser le gain et le fréquence de fonctionnement en hautes fréquences. Tandis que, l'optimisation de l'épaisseur du collecteur permet d'obtenir une puissance élevée.

6.2.1. HBT à base de Si et $SiGe$

Grâce à leur technologie mature, les transistors HBT à base du Silicium sont très répandus en hyperfréquences. Cependant, leur fréquence de fonctionnement les limite à des applications de quelques GHz. Par conséquent, l'introduction de germanium dans la base permet aux transistors HBT de fonctionner en bandes X et Ku.

6.2.2. HBT à base de GaAs

La différence entre les transistors HBT à base de GaAs et ceux basés sur silicium réside au niveau de la grande mobilité des électrons. En effet, pour des champs électriques faibles, la mobilité des électrons est multipliée quatre fois par rapport aux HBT à base de silicium. De plus, le substrat GaAs permet d'avoir des faibles valeurs de résistance d'accès au transistor ainsi qu'il raffine le facteur de bruit.

6.2.3. HBT à base de matériau grand gap

Les transistors à grand gap signifient qu'ils sont réalisés à base des matériaux comme le Carbure de Silicium (SiC) ou le Gallium (GaN). Alors, ces transistors ont des caractéristiques physiques qui leurs permettent de supporter de fortes tensions, ce qui permet d'obtenir une puissance élevée. Ce type de transistors permet d'avoir à la fois une puissance de sortie élevée et une bande de fréquences de fonctionnement importante. Néanmoins, les applications de ce type de transistors sont relativement rares.

6.3. Transistors à effet de champ (FET)

Historiquement, le transistor à effet de champ a été inventé par William Shockley en 1952 [35]. Le fonctionnement des transistors à effet de champ est totalement différent de celui du transistor bipolaire. En effet, ils consistent principalement d'un barreau conducteur, connue comme *canal*, dont les deux bornes portent des électrodes appelées respectivement *source* et *drain*. Dans le cas d'un barreau avec une densité volumique des électrons n (figure 1.19), le courant I peut s'écrire sous la forme :

$$I = qn(x)v(x)S(x) \quad (1.118)$$

Où v est la vitesse des électrons, S est la section du canal.

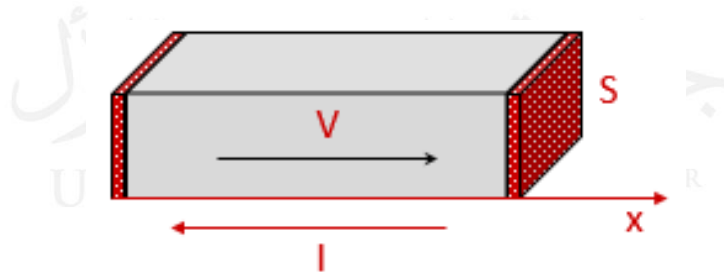


Figure 1. 19: Barreau conducteur

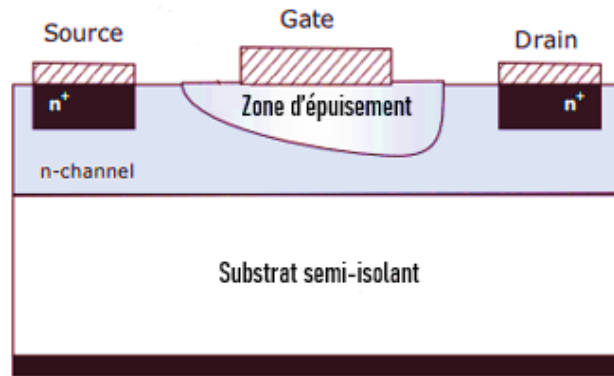


Figure 1. 20: Structure simplifiée d'un transistor FET

Figure 1.20 montre une structure simplifiée d'un transistor FET. La polarisation du barreau conducteur longitudinalement par une tension drain-source V_{ds} produit un courant I_d , appelé *courant de drain*, circule dans le canal. Le modèle hyperfréquence simplifié d'un transistor FET est donné à la figure 1.21. Ces paramètres standard des parasites sont donnés au tableau 1.5. Il faut noter que ces paramètres varient en fonction du processus de fabrication. Donc il faut toujours consulter le manuel de la fonderie.

Dans le cas d'un FET, la valeur du condensateur C_{gd} est typiquement très faible.

Tableau 1. 5: Paramètres standard des parasites d'un transistor FET

R_i	7Ω
R_{ds}	400 Ω
C_{ds}	0.12 pF
C_{gd}	0.01 pF
C_{gs}	0.3 pF
g_m	40 mS

Ce condensateur est le seul paramètre du modèle qui définit le coefficient d'isolation S_{12} . Si la valeur de C_{gd} est ignorée, alors $S_{12} = 0$, et par conséquent, le transistor est dit *unilatéral*.

D'autre part, la fréquence pour laquelle le gain en courant a une valeur à l'unité ($G_i = 1$), est la fréquence de transit, f_T .

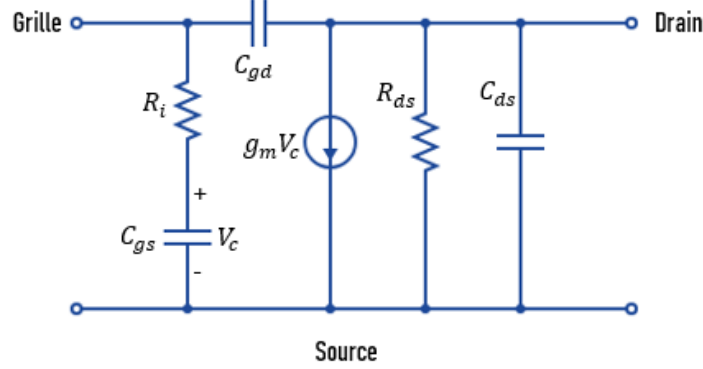


Figure 1. 21: Modèle hyperfréquence simplifié d'un transistor FET

Pour le modèle illustré ci-dessus, pour le cas unilatéral ($S_{12} = 0$), le gain en courant G_i peut s'exprimer :

$$G_i = \left| \frac{I_D}{I_G} \right| = \left| \frac{g_m V_c}{I_G} \right| = \left| \frac{g_m}{\omega C_{gs}} \right| \quad (1.119)$$

D'ailleurs, nous avons $\left| \frac{V_c}{I_G} \right| = \left| Z_{C_{gs}} \right| = \frac{1}{\omega C_{gs}}$, par conséquent, la fréquence à laquelle le gain égale à 1 est

$$f_T = \frac{g_m}{2\pi C_{gs}} \quad (1.120)$$

En effet, la famille des FET contient une variété de structures, parmi lesquelles MESFET, MOSFET et HEMT. Ci-dessous, nous allons brièvement discuter les variantes du transistor FET.

6.3.1. Transistor à effet de champ à barrière de Schottky (MESFET)

Figure 1.22 montre une structure typique d'un transistor à effet de champ à barrière de Schottky MESFET. En effet, la structure d'un transistor MESFET est tout à fait comparable à celle du transistor FET à jonction, sauf que la jonction pn est changée par une barrière de Schottky [36].

Comme illustré dans la figure 1.21, la structure d'un MESFET se constitue d'une couche active (canal) de type N résidant sur un substrat semi-isolant, deux contacts ohmiques de source et de drain, et une électrode de grille déposée entre la source et le drain matérialisée le contact Schottky. En fait, le MOSFET a été inventé pour mettre en profit la rapidité de réponse de la diode Schottky [37]. Le principe de fonctionnement d'un MESFET est basé sur la modulation de la conductance entre le drain et la source par l'effet électrostatique de la grille. La valeur de la conductance est proportionnelle au courant entre la source et le drain (puisque'elle dépend au nombre de porteurs libres dans le canal). D'où l'effet de l'amplification qui permet d'amplifier un faible signal appliqué au niveau de la grille en un fort signal au niveau du drain.

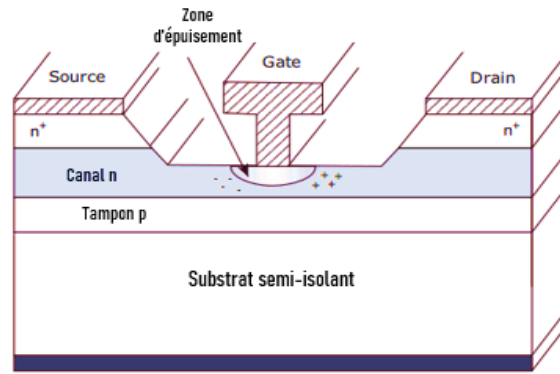


Figure 1.22: Coupe transversale d'un transistor MESFET

En régime normal, le drain est polarisé avec une tension positive par rapport à la source ($V_{ds} > 0$), tandis que la grille est souvent polarisée avec une tension négative par rapport à la source ($V_{gs} < 0$). Alors, en faisant varier la tension V_{ds} pour plusieurs tensions de commandes V_{gs} , nous obtenons un réseau de caractéristique représentant l'évolution du courant I_{ds} en fonction de la tension V_{ds} . Comme illustré à la figure 1.23, le réseau caractéristique obtenue est subdivisé en deux zones : zone ohmique ou zone linéaire, et zone de saturation.

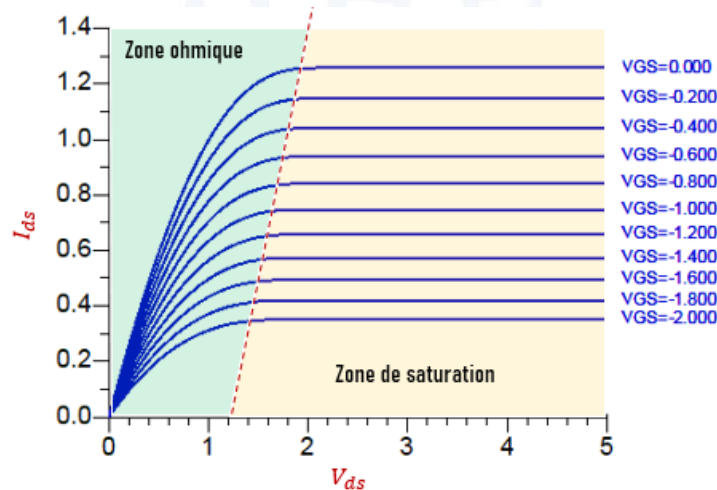


Figure 1.23: Réseau caractéristique d'un transistor MESFET

En effet, la zone linéaire représente la région où le courant I_{ds} croît linéairement en fonction de la tension V_{ds} . Vu que cette dernière a de faibles valeurs dans cette zone, la section du canal sous la grille reste presque uniforme (puisque la section du canal dépend de la tension V_{gs}). Généralement, les déphaseurs et les mélangeurs fonctionnent dans ce régime puisqu'ils nécessitent que le transistor soit polarisé à froid ($V_{ds} = 0$).

D'autre part, la zone de saturation représente la région où le courant I_{ds} n'augmente plus même la tension V_{ds} reste évoluée. Cela peut s'expliquer par le fait que quand la tension V_{ds} s'augmente, la zone dépeuplée du côté drain devient de plus en plus importante, et par conséquent, la saturation du courant I_{ds} . En outre, l'accroissement de la tension V_{ds} au-delà tension de saturation n'engendre pas une augmentation du courant I_{ds} . Ce dernier garde une valeur relativement constante (I_{dsat}). Lorsque V_{gs} atteint une valeur inverse suffisamment importante, le transistor va pincer.

6.3.2. Le transistor à haute mobilité électronique (HEMT)

Les transistors à haute mobilité électronique sont considérés comme une évolution majeure du transistor MESFET. Grâce à sa technologie mature, les transistors HEMT dominent les applications de puissance et faible bruit hyperfréquences. Contrairement aux transistors MESFET, le transfert de courant dans le cas de HEMT se fait à l'aide d'une hétérojonction qui tiendra le rôle de canal. En effet, l'hétérojonction permet de séparer les atomes donneurs des électrons libres. Ces derniers sont confinés sous forme d'un gaz bidimensionnel d'électrons (2DEG), et par conséquent atteindre des mobilités importantes, d'où son nom HEMT [38]. Cela diminue le temps de transit ce qui permet d'améliorer les performances en terme de fréquence. Figure 1.24 montre un exemple d'épitaxie d'un transistor HEMT AlGaAs/GaAs.

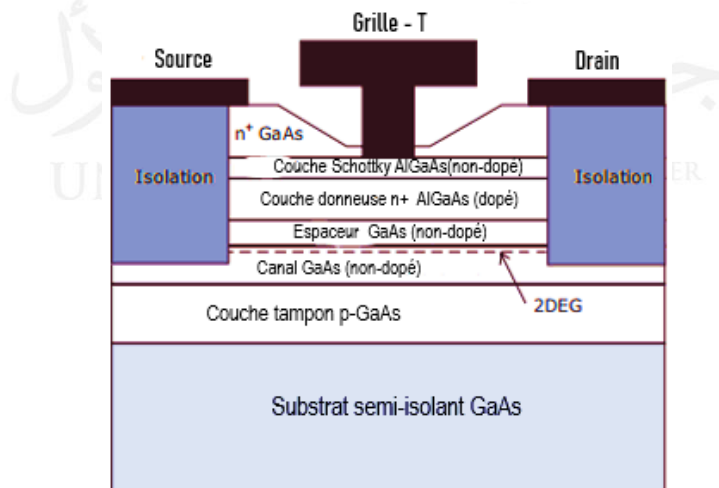


Figure 1. 24: Structure d'un transistor HEMT AlGaAs/GaAs

Ce type de transistors sont réalisés principalement avec des technologies dites III-V, ce qui signifie qu'ils sont réalisés à partir des éléments provenant de la 3^{ème} et 5^{ème} colonne de la classification périodique des éléments.

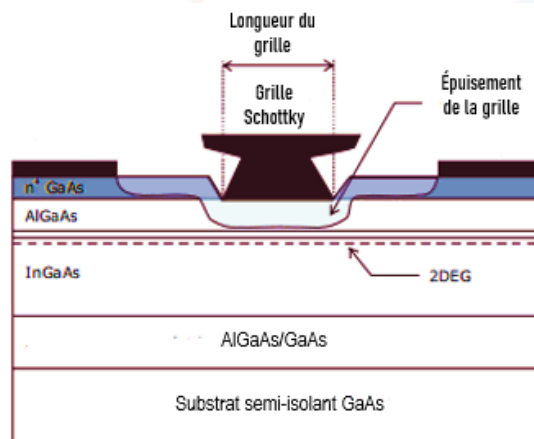


Figure 1. 25: Structure d'un transistor pHEMT

Une structure améliorée de la structure classique du transistor HEMT est obtenue grâce à l'utilisation d'un matériau semi-conducteur ayant une bande interdite plus faible que celle de GaAs (Arséniure de gallium), tel que l'InGaAs. Elle est connue comme une structure pseudo-morphique, pHEMT. La figure 1.25 montre la structure d'un transistor pHEMT.

La taille du puits de potentiel dans les transistors pHEMT est plus grande que celle d'une

structure classique de HEMT, ce qui permet d'obtenir une fréquence de transition plus élevée. De plus, de par son faible bruit, le transistor pHEMT basé sur GaAs est un composant privilégié pour des applications faible bruit.

7. Conclusion

Dans ce chapitre, les concepts de base d'un amplificateur de puissance (PA) hyperfréquence sont discutés. En effet, dans un premier temps, nous avons brièvement introduit les micro-ondes et leurs classifications, le schéma bloc typique d'un PA hyperfréquence ainsi que leurs classes de fonctionnement. Par la suite, nous avons défini quelques paramètres caractérisant un PA en matière de bande passante, les différents types de gain, le rendement en puissance ajoutée (PAE), la perte de retour (Return Loss), la puissance d'entrée et de sortie ainsi que les différents types de bruit. De plus, nous avons discuté les méthodes d'analyse de stabilité et les différents types de transistors utilisés en hyperfréquences. Les différents concepts discutés dans ce chapitre vont former le socle théorique pour les prochains chapitres.

8. Références

- [1]. J. Wiltse, "History of millimetre and submillimetre waves", IEEE Trans. Microw. Theory Tech. 32 (9) (1984) 1118-1127.
- [2]. ITU-R V.431-7, "Nomenclature of the Frequency and Wavelength Bands Used in Telecommunications", 2005.
- [3]. IEEE Std 521-1984, "IEEE Standard Letter Designations for Radar-Frequency Bands", 1984.
- [4]. M. Shamos, "Great Experiments in Physics: First-hand Accounts from Galileo to Einstein", Dover Publications, 2012.
- [5]. C. Poole, I. Darwazeh, "Microwave Active Circuit Analysis and Design", Elsevier Ltd, 2016.
- [6]. K. W. YEOM, "Microwave Circuit Design, a Practical Approach Using ADS", Prentice Hall, 2015.
- [7]. M. Ribate, et al., "GaAs FET Broadband Power Amplifier for L and S Bands Applications", Proceeding of the 2nd Intl. Conference on Computing and Wireless Communication Systems (ICCWCS), Morocco, 2017.
- [8]. M. Ribate, et al., "Broadband GaAs FET Power Amplifier for L and S Bands Applications", International Journal of Intelligent Engineering and Systems, vol. 11, no. 5, pp. 96-105, 2018.
- [9]. P. Colantonio, et al., "High Efficiency RF and Microwave Solid State Power Amplifiers", UK, John Wiley & Sons Ltd, 2009.
- [10]. A. Eroglu, "Introduction to RF Power Amplifier Design and Simulation", US, CRC Press, 2016.
- [11]. Henry Mathieu, Hervé Fanet, "Physique des semi-conducteurs et des composants électroniques", 6^{ème} édition, Dunod, 2009.
- [12]. H. Krauss, C. Bostian, and F. Raab, "Solid-State Radio Engineering", John Wiley & Sons, Hoboken, NJ, 1980.
- [13]. A. Grebennikov, "RF and Microwave Power Amplifier Design", McGraw-Hill, New York, 2004.
- [14]. IJ. Bahl, "Fundamentals of RF and Microwave Transistor Amplifiers", New Jersey, John Wiley & Sons, 2009.
- [15]. F. H. Raab, "Idealized operation of the class E tuned power amplifier", IEEE Trans. Circuits Systems, Vol. CS-24, pp. 725-735, December 1977.
- [16]. T. Sowlati et al., "Low voltage, high efficiency GaAs class E power amplifiers for wireless applications", IEEE J. Solid State Circuits, Vol. 30, pp. 1074-1079, October 1995.
- [17]. F. J. Ortega-Gonzalez et al., "High-efficiency load-pull harmonic controlled Class-E power amplifier", IEEE Microwave Guided Wave Lett., Vol. 8, pp. 348-350, October 1998.
- [18]. S. Rao Gudimetla and A. Z. Kain, "Design and validation of the load networks for broadband class E amplifiers using nonlinear device models", IEEE MTT-S Int. Microwave Symp. Dig., pp. 823-826, 1999.

- [19]. D. K. Choi and S. I. Long, “A physically based analytic model of FET Class-E power amplifiers—designing for maximum PAE”, IEEE Trans. Microwave Theory Tech., Vol. 47, pp. 1712–1720, September 1999.
- [20]. F. H. Raab, “Class-F power amplifiers with maximally flat waveforms”, IEEE Trans. Microwave Theory Tech., Vol. 45, pp. 2007–2012, November 1997.
- [21]. F. H. Raab, “Introduction to Class-F power amplifiers, R.F. Design”, Vol. 19, pp. 79–84, May 1996.
- [22]. P. Colantonio et al., “On the Class-F power amplifier design”, International Journal of RF Microwave Computer-Aided Design, Vol. 9, pp. 129–149, March 1999.
- [23]. F.H. Raab, et al., “Power amplifiers and transmitters for RF and microwave”, IEEE Trans. Microwave Theory Techn., Vol. 50, N. 3, March 2002, pp. 814–826.
- [24]. A. Grebennikov et al., “Switchmode RF Power Amplifiers”, Elsevier, Burlington, MA, 2007.
- [25]. David M. Pozar, “Microwave Engineering”, Fourth edition, John Wiley & Sons, Inc, 2012.
- [26]. R. Collin, “Foundations for Microwave Engineering”, 2nd edition., John Wiley and Sons Inc., New York, USA, 2005.
- [27]. Recommandation UIT-R P.372-12, “Bruit radioélectrique”, Série P, Propagation des ondes radioélectriques, 2015.
- [28]. K.L. Kotzebue, “Microwave amplifier design with potentially unstable FETs”, IEEE Trans. Microw. Theory Tech. 27 (1) (1979) 1-3.
- [29]. R. Pengelly, “Microwave Field Effect Transistors: Theory, Design and Applications”, John Wiley and Sons, Chichester, 1982.
- [30]. M. Edwards, et al. “A new criterion for linear 2-port stability using a single geometrically derived parameter”, IEEE Trans. Microw. Theory Tech. 40 (12) (1992) 2303-2311.
- [31]. J.M. Osepchuk, “Microwave power applications”, IEEE Trans. Microwave Theory Techn., Vol. 50, N. 3, March 2002, pp. 975–985.
- [32]. H. A. Watson, “Microwave Semiconductor Devices and Their Circuit Applications”, McGraw-Hill, New York, 1969.
- [33]. H. F. Cooke, “Microwave transistors: theory and design”, Proc. IEEE, Vol. 59, pp. 1163–1181, August 1971.
- [34]. M.G. Adlerstein, et al., “Power contours for microwave HBTs”, Microwave J., Vol. 36, N. 3, March 1993, pp. 70–80.
- [35]. J. L. B. Walker (Ed.), “High-Power GaAs FET Amplifiers”, Artech House, Norwood, MA, 1993.
- [36]. R. Soares (Ed.), “GaAs MESFET Circuit Design”, Artech House, Norwood, MA, 1989.
- [37]. H. Fukui, “Design of microwave GaAs MESFET’s for broad-band low-noise amplifiers”, IEEE Trans. Electron Devices, Vol. ED-37, pp. 67–78, 1990.
- [38]. P. H. Ladbrooke, “MMIC Design: GaAs FETs and HEMTs”, Artech House, Norwood, MA, 1989.

CHAPITRE 2

Les Techniques d'adaptation d'impédance pour l'amplificateur hyperfréquence

Dans ce chapitre, nous allons introduire les composants constituant le circuit d'adaptation d'impédance, leurs modèles et leurs comportements en hyperfréquences ainsi que les différentes techniques d'adaptation d'impédance en bande étroite et à large bande à base des éléments localisées et celles basées sur les lignes de transmission.

1. Composants du Circuit d'Adaptation d'Impédance

En plus de transistors, le circuit d'adaptation d'impédance a une grande importance dans le processus de conception des amplificateurs de puissance en hyperfréquences [1]. Leur fonction principale est de transformer 50Ω à une impédance adéquate à celle d'interface d'entrée et de sortie du transistor, et par conséquent garantir un transfert maximal d'énergie RF disponible à l'entrée de l'amplificateur [2]. Un circuit d'adaptation d'impédance est généralement composé de composants passifs (résistance, condensateur et inductance), lignes de transmission ou bien les deux (conception hybride). Cependant, en hyperfréquences, aucun composant ne peut être considéré comme parfait. En fait, des éléments parasites sont introduits. Cette section traite les éléments constituant un réseau d'adaptation d'impédance ainsi leurs modèles en hyperfréquences [3].

1.1. Composants passifs

1.1.1. Fil / Piste d'interconnexion

En hyperfréquences, une piste d'interconnexion ne peut pas être considérer comme une connexion point-à-point idéale avec une résistance nulle, dont les caractéristiques électriques peuvent être ignorer. En fait, lorsqu'un courant électrique passe à travers un fil conducteur, un champ magnétique est induit autour du fil. A cause des fluctuations de courant, ce champ magnétique est forcé de se dilater et de se contracter, et par conséquent, une tension sera induite dans le fil qui aura tendance à s'opposer au changement de flux de courant (loi de Faraday). Cet effet se manifeste par une auto-inductance. Cette dernière est donnée par la formule empirique suivante [4] :

$$L = 0.002l \left[2.3 \ln \left(\frac{4l}{d} \right) - 0.75 \right] \mu H \quad (2.1)$$

Où l est la longueur du fil conducteur en cm , et d est le diamètre du fil en cm .

D'autre part, à cause de « l'effet de peau », la résistance du fil conducteur augmentera en fonction de la fréquence. Par conséquent, en fonction de la longueur du fil conducteur par rapport à la longueur d'onde, le fil conducteur peut être considéré comme une ligne de transmission, qui peut – en théorie – prendre n'importe quelle impédance réactive, y compris capacitance. Alors, si ces phénomènes ne sont pas pris en compte lors du processus de conception, ils peuvent complètement perturber le fonctionnement de l'amplificateur de puissance et par conséquent, produire des résultats tout à fait inattendus.

1.1.2. Résistance

Si nous pensons maintenant à une résistance classique dans le contexte de la discussion ci-dessus, nous pouvons éventuellement constater que le circuit équivalent en haute fréquence d'une résistance doit également inclure une certaine inductance (pour modéliser les liaisons). En plus, puisque les extrémités de la résistance ont généralement des potentiels différents, nous nous attendrions également à voir une capacitance parasite. Le modèle équivalent d'une

résistance en hyperfréquences accompagnée de ses éléments parasites est illustré à la figure 2.1, où C_b modélise la capacitance inter-fils et C_a représente la capacitance parasite [5].

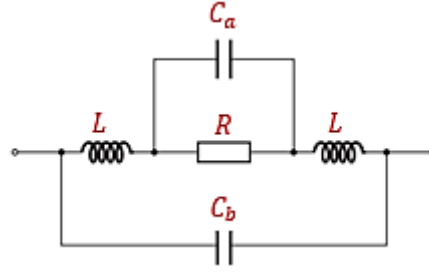


Figure 2. 1: Un modèle équivalent d'une résistance en haute fréquence avec ses éléments parasites (a)

L'impédance effective du circuit de la figure 2.1 est donnée par :

$$Z_{R_{equiv}} = \frac{1}{j\omega C_b + \frac{1}{j2\omega L + \frac{1}{G + j\omega C_a}}} \quad (2.2)$$

Où $G = 1/R$ est la conductance.

Généralement, la valeur de C_b est beaucoup plus petite que C_a . Alors, si nous ignorons C_b , l'équation (2.2) peut s'écrire sous la forme :

$$Z_{R_{equiv}} = j2\omega L + \frac{1}{G + j\omega C_a} \quad (2.3)$$

La dépendance en fréquence dans l'équation ci-dessus montre un comportement surprenant en hautes fréquences. Figure 2.2 montre la courbe d'impédance du circuit équivalent montré à la figure 2.1. En fait, elle est comparée à une courbe d'impédance d'une résistance parfaite. Comme montré dans la figure 2.2, en basses fréquences, les impédances parasites n'ont pas d'influence ; par contre, en hautes fréquences, la résistance se transforme à une self et les impédances parasites deviennent primordiales. La fréquence de résonance est donnée par :

$$f_R = \frac{1}{2\pi\sqrt{LC}} \quad (2.4)$$

Alors, nous pouvons scinder la courbe d'impédance de la figure 2.2 en trois zones. Du continu jusqu'à la fréquence de coupure f_c , les composants parasites sont négligeables et la résistance peut être considérée comme parfaite. Entre la fréquence de coupure f_c et la fréquence de résonance f_R , l'effet d'inductance est négligé et la résistance est simplement shuntée par les capacités parasites. Au-delà de la fréquence de résonance f_R , la résistance se comporte comme une self.

D'autre part, puisque les éléments inductifs de la figure 2.1 sont principalement dus aux fils de liaisons de la résistance classique, le moyen le plus simple pour augmenter la fréquence de résonance est d'éliminer les fils de connexion. Par conséquent, les résistances SMD (Surface Mount Device) ont tendance à être utilisées dans des applications hyperfréquences en dehors de leurs avantages de miniaturisation [6].

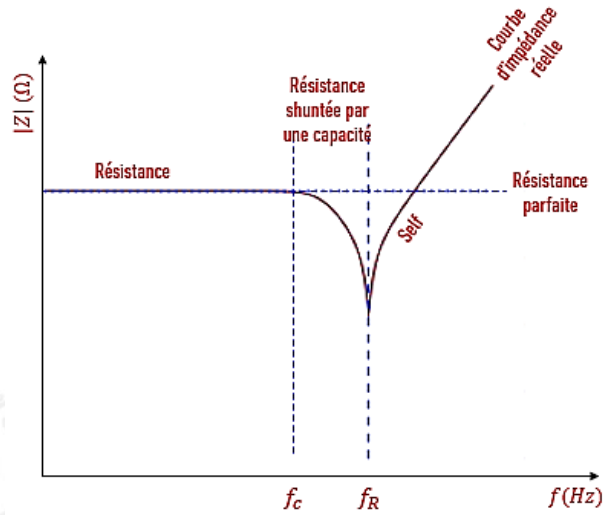


Figure 2. 2: Courbe d'impédance d'une résistance

En outre, en hyperfréquences, à l'exception de la technologie MMIC, il est difficile d'implémenter les composants SMD (ou les éléments localisés en général) sur un PCB. Par contre, les circuits d'adaptation à base des lignes de transmission sont plus faciles à implémenter sur un PCB. Alors, pour des problèmes d'adaptation large bande, les résistances peuvent être réalisées en utilisant le microstrip. La figure 2.3 montre une configuration d'une résistance microstrip.

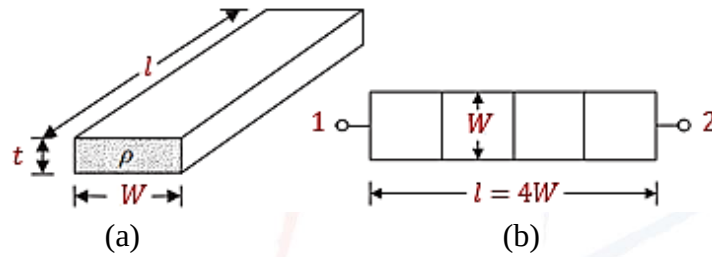


Figure 2. 3: Résistance microstrip

La valeur de la résistance microstrip est donnée par :

$$R = \frac{\rho l}{Wt} = \frac{l}{\sigma Wt} \quad (2.5)$$

Où ρ et σ sont respectivement la résistivité en $\Omega.m$ et la conductivité en S/m du matériau, l est la longueur de la résistance dans le sens du courant, W est la largeur et t est l'épaisseur.

En termes d'applications, les résistances peuvent être utilisées en hautes fréquences pour réaliser des circuits de polarisation des étages actifs, pour réaliser des circuits d'adaptation ou bien pour réaliser diviseurs, combineurs ou des atténuateurs de puissance passifs.

1.1.3. Condensateur

En hyperfréquences, les condensateurs sont largement utilisés comme éléments de blocage du courant continu ainsi que comme éléments réactifs dans les filtres et les circuits d'adaptation. Le circuit équivalent d'un condensateur en hyperfréquences est montré à la figure

2.4, où l'inductance L modélise les liaisons et R_s et R_c représentent la résistance de fuite [7].

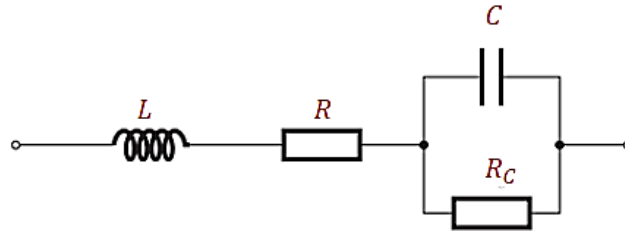


Figure 2. 4: Circuit équivalent d'un condensateur en hyperfréquences

L'impédance complexe de ce circuit est donnée par :

$$Z_{C_{\text{equiv}}} = R_s + j\omega L + \frac{1}{G_c + j\omega C} \quad (2.6)$$

Où $G_c = 1/R_c$.

La courbe d'impédance est donnée à la figure 2.5.

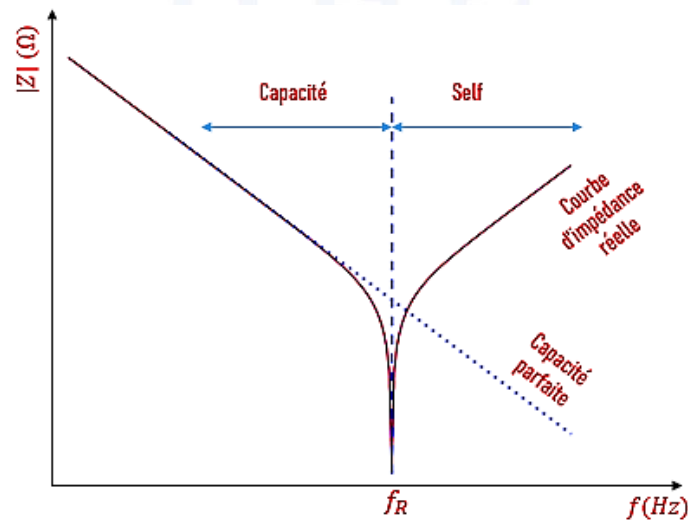


Figure 2. 5: Courbe d'impédance d'un condensateur en fonction de la fréquence

Comme montré dans la figure 2.5, la courbe d'impédance est comparée à une courbe d'impédance d'un condensateur parfait. La fréquence de résonance est donnée à l'équation (2.4). D'après cette courbe, le condensateur aura tendance de se comporter comme une self en hautes fréquences. En termes d'applications, les condensateurs sont principalement utilisés dans le découplage des alimentations, liaison entre étage ou bien dans les filtres passifs LC en hyperfréquences.

1.1.4. Inductance

En hyperfréquences, les inductances sont largement utilisées comme un élément réactif dans les circuits d'adaptation ou comme « chokes » dans les circuits de polarisation des dispositifs actifs. Puisqu'une inductance est généralement constituée d'une bobine de fil, les principaux éléments parasites dans une inductance réelle sont la résistance du conducteur et l'effet global de la capacité entre les enroulements. La figure 2.6 montre le circuit équivalent d'une inductance en hyperfréquences [8-9].

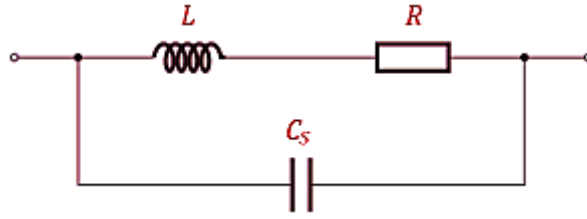


Figure 2. 6: Circuit équivalent d'une inductance en hyperfréquences

L'impédance complexe équivalente du circuit de figure 2.6 est donnée par :

$$Z_{L_{\text{equiv}}} = \frac{R + j\omega L}{1 + j\omega C_s(R + j\omega L)} \quad (2.7)$$

La courbe d'impédance de ce réseau est donnée à la figure 2.7, où elle est comparée avec une courbe parfaite de la self L unique. En effet, au-delà de la fréquence de résonance, le réseau complexe se comporte comme une capacité.

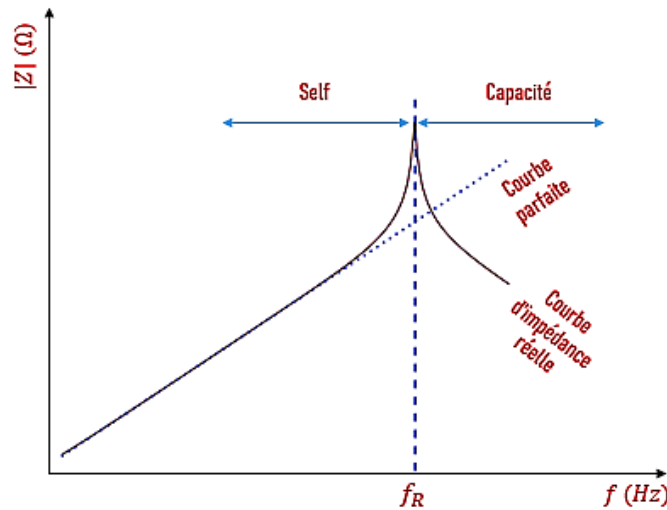


Figure 2. 7: Courbe d'impédance de l'inductance

Dans le cas des inductances microstrip, comme celles montrées à la figure 2.8, leurs modèles équivalents en hyperfréquences sont montrés à la figure 2.9. Dans ce cas, des expressions approximatives de l'inductance L , de la résistance R et les capacités parasites sont données par les équations suivantes :

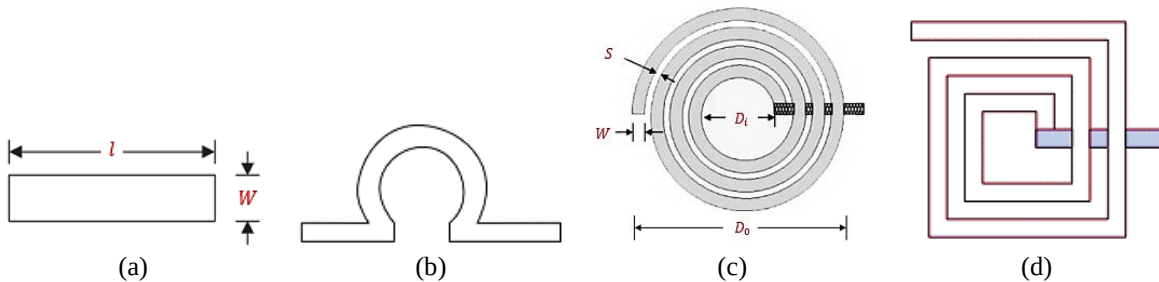


Figure 2. 8: : Inductances microstrip: (a) bande, (b) boucle circulaire ; Inductances bobine : (c) Spirale circulaire, (d) rectangulaire

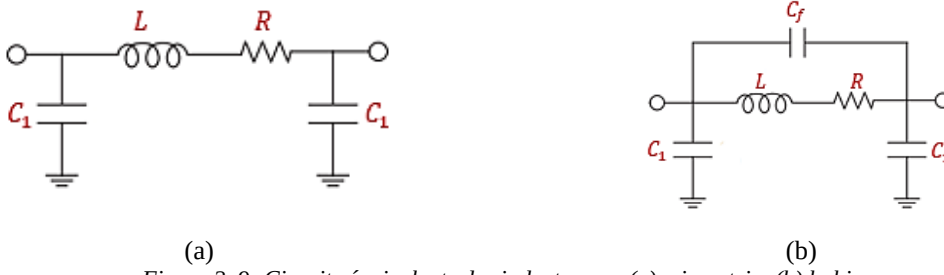


Figure 2. 9: Circuits équivalents des inductances: (a) microstrip, (b) bobine

a) Section microstrip

$$L(nH) = 2 \times 10^{-4} l \left[\ln \left(\frac{l}{W+t} \right) + 1.193 + \frac{W+t}{3l} \right] K_g \quad (2.8a)$$

$$R(\Omega) = \frac{K R_s l}{2(W+t)} \quad (2.8b)$$

$$C_1(pF) = 16.67 \times 10^{-4} l \frac{\sqrt{\epsilon_{re}}}{Z_0} \quad (2.8c)$$

Où toutes les dimensions sont en μm et :

$$K_g = 0.57 - 0.145 \ln \frac{W}{h}, \quad \frac{W}{h} > 0.05 \quad (2.9a)$$

$$K = 1.4 + 0.217 \ln \left(\frac{W}{5t} \right), \quad 5 < \frac{W}{t} < 100 \quad (\text{ruban}) \quad (2.9b)$$

$$K = 1 + 0.333 \left(1 + \frac{S}{W} \right)^{-1.7} \quad (\text{spirale}) \quad (2.9c)$$

Où W, t sont respectivement la largeur et l'épaisseur de la ligne de transmission, h est la hauteur du substrat, l est la longueur de la section microstrip et R_s est la résistance du conducteur.

b) Boucle circulaire

$$L(nH) = 1.257 \times 10^{-3} a \left[\ln \left(\frac{a}{W+t} \right) + 0.078 \right] \cdot k_g \quad (2.10a)$$

$$R(\Omega) = \frac{K R_s}{W+t} \pi a \quad (2.10b)$$

$$C_1(pF) = 33.33 \times 10^{-4} \pi \quad (2.10c)$$

Où a est le rayon moyen de la boucle.

c) Spirale circulaire

$$L(nH) = 0.03937 \frac{a^2 n^2}{8a + 11c} \cdot K_g \quad (2.11a)$$

$$a = \frac{D_o + D_i}{4} \quad c = \frac{D_o - D_i}{2} \quad (2.11b)$$

$$R(\Omega) = \frac{K\pi anR_s}{W} \quad (2.11c)$$

$$C_1 = C_2(pF) = 3.5 \times 10^{-5} D_o + 0.06 \quad (2.11d)$$

Où n est le nombre de spires, D_i est le diamètre intérieur de l'inductance, D_o est le diamètre extérieur de l'inductance, S est l'espace entre les spires. Toutes les dimensions sont en μm .

1.2. Lignes de transmission

Pour qu'une structure de transmission convienne comme un élément de circuit d'adaptation surtout en cas des technologies MIC (Microwave Integrated Circuit) et MMIC, l'une des principales exigences est que la structure doit avoir une configuration plane. Telle configuration implique que les caractéristiques de la structure peuvent être déterminées à partir des dimensions dans un seul plan. En fait, les lignes microstrip et coplanaires sont les types de lignes de transmission les plus utilisées dans la conception des circuits d'adaptation [10-11].

1.2.1. Définition

Le schéma de la figure 2.10 modélise un tronçon d'une ligne de transmission.

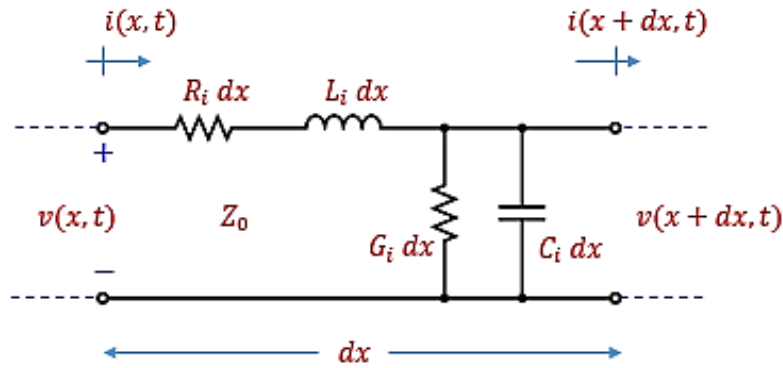


Figure 2. 10: Schéma équivalent d'un tronçon élémentaire d'une ligne de transmission de longueur dx

Un tronçon élémentaire d'une ligne de transmission de longueur dx comporte :

- Une résistance R en série avec une inductance L pour modéliser les pertes d'énergie active et réactive dans les conducteurs de la ligne
- Une capacité C en parallèle avec une conductance G pour modéliser les pertes d'énergie dans le diélectrique.

D'après la figure 2.10, la tension $v(x,t)$ peut s'écrire sous la forme (loi des mailles de Kirchhoff) :

$$v(x,t) = Rdx \cdot i(x,t) + Lds \cdot \frac{\partial v(x,t)}{\partial t} + v(x+dx,t) \quad (2.12)$$

Et le courant $i(x,t)$ peut s'écrire sous la forme (loi des nœuds de Kirchhoff)

$$i(x, t) = Gdx \cdot v(x + dx, t) + Cdx \cdot \frac{\partial(x + dx, t)}{\partial t} + i(x + dx, t) \quad (2.13)$$

L'impédance caractéristique de la ligne est définie par :

$$Z_c = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \quad (2.14)$$

Et la constante de propagation est donnée par :

$$\gamma = \alpha + j\beta = \sqrt{(R + j\omega L)(G + j\omega C)} \quad (2.15)$$

Où α est le facteur d'amortissement, et il est définie par :

$$\alpha^2 = \frac{1}{2} [\sqrt{(R^2 + L^2\omega^2)(G^2 + C^2\omega^2)} + (RG - LC\omega^2)] \quad (2.16)$$

Et β est le facteur de phase, et peut s'exprimer sous la forme :

$$\beta^2 = \frac{1}{2} [\sqrt{(R^2 + L^2\omega^2)(G^2 + C^2\omega^2)} - (RG - LC\omega^2)] \quad (2.17)$$

La vitesse de propagation (phase) est définie alors :

$$v_\phi = \frac{\omega}{\beta} \quad (2.18)$$

Et le temps de propagation de groupe τ_g est définie comme la dérivée de l'inverse de la vitesse de propagation :

$$\tau_g = \frac{\partial \beta}{\partial \omega} \quad (2.19)$$

D'autre part, si $R = 0$ et $G = 0$, on dit que la ligne de transmission est sans pertes, , dans ce cas l'impédance caractéristique Z_c , la constante de propagation γ , le facteur d'amortissement α , le facteur de phase β et la vitesse de phase v_ϕ se simplifient

$$Z_c = \sqrt{\frac{L}{C}} \quad (2.20)$$

$$\gamma = \sqrt{-LC\omega^2} \quad (2.21)$$

$$\alpha = 0 \quad (2.22)$$

$$\beta = \omega\sqrt{LC} \quad (2.23)$$

$$v_\phi = \frac{1}{\sqrt{LC}} \quad (2.24)$$

Si la ligne est sans pertes, il n'y a pas d'affaiblissement.

D'autre part, il y a plusieurs types de lignes de transmission [12] : lignes microstrip, lignes coplanaires, lignes à fentes, strip-line et la ligne coaxiale. Dans cette section, nous allons se limiter à étudier la ligne microstrip.

1.2.2. Ligne Microstrip

La ligne microstrip – dite aussi micro-ruban – est un conducteur d'épaisseur t , de largeur W et distant de plan de masse d'une distance h . Le diélectrique séparant le conducteur microstrip et le plan de masse a une permittivité relative ϵ_r . Figure 2.11 représente une ligne microstrip. Puisque la propagation s'effectue simultanément dans le matériau et dans l'air, le mode de propagation admet est le quasi TEM [10-12]. Cette approximation n'est pas tout à fait exacte, mais elle est suffisante dans la plupart des cas.

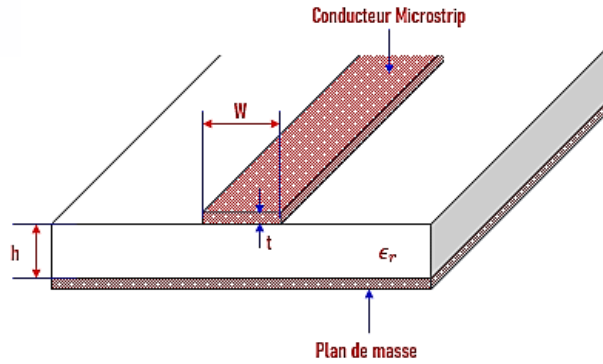


Figure 2. 11: Ligne microstrip

Les paramètres caractérisant une ligne microstrip sont la largeur W et l'épaisseur du conducteur microstrip ainsi que la hauteur h et la permittivité relative ϵ_r du substrat. Généralement :

$$\begin{aligned} 0.1 \leq \frac{W}{h} \leq 10 \\ \frac{t}{h} \leq 10 \end{aligned} \quad (2.25)$$

Puisque la propagation s'effectue simultanément dans l'air et dans le substrat, cela rend l'étude de la propagation dans une ligne microstrip difficile. En fait, l'air et le substrat ont des permittivités relatives différentes. En général :

$$2 < \frac{\epsilon_{r_{substrat}}}{\epsilon_{r_{air}}} < 10 \quad (2.26)$$

Par conséquent, plusieurs approches sont proposées pour résoudre ce problème [13]. L'une de ces propositions consiste à évaluer une nouvelle constante diélectrique équivalent ϵ_{RE} qui prend en considération la propagation simultanée dans les deux milieux. Une formule approximative de ϵ_{RE} est donnée par

$$\epsilon_{RE} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \times \frac{1}{\sqrt{1 + 12 \frac{h}{W}}} \quad (2.27)$$

Alors, l'impédance caractéristique peut être calculer suivant le rapport W/h . En fait,

$$\text{Si } \frac{W}{h} \leq 1 \quad Z_C = \frac{\eta}{2\pi\sqrt{\epsilon_{RE}}} \ln \left(\frac{8h}{W} + 0.25 \frac{W}{h} \right) \quad (2.28a)$$

$$\text{Si } \frac{W}{h} \geq 1 \quad Z_C = \frac{\eta}{\sqrt{\epsilon_{RE}}} \left[\frac{W}{h} + 1.393 + 0.667 \ln \left(\frac{W}{h} + 1.444 \right) \right] \quad (2.28b)$$

$$\eta = \sqrt{\frac{\mu_0}{\epsilon_0}} \quad (2.28c)$$

Où

- μ_0 : la perméabilité du vide ($\mu_0 = 4\pi \cdot 10^{-7} \text{ H/m}$).
- ϵ_0 : la permittivité du vide ($\epsilon_0 = 10^7 / 4\pi c^2$).
- c : vitesse de propagation des ondes électromagnétique dans le vide ($c \cong 3 \cdot 10^8 \text{ m/s}$).

Alors, l'équation (2.28c) peut se simplifier :

$$\eta = 4\pi \cdot 10^{-7} c = 120 \pi \quad (2.29)$$

D'autre part, la fréquence de coupure d'une ligne microstrip est donnée par

$$f_R = \frac{1}{2\mu_0} \frac{Z_C}{h} \quad (2.30)$$

Où Z_C est en ohm et h en m .

La vitesse de propagation v_ϕ et la longueur d'onde λ_g dans une ligne microstrip sont données par les relations

$$v_\phi = \frac{C}{\sqrt{\epsilon_{RE}}} \quad (2.31)$$

$$\lambda_g = \frac{\lambda_0}{\sqrt{\epsilon_{RE}}} \quad (2.32)$$

Alors la longueur d'onde dans une ligne microstrip est une fonction des dimensions géométriques de la ligne (puisque'elle dépend de ϵ_{RE} qui dépend du rapport W/h).

En outre, l'atténuation dans une ligne microstrip est causée par deux composantes de pertes : pertes dans le conducteur α_c et pertes dans le diélectrique α_d . Ces pertes sont données par

$$\alpha_c = \frac{0.072\sqrt{f}}{WZ_C} \quad (2.33a)$$

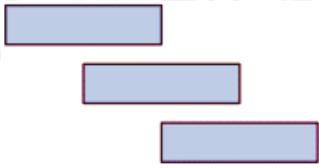
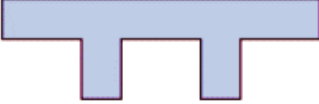
$$\alpha_d = 27.3 \frac{\epsilon_r}{\epsilon_r - 1} \frac{\tan \delta}{\lambda_0} \frac{\epsilon_{RE} - 1}{\sqrt{\epsilon_{RE}}} \quad (2.33b)$$

Où λ_0 est la longueur d'onde dans le vide, f est la fréquence de fonctionnement en GHz, et $\tan \delta$ est la tangente de l'angle de perte.

1.2.3. Discontinuité dans les lignes microstrip

En hyperfréquences, les discontinuités peuvent être existées entre les lignes de transmission, entre les éléments localisés ou entre une ligne de transmission et un élément localisé (résistance, condensateur ou inductance) [10]. Ces discontinuités se produisent aux jonctions en raison de la perturbation des distributions de champ électrique et magnétique. En fait, lorsque deux composants passifs sont connectés, une discontinuité de jonction se produit en raison de différentes configurations de champ entre eux. Tableau ci-dessous regroupe quelques cas intéressants de discontinuités ainsi leurs applications.

Tableau 2. 1: Discontinuités Microstrip

Discontinuité	Le masque Microstrip	Applications
		Filtre à ligne couplées
Extrémités ouvertes		Stubs
Discontinuité en largeur		Transformation d'impédance
Jonction T		Stubs
Jonction croisée		Stubs à faible impédance
Gap		Couplage aux résonateurs
Coudes à angle droit		Circuit layout
		Coupleur directif

2. Techniques d'adaptation d'impédance

La transformation d'impédance ou l'adaptation d'impédance est une partie essentielle dans le processus de conception d'un amplificateur de puissance hyperfréquences. En fait, en hyperfréquences, nous cherchons à transférer une puissance maximale depuis le générateur (source) vers la charge. Alors, lorsqu'il y a une désadaptation entre la source et la charge, la puissance disponible au niveau de la source ne sera pas fournie à la charge, ce qui entraîne une

perte de puissance. Cette désadaptation peut être résolue en utilisant un circuit d'adaptation [13]. La fonction de ce dernier est de transformer l'impédance de charge en une impédance qui correspond à l'impédance de la source. Il existe plusieurs types de circuits d'adaptation qui peuvent être utilisés à cet effet. Par conséquent, la sélection de circuit d'adaptation adéquat dépend de plusieurs facteurs parmi lesquels la fréquence ou la bande de fréquence de fonctionnement, la complexité et la facilité de l'implémentation. Cette dernière dépend également de la technologie de fabrication (PCB, hybride, MMIC). Dans cette section, les techniques d'adaptation d'impédance pour les applications à bande étroite et à large bande sont discutées [14].

2.1. Conditions d'adaptation

Comme discuté ci-dessus, en hyperfréquences, nous cherchons à transférer une puissance maximale d'une source ayant une tension E_S et une impédance $Z_S = R_S + jX_S$ vers une charge ayant une impédance $Z_L = R_L + jX_L$. Nous supposons que l'impédance de la source est fixe, et l'impédance de charge peut être variée pour garantir un transfert maximal de puissance vers la charge. La figure 2.12 résume l'énoncé du problème [15-16].

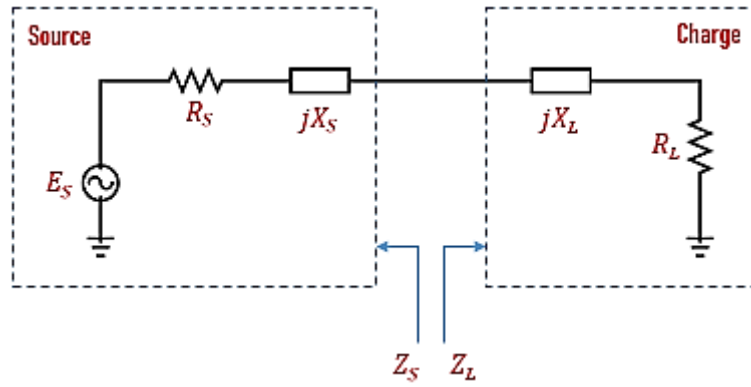


Figure 2. 12: Source avec une impédance Z_S connectée à une charge ayant une impédance Z_L

La puissance délivrée à la charge est donnée par :

$$P_L = \frac{1}{2} \Re(V_L \times I_L) = \frac{1}{2} R_L |I_L|^2 \quad (2.34)$$

Le courant I_L est exprimé par :

$$I_L = \frac{E_S}{(R_S + R_L) + j(X_S + X_L)} \quad (2.35)$$

On remplaçant I_L dans l'équation (2.34), nous obtenons

$$P_L = \frac{1}{2} \frac{|E_S|^2 R_L}{(R_S + R_L)^2 + j(X_S + X_L)^2} \quad (2.36)$$

Alors, pour que la puissance délivrée à la charge soit maximale, il faut tout d'abord que :

$$X_S + X_L = 0 \Rightarrow X_S = -X_L \quad (2.37)$$

Ce qui permet d'écrire

$$P_L = \frac{1}{2} \frac{|E_S|^2 R_L}{(R_S + R_L)^2} = \frac{1}{2} \frac{|E_S|^2}{\left(\frac{R_S}{\sqrt{R_L}} + \sqrt{R_L} \right)^2} \quad (2.38)$$

Au dénominateur, nous avons la somme de deux nombres positifs dont le produit est constant. Alors, pour que sa valeur soit minimale, il faut que :

$$\frac{R_S}{R_L} = \sqrt{R_L} \Rightarrow R_S = R_L \quad (2.39)$$

Ce qui permet de réécrire l'équation (2.38) sous la forme

$$P_L = \frac{1}{2} \frac{|E_S|^2}{(2\sqrt{R_S})^2} \Rightarrow P_{L,max} = \frac{1}{8} \frac{|E_S|^2}{R_S} \quad (2.40)$$

Alors, puisque $X_S = -X_L$ et $R_S = R_L$, la condition pour laquelle la puissance maximale disponible est fournie à la charge est donnée par :

$$Z_S^* = Z_L \quad (2.41)$$

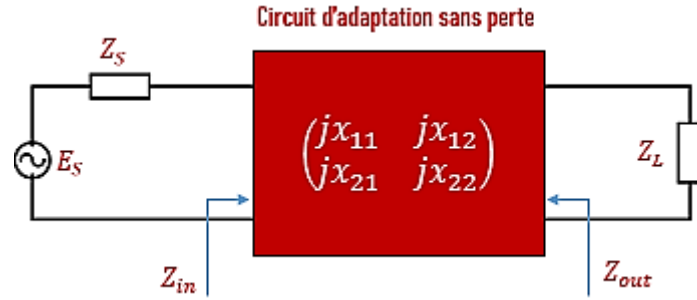


Figure 2. 13: Adaptation via un circuit d'adaptation ($Z_{in} = Z_S^*$ et $Z_{out} = Z_L^*$)

En revanche, l'impédance de charge présentée à la figure 2.12 est généralement fixe. Alors, l'adaptation conjuguée discutée ci-dessus est réalisée via un circuit d'adaptation sans perte. Ce dernier peut être réalisé en utilisant les lignes de transmission ou bien les éléments localisés. La figure 2.13 montre le principe d'adaptation via un circuit d'adaptation. Supposons que les paramètres Z du circuit d'adaptation sont connus. Pour transférer une puissance maximale depuis la source vers l'entrée du circuit d'adaptation, la condition suivante doit être satisfaite :

$$Z_S = Z_{in}^* = \left(z_{11} - \frac{z_{12}^2}{z_{22} + Z_L} \right)^* \quad (2.42)$$

Puisque le circuit d'adaptation est passif, par réciprocité, $z_{12} = z_{21}$. En plus, puisque le circuit est sans perte, z_{ij} est purement imaginaire. Par conséquent, l'équation (2.42) peut être réécrite sous la forme :

$$Z_S^* = jx_{11} + \frac{x_{12}^2}{jx_{22} + Z_L} \quad (2.43)$$

D'où

$$Z_L = -jx_{22} + \frac{x_{12}^2}{-jx_{11} + Z_S^*} \quad (2.44)$$

Et

$$Z_L^* = jx_{22} - \frac{x_{12}^2}{jx_{11} + Z_S} \quad (2.45)$$

Le côté droit de l'équation (2.45) représente l'impédance de sortie vue à partir de la charge. Alors, lorsque l'adaptation par impédance conjuguée en entrée est réalisée via le circuit d'adaptation (équation (2.45)), la sortie est également adaptée par impédance conjuguée.

Autrement dit, si le côté d'entrée est adapté via un circuit d'adaptation sans perte comme indiqué dans la figure 2.13, alors $Z_S = Z_{in}^*$. Sous cette condition, le côté de sortie sera également adapté par $Z_L = Z_{out}^*$. En réécrivant cette relation en termes de coefficients de réflexion nous obtenons :

$$\Gamma_{in} = \Gamma_S^* \rightarrow \Gamma_L = \Gamma_{out}^* \quad (2.46)$$

2.2. Techniques d'adaptation à bande étroite

2.2.1. Techniques d'adaptation à base des éléments localisés

Une impédance complexe Z peut se mettre sous la forme :

$$Z(p) = \frac{N(p)}{D(p)} \quad (2.47)$$

Cette impédance est mise sous forme d'un rapport de deux polynômes de $p = j\omega$. Alors, le calcul analytique est d'autant plus compliqué que les degrés des polynômes $N(p)$ et $D(p)$ sont élevés. Pour cette raison, nous nous limitons en général au cas d'une impédance composée d'une partie réelle R et d'une partie imaginaire X . Cette configuration correspond à des circuits RC série ou parallèle, ou des circuits RL également série ou parallèle. Par conséquent, la conception d'un circuit d'adaptation est basée principalement sur le concept de transformation série-parallèle ou l'inverse, parallèle-série.

a) Transformation parallèle-série / série-parallèle

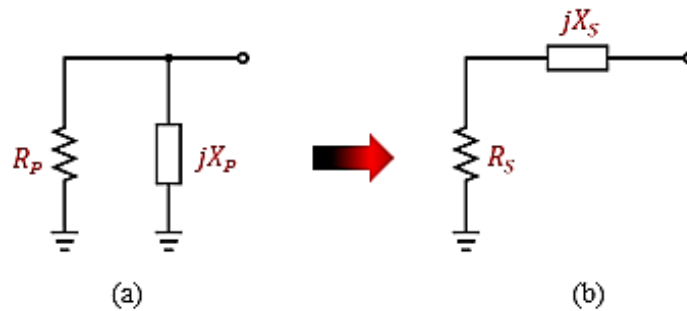


Figure 2. 14: Transformation Parallèle – Série

Soit une impédance Z constituée de la mise en parallèle d'une résistance R_P et une réactance jX_P (voir figure 2.14(a)). Cette impédance peut être transformée en un circuit série comme celui illustré dans la figure 2.14(b).

Dans cette figure, la partie réelle R_S est inférieure de R_P (en raison de la réactance jX_P ajoutée en parallèle). Par conséquent, lorsqu'il est nécessaire de diminuer la valeur d'une résistance R_P à une certaine valeur souhaitée, cette dernière peut être obtenue en ajoutant une partie jX_P en parallèle, ce qui produira également une réactance jX_S série supplémentaire. Notez que jX_P et jX_S ont le même signe ; c'est-à-dire lorsqu'un condensateur est ajouté en parallèle, jX_S a le même signe du condensateur, tandis que l'ajoute d'une inductance parallèle entraînera une inductance série.

Pour vérifier les propriétés mentionnées ci-dessus, l'impédance de la configuration parallèle est calculée, et par la suite séparée en partie réelle et partie imaginaire. En conséquence, nous obtenons :

$$\frac{R_P jX_P}{R_P + jX_P} = \frac{jX_P R_P (R_P - jX_P)}{R_P^2 + X_P^2} = \frac{X_P^2 R_P}{R_P^2 + X_P^2} + j \frac{X_P R_P^2}{R_P^2 + X_P^2} \quad (2.48)$$

Alors, la valeur de R_S ainsi que celle de X_S peuvent être exprimées comme :

$$R_S = \frac{X_P^2 R_P}{R_P^2 + X_P^2} = \frac{R_P}{1 + b_P^2} \quad (2.49a)$$

$$X_S = \frac{X_P R_P^2}{R_P^2 + X_P^2} = \frac{b_P R_P}{1 + b_P^2} \quad (2.49b)$$

Et

$$b_P = \frac{R_P}{X_P} = \frac{1}{Q} \quad (2.49c)$$

Où b_P représente la susceptance normalisée.

Et puisque les deux circuits ont le même coefficient de surtension Q , nous avons :

$$\frac{R_P}{X_P} = \frac{X_S}{R_S} \quad (2.50)$$

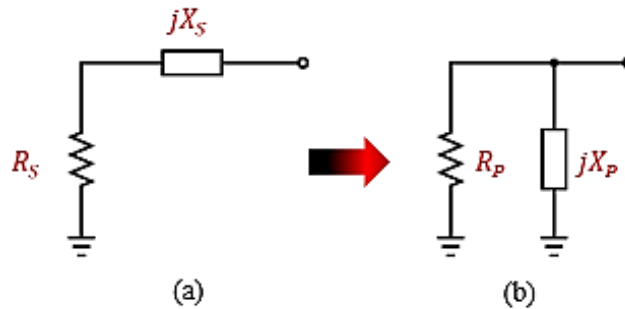


Figure 2. 15: Transformation série-parallèle

D'autre part, étant donné que la transformation parallèle-série diminue la valeur d'une résistance donnée, transformation série-parallèle augmentera la valeur de cette résistance. Alors, lorsqu'une résistance R_S est mise en série avec une réactance jX_S (figure 2.15(a)), cette disposition peut être transformée en une configuration parallèle (figure 2.15(b)).

La partie réelle R_P est devenue plus grande que R_S en raison de l'ajoute de jX_S , et par conséquent, pour transformer une petite résistance en une autre ayant une valeur plus grande, une réactance jX_S est ajoutée (figure 2.15(b)), ce qui produira une réactance jX_P supplémentaire ayant le même signe que X_S .

La valeur de R_P est donnée par :

$$\frac{1}{R_P} = \Re \left(\frac{1}{R_S + jX_S} \right) = \frac{R_S}{R_S^2 + X_S^2} \quad (2.51a)$$

Alors

$$R_P = \frac{R_S^2 + X_S^2}{R_S} \quad (2.51b)$$

Et puisque les deux circuits ont le même Q , nous obtenons :

$$X_P = R_S \frac{R_P}{X_S} = R_S \frac{\left(R_S + \frac{X_S^2}{R_S} \right)}{X_S} \quad (2.52)$$

b) Adaptation par un circuit de type L

Figure 2.16 montre un circuit d'adaptation de type L. Dans cette figure, R_L est supposée plus grande que R_S . Le circuit d'adaptation de type L inséré dans la zone ombrée transformera la résistance R_L en R_S . La réactance parallèle X_2 est ajoutée dans le but de diminuer la valeur de la résistance de la source R_S . Par conséquent, la réactance parallèle ajoutée est considérée comme un transformateur d'impédance à bande étroite. Noter que si un condensateur est utilisé comme X_2 , le circuit d'adaptation se comporte comme un filtre passe-bas, tandis que si une inductance est choisie, le circuit d'adaptation agit comme un filtre passe-haut.

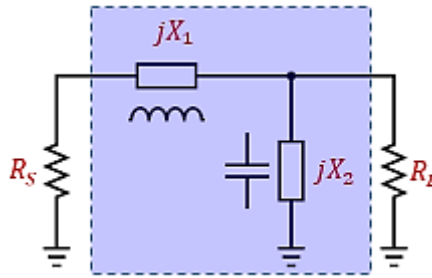


Figure 2. 16: Adaptation par un circuit de type L

D'après l'équation (2.49a), la valeur de R_S est donnée par :

$$R_S = \frac{X_2^2 R_L}{R_L^2 + X_2^2} \quad (2.53)$$

Prenant $n = R_L/R_S$, l'équation (2.53) devient :

$$(n - 1)X_2^2 = n^2 R_S^2 \quad (2.54)$$

Supposant que X_2 est implémentée via un condensateur. Alors, puisque X_2 a une valeur négative, la valeur de X_2 est donnée par :

$$X_2 = -\frac{nR_S}{\sqrt{n-1}} \quad (2.55)$$

Alors, puisque jX_1 devrait éliminer la réactance produite après la transformation parallèle-série, X_1 devrait être une inductance. En utilisant l'équation (2.49b), la valeur de X_1 peut être exprimée comme :

$$X_1 = \frac{X_2 R_L^2}{R_L^2 + X_2^2} = R_S \sqrt{n-1} \quad (2.56)$$

De plus, à une fréquence donnée, le coefficient Q est le rapport entre la partie réelle et la partie imaginaire, et il devient :

$$Q = \frac{X_1}{2R_S} = \frac{1}{2}\sqrt{n-1} = \frac{1}{2}\sqrt{\frac{R_L}{R_S} - 1} \quad (2.57)$$

le coefficient Q est lié à la bande passante : plus Q est élevé, plus la bande passante est étroite.

c) Adaptation par un circuit de type π

Figure 2.17 montre un circuit d'adaptation de type π . Ce dernier peut être vu comme deux circuits d'adaptation de type L qui se font face. nous désignons les impédances regardant la source et la charge à partir du plan de référence comme R_π , la valeur de cette dernière s'avère être plus petite que les résistances de source et de charge R_S et R_L .

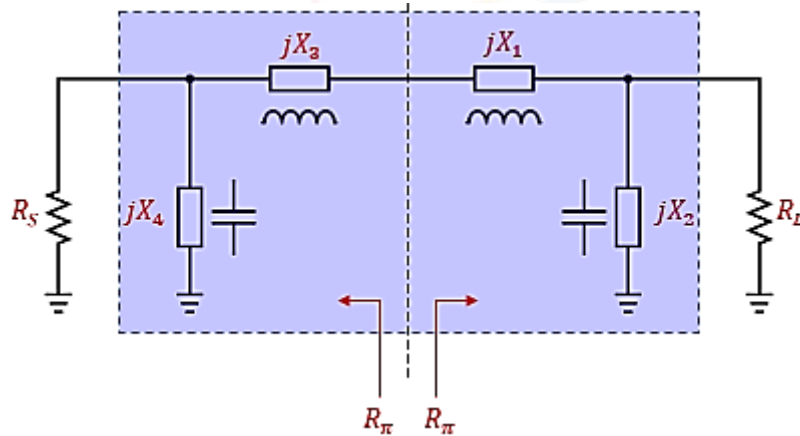


Figure 2. 17: Adaptation par un circuit de type π

Sur la figure 2.17, l'impédance de charge R_L est abaissée par la réactance ajoutée jX_2 , et cette impédance est adaptée à R_π en utilisant la réactance série jX_1 . Ainsi, la valeur de R_π est inférieure à celle de R_L . nous utilisons le même raisonnement, la valeur de R_π est plus petite que R_S . Par conséquent, puisque R_π est plus petite que R_L et R_S , la valeur de R_π doit être sélectionnée en premier pour concevoir un circuit d'adaptation de type π . Par la suite, les

impédances de source et de charge peuvent être adaptées à la valeur sélectionnée de R_π en utilisant les deux circuits d'adaptation de type L. Si jX_2 et jX_4 sont implémentées avec un condensateur, les valeurs de X_2 et X_4 peuvent être obtenues comme :

$$X_2 = -\frac{n_1 R_\pi}{\sqrt{n_1 - 1}} \quad (2.58a)$$

$$X_4 = -\frac{n_2 R_\pi}{\sqrt{n_2 - 1}} \quad (2.58b)$$

Où

$$n_1 = \frac{R_S}{R_\pi} \quad n_2 = \frac{R_L}{R_\pi} \quad (2.58c)$$

Pour les X_2 et X_4 déterminés, les valeurs des éléments en série X_1 et X_3 sont obtenues par :

$$X_1 = \omega L_1 = R_\pi \sqrt{n_2 - 1} \quad (2.59a)$$

$$X_3 = \omega L_3 = R_\pi \sqrt{n_1 - 1} \quad (2.59b)$$

Le facteur Q pour un circuit d'adaptation de type π est donné par :

$$Q \cong \frac{X_1 + X_2}{2R_\pi} = \frac{1}{2} \left(\sqrt{\frac{R_S}{R_\pi} - 1} + \sqrt{\frac{R_L}{R_\pi} - 1} \right) \quad (2.60)$$

Le Q donné par l'équation (2.60) est généralement plus grand que celui du circuit d'adaptation de type L, et par conséquent, la largeur de la bande d'adaptation est réduite. La figure 2.18 montre comment un circuit d'adaptation de type π fonctionne dans l'abaque de Smith. L'impédance de charge $R_L = 100 \Omega$ ainsi que celle de source $R_S = 50 \Omega$ sont sélectionnées et apparaissent respectivement aux points A et B.

la valeur de R_π est fixée à 25Ω . La partie ajoutée $jB_2 = \frac{1}{jX_2}$ déplace la charge R_L (point A) le long du cercle de conductance constante. Ici, le jX_2 est sélectionné pour être un condensateur. Alors, la valeur de jB_2 doit être sélectionnée de telle sorte que la résistance de charge R_L se déplace jusqu'au point C, ce qui donne la valeur de résistance série de R_π . Après avoir fixé jB_2 , l'ajout de jX_1 en série fait bouger le lieu du point C le long du cercle de résistance constante R_π . Puisque jX_1 est une inductance, le point C se déplace le long de la direction de la réactance croissante représentée sur la figure 2.18. Par conséquent, la réactance ajoutée fait bouger le point C vers le point D et donnera la valeur précise de X_1 . D'autre part, l'ajout de jX_3 en série déplace l'impédance résultante au point D plus loin le long du cercle de résistance constante R_π dans la direction de la réactance croissante. Considérant que $R_S \parallel jX_4$ se trouve dans le cercle de conductance constante $\frac{1}{R_S}$, le jX_3 ajouté devrait déplacer la résistance R_π (point D) jusqu'au point E. Ensuite, l'ajout de jX_4 en parallèle peut déplacer le point E jusqu'au point B souhaité. De cette façon, le processus d'adaptation du point A jusqu'au point B peut être réalisée.

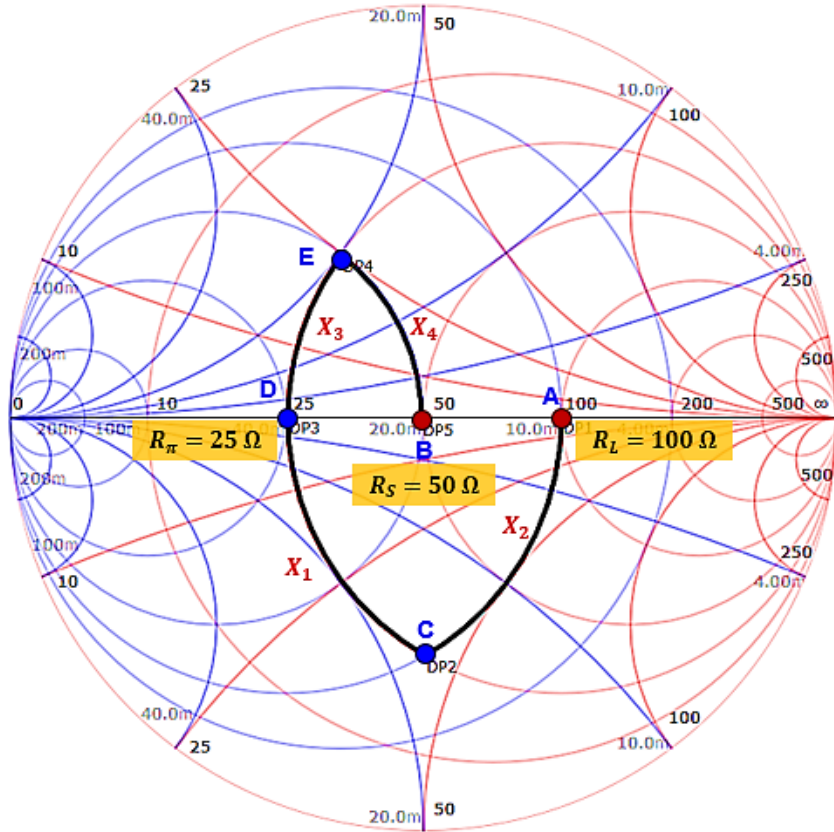


Figure 2.18: Le comportement d'un circuit d'adaptation de type π visualisé à l'aide de l'abaque de Smith

d) Adaptation par un circuit de type T

La figure 2.19 montre un circuit d'adaptation de type T. Comme dans le circuit d'adaptation de type π , un circuit d'adaptation de type T peut être vu comme deux sections de type L se faisant face.

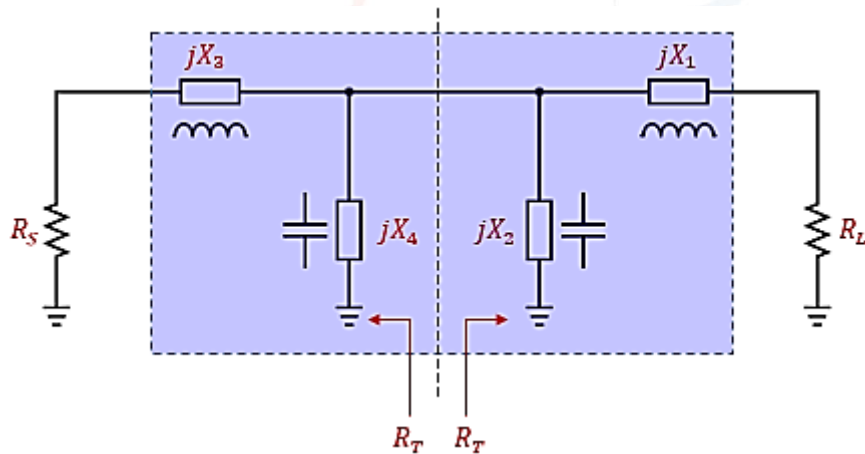


Figure 2.19: Circuit d'adaptation de type T

En désignant les impédances regardant la source et la charge à partir du plan de référence comme R_T . En utilisant le même raisonnement discuté ci-dessus, la valeur de l'impédance R_T est donc supérieur à la fois aux résistances de source et de charge. Dans le cas d'une adaptation par un circuit de type T, une valeur de R_T supérieure aux R_S et R_L est sélectionnée en premier, et par la suite, la source et la charge peuvent être adaptées à l'aide de deux circuits d'adaptation de type L. Supposons que jX_2 et jX_4 , qui agissent comme des transformateurs d'impédance

dans le circuit d'adaptation de type T, sont implémentés avec des condensateurs. Alors, les valeurs de X_2 et X_4 sont obtenues par :

$$X_2 = -\frac{n_2 R_L}{\sqrt{n_2 - 1}} \quad (2.60a)$$

$$X_4 = -\frac{n_1 R_S}{\sqrt{n_1 - 1}} \quad (2.61b)$$

Où

$$n_1 = \frac{R_T}{R_S} \quad n_2 = \frac{R_T}{R_L} \quad (2.61c)$$

Ainsi que les valeurs de X_1 et X_3 sont données par :

$$X_1 = \omega L_1 = R_L \sqrt{n_2 - 1} \quad (2.62a)$$

$$X_3 = \omega L_3 = R_L \sqrt{n_1 - 1} \quad (2.62b)$$

Alors, un circuit d'adaptation de type T peut être implémenter à l'aide des valeurs données par les équations (2.61a), (2.61b), (2.62a) et (2.62b). Par conséquent, le facteur Q correspond à un circuit d'adaptation de type T est donné par l'équation (2.63). Notez que le facteur Q d'un circuit d'adaptation de type T est également plus grand que celui du circuit d'adaptation de type L, et par conséquent, la bande passante d'adaptation est également plus étroite que celle du circuit d'adaptation de type L.

$$Q \cong \frac{\left| \frac{1}{X_2} + \frac{1}{X_4} \right|}{\frac{2}{R_T}} = \frac{1}{2} \left(\sqrt{\frac{R_T}{R_S} - 1} + \sqrt{\frac{R_T}{R_L} - 1} \right) \quad (2.63)$$

D'autre part, le comportement de chaque élément du circuit d'adaptation de type T peut être visualiser à l'aide de l'abaque de Smith (voir figure 2.20). L'impédance de charge $R_L = 50 \Omega$ ainsi que celle de la source $R_S = 25 \Omega$ sont sélectionnées et apparaissent respectivement aux points A et E. la valeur de R_T est fixée à 100Ω .

Le jX_3 ajouté en série déplace l'impédance de la source (point E) le long du cercle de résistance constante jusqu'au point D. Ici, jX_3 est sélectionné comme une inductance. Le point D représente la valeur de la conductance de R_T . Par la suite, le $jB_4 = \frac{1}{jX_4}$ ajouté en parallèle déplace le point D vers le point C dans le sens croissant de la susceptance, car, B_4 est un condensateur. La lecture de la valeur de la susceptance ajoutée donnera la valeur précise de B_4 .

D'autre part, l'ajout de jX_2 en parallèle déplace le point C plus loin le long du cercle de conductance R_T constante dans le sens croissant de la susceptance. Ainsi, la valeur de X_2 doit être augmentée pour donner la valeur de résistance de R_L qui correspond au point B. Enfin, l'ajout de X_1 en série déplace l'impédance dans le sens de la réactance croissante, ce qui déplace le point B jusqu'au point A. Par conséquent, l'adaptation entre le point A et le point E peut être déterminée.

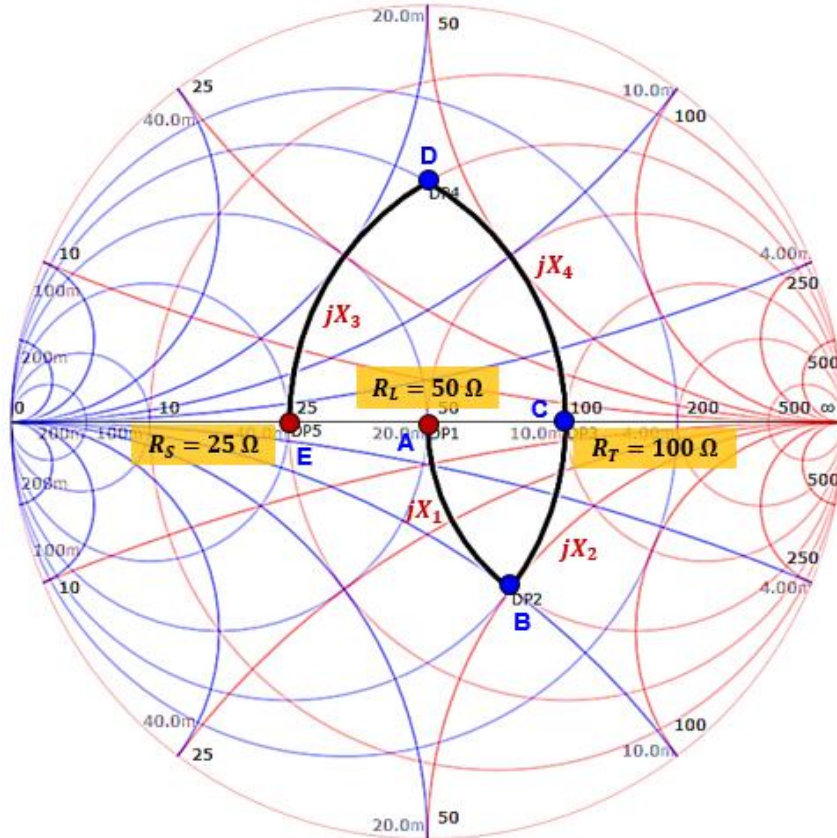


Figure 2. 20: Le comportement des éléments d'un circuit d'adaptation de type T visualisé à l'aide de l'abaque de Smith

2.2.2. Techniques d'adaptation à base des lignes de transmission

Dans cette section, les propriétés de transformation d'impédance des lignes de transmission couramment utilisées pour la conception des circuits d'adaptation à bande étroite et large bande sont examinées. Une ligne de transmission standard, telle que le microstrip, peut être utilisée comme ligne de transmission série, comme stub en circuit ouvert ou court-circuité et comme transformateur d'impédance quart d'onde [17].

a) Transformation élément localisé-ligne de transmission

Le circuit d'adaptation à éléments localisés discuté dans la section précédente est intuitif et offre de nombreuses options de conception. Cependant, à l'exception d'un MMIC, il est généralement difficile à mettre en œuvre sur un PCB. D'autre part, un circuit d'adaptation qui utilise des lignes de transmission est facile à mettre en œuvre sur un substrat de type PCB en hyperfréquences. Nous présenterons d'abord la transformation approximative des circuits d'adaptation d'éléments localisés précédemment conçus en circuits d'adaptation de ligne de transmission, puis nous examinerons quelques circuits d'adaptation qui utilisent des lignes de transmission [18].

La transformation approximative peut être effectuée en remplaçant les éléments localisés par des lignes de transmission. La figure 2.21 montre le circuit de ligne de transmission qui peut remplacer le circuit d'adaptation à éléments localisés conçu. La ligne de transmission avec une impédance caractéristique Z_1 et une longueur θ_1 peut agir comme une inductance série, tandis que les deux stubs en circuit ouverts ayant une impédance caractéristique Z_2 et une longueur θ_2 peuvent agir en tant que condensateur de shunt. Les valeurs de Z_1 , θ_1 , Z_2 et θ_2 peuvent être calculées approximativement par :

$$X_1 = Z_1 \tan \theta_1 \approx \omega L \quad (2.64a)$$

$$X_2 = \frac{Z_2}{2 \tan \theta_2} \approx \frac{1}{\omega C} \quad (2.64b)$$

Il est à noter que parce que les variables de l'équation (2.64a) sont Z_1 et θ_1 , il y a deux degrés de liberté dans la mise en œuvre de la valeur d'un inducteur. Plus Z_1 est élevé, plus elle peut être implémentée en tant qu'inducteur série. De plus, les deux degrés de liberté sont également valables pour l'équation (2.64b), et plus Z_2 est bas, plus il sera proche d'un condensateur.

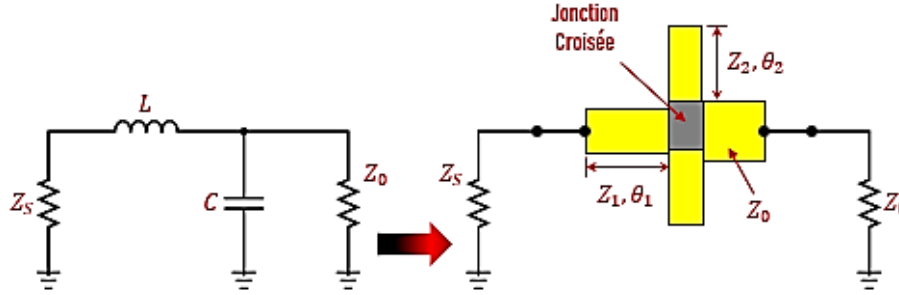


Figure 2.21: Conversion d'un circuit d'adaptation à éléments localisés en un circuit d'adaptation de ligne de transmission

Cependant, comme l'augmentation de la largeur de la ligne de transmission raccourcit sa longueur, le circuit de ligne de transmission mis en œuvre est proche de deux lignes de transmission en cascade avec discontinuité par échelons plutôt qu'une connexion à jonction croisée. Pour éviter cela, les longueurs des lignes de transmission connectées au jonction croisée sont rendues supérieures à leurs largeurs.

b) Adaptation à l'aide d'une ligne quart d'onde

Considérons une ligne de transmission de longueur $\lambda/4$, ayant une impédance caractéristique Z_C et fermée sur une impédance Z_L comme montré à la figure 2.22. En fait, l'adaptation peut être réalisée en ajustant uniquement l'impédance caractéristique de la ligne de transmission.

L'impédance à l'entrée du circuit de la figure 2.22 est donnée par :

$$Z_{in} = \frac{Z_C^2}{Z_L} \quad (2.65)$$

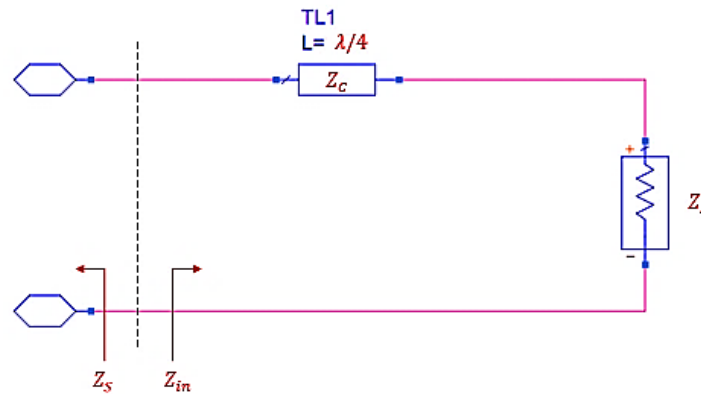


Figure 2.22: Adaptation d'impédance avec une ligne quart d'onde

Une telle ligne peut servir d'adaptateur puisqu'elle permet de réaliser une transformation d'impédances. Par conséquent, pour une impédance de source Z_S , l'impédance de source et celle de la charge peuvent être adaptées lorsque l'impédance caractéristique Z_C de la ligne quart d'onde est déterminée comme :

$$Z_C = \sqrt{Z_{in} Z_L} \quad (2.66)$$

Dans le cas d'une impédance de charge Z_L réelle, l'adaptation sera réalisée à l'aide d'une ligne quart d'onde d'impédance caractéristique réelle égale à celle donnée par l'équation (2.66). Par contre, dans le cas d'une impédance de charge complexe, la ligne $\lambda/4$ sera fermée sur une impédance complexe. Pour avoir Z_C réelle, il faudrait que la sortie de la ligne $\lambda/4$ se trouve en un endroit de la ligne où l'impédance est réelle. C'est-à-dire :

- Soit en un maximum de tension où l'impédance est maximale ($Z_M = \rho Z_S$). Dans ce cas :

$$Z_C = Z_S \sqrt{\rho} \quad (2.67)$$

- Soit en un minimum de tension où l'impédance est minimale ($Z_m = Z_S / \rho$). Dans ce cas :

$$Z_C = \frac{Z_S}{\sqrt{\rho}} \quad (2.68)$$

Une autre possibilité pour avoir Z_C réelle est de placer la sortie de la ligne quart d'onde directement sur la charge, et de compenser la partie imaginaire de l'impédance de charge en mettant en parallèle sur celle-ci un stub court-circuité dont l'impédance est imaginaire pure.

c) Adaptation à l'aide d'un stub

Un stub est un tronçon de ligne de transmission court-circuité (ou en circuit ouvert dans certains cas) de longueur l_2 que l'on branche en shunt sur la ligne principale à une distance l_1 de la charge. La figure 2.23 montre une configuration d'adaptation d'impédance à l'aide d'un seul stub, où ce dernier est situé à AA de telle sorte que :

$$Y_{AA} = Y_0 = Y_S + Y_D \quad (2.69)$$

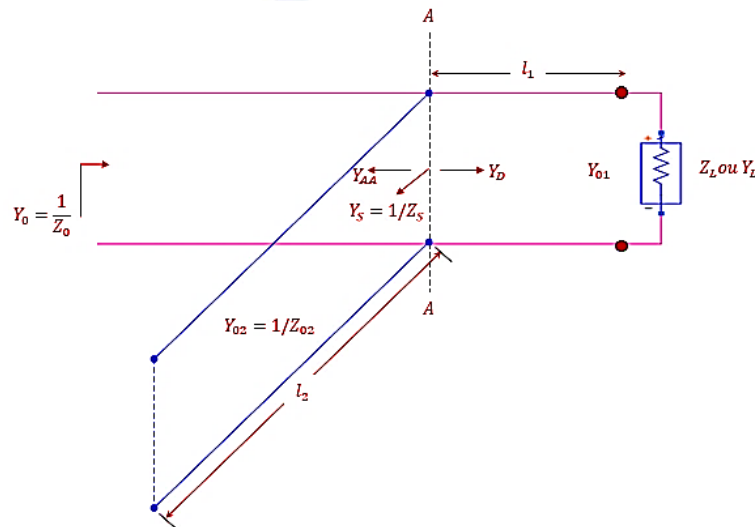


Figure 2. 23: Adaptation d'impédance avec un seul stub

Où Y_S est l'admittance du stub (en court-circuit ou en circuit ouvert) de longueur l_2 , et Y_D est l'admittance de charge transformée à l'emplacement AA. Les expressions de Y_S et Y_D sont données par

$$Y_S = -jY_{02} \cot \theta_2 \quad (\text{stub en court-circuit}) \quad (2.70a)$$

$$Y_S = jY_{02} \tan \theta_2 \quad (\text{stub en circuit ouvert}) \quad (2.70b)$$

$$Y_D = Y_{01} \frac{Y_L + jY_{01} \tan \theta_1}{Y_{01} + jY_L \tan \theta_1} = G_D + jB_D \quad (2.70c)$$

Où

$$\theta_i = \beta l_i \quad \beta = \frac{2\pi}{\lambda} \quad \lambda \text{ est la longueur d'onde guidée} \quad (2.70d)$$

Quand l'adaptation est réalisée, nous aurons :

$$Y_0 = G_D \quad (2.71a)$$

Et

$$Y_S + B_D = 0 \quad (2.71b)$$

Ces équations sont résolues pour déterminer les inconnues l_1 , l_2 , Y_{01} et Y_{02} . Généralement, les longueurs l_1 et l_2 sont maintenues inférieures à $\lambda/4$. Alors, lorsque $Y_{01} = Y_0$, les expressions de l_1 et l_2 sont données par :

$$l_1 = \frac{1}{\beta} \tan^{-1} \left(\frac{X_L \mp \sqrt{\frac{R_L((Z_0 - R_L)^2 + X_L^2)}{Z_0}}}{R_L - Z_0} \right) \quad (2.72)$$

$$l_2 = \frac{1}{\beta} \cot^{-1} \left(\frac{Z_{02}(R_L^2 \tan \theta_2 - (Z_0 - X_L \tan \theta_2)(X_L + Z_0 \tan \theta_2))}{Z_0(R_L^2 + (X_L + Z_0 \tan \theta_2)^2)} \right) \quad (2.73)$$

Où

$$Z_L = R_L + jX_L \quad (2.74)$$

d) Adaptation à l'aide de deux stubs

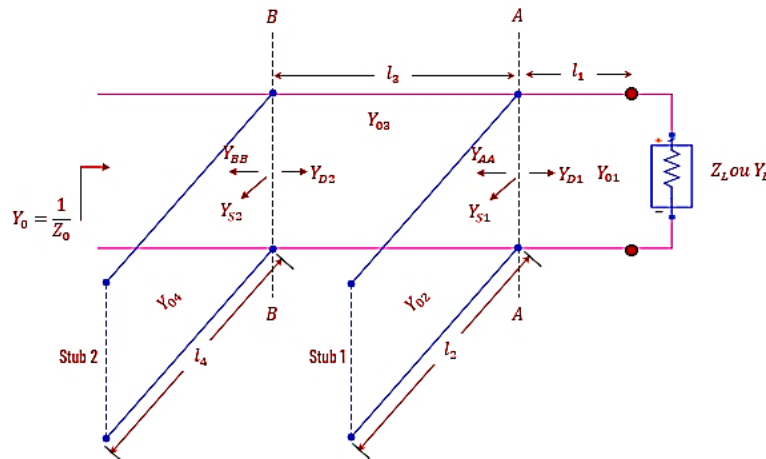


Figure 2. 24: Adaptation d'impédance par deux stubs

Un réseau d'adaptation à double stub se compose de deux stubs connectés en parallèle et séparés entre eux avec une distance fixe. La figure 2.24 montre un réseau d'adaptation à l'aide de deux stubs parallèles. Habituellement, la longueur de la ligne de transmission séparant les stubs est $\lambda/8$, $3\lambda/8$ ou $5\lambda/8$. Les longueurs, les impédances des deux stubs ainsi que l'emplacement du stub le plus proche de la charge peuvent être ajustés pour obtenir une adaptation parfaite. L'expression de Y_{BB} et Y_{AA} de la figure 2.24 est donnée par :

$$Y_{BB} = Y_{S2} + Y_{D2} = Y_0 \quad (2.75a)$$

$$Y_{AA} = Y_{S1} + Y_{D1} \quad (2.75b)$$

En fait, il n'y a pas de procédure définie pour résoudre un problème de d'adaptation à double stub [19]. Cependant, nous pouvons passer par une conception itérative, en commençant par un emplacement arbitraire pour le premier stub (le plus proche de la charge).

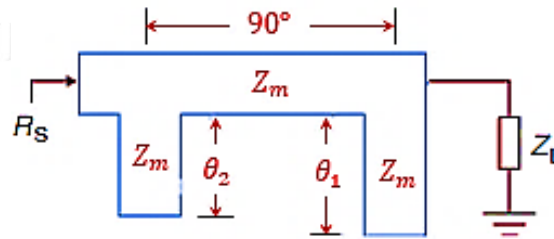


Figure 2. 25: adaptation d'impédance simplifiée avec double stubs

La figure ci-dessus montre une configuration pour un transformateur quart d'onde à double stubs. Les longueurs électriques des stubs sont données par :

$$\theta_1 = \tan^{-1} \left(-b_L \mp \sqrt{g_L(1 - g_L)} \right) \quad (2.76)$$

$$\theta_2 = \mp \tan^{-1} \left(\frac{1 - g_L}{g_L} \right) \quad (2.77)$$

2.3. Techniques d'adaptation d'impédance large bande

Les techniques d'adaptation que nous venons d'étudier ci-dessus ne sont valables qu'à la fréquence de fonctionnement. Ce sont donc des techniques d'adaptation à bande étroite. Pour obtenir une adaptation large bande, plusieurs techniques sont proposées [20]. Dans cette section, nous allons étudier les différentes techniques d'adaptation d'impédance large bande à base des éléments localisés ainsi que celles basées sur les lignes de transmission.

2.3.1. Critère de Bode-Fano

Lors de la conception de circuits d'adaptions à large bande, il est important d'avoir une idée sur la plus grande bande passante possible qui peut être obtenir. Cette dernière peut être défini à l'aide du critère de Bode-Fano [21-22], qui donne pour certains types d'impédances de charge une limite théorique sur l'amplitude minimale du coefficient de réflexion Γ qui peut être obtenue à l'aide d'un circuit d'adaptation arbitraire. Cette critère donne ainsi la solution optimale qui peut être idéalement réalisée, même si une telle solution ne peut être réalisée dans la pratique que d'une manière approximative. Une telle solution est importante car elle donne une idée sur la limite supérieure des performances et fournit une référence de comparaisons pour des conceptions pratiques.

En outre, les impédances d'entrée et de sortie des dispositifs actifs sont généralement approximées par des éléments localisés. Par exemple, les impédances d'entrée et de sortie des transistors sont approximées par quatre types généraux de circuits équivalents illustrés à la Figure 2.26. Seuls les circuits des figures 2.26a et 2.26c sont fondamentalement différents, par contre, les circuits des figures 2.26b et 2.26d sont respectivement des duos des circuits des figures 2.26a et 2.26c. Pour le cas simple illustré à la figure 2.26, Bode [23] a été le premier à dériver la limitation fondamentale du circuit d'adaptation.

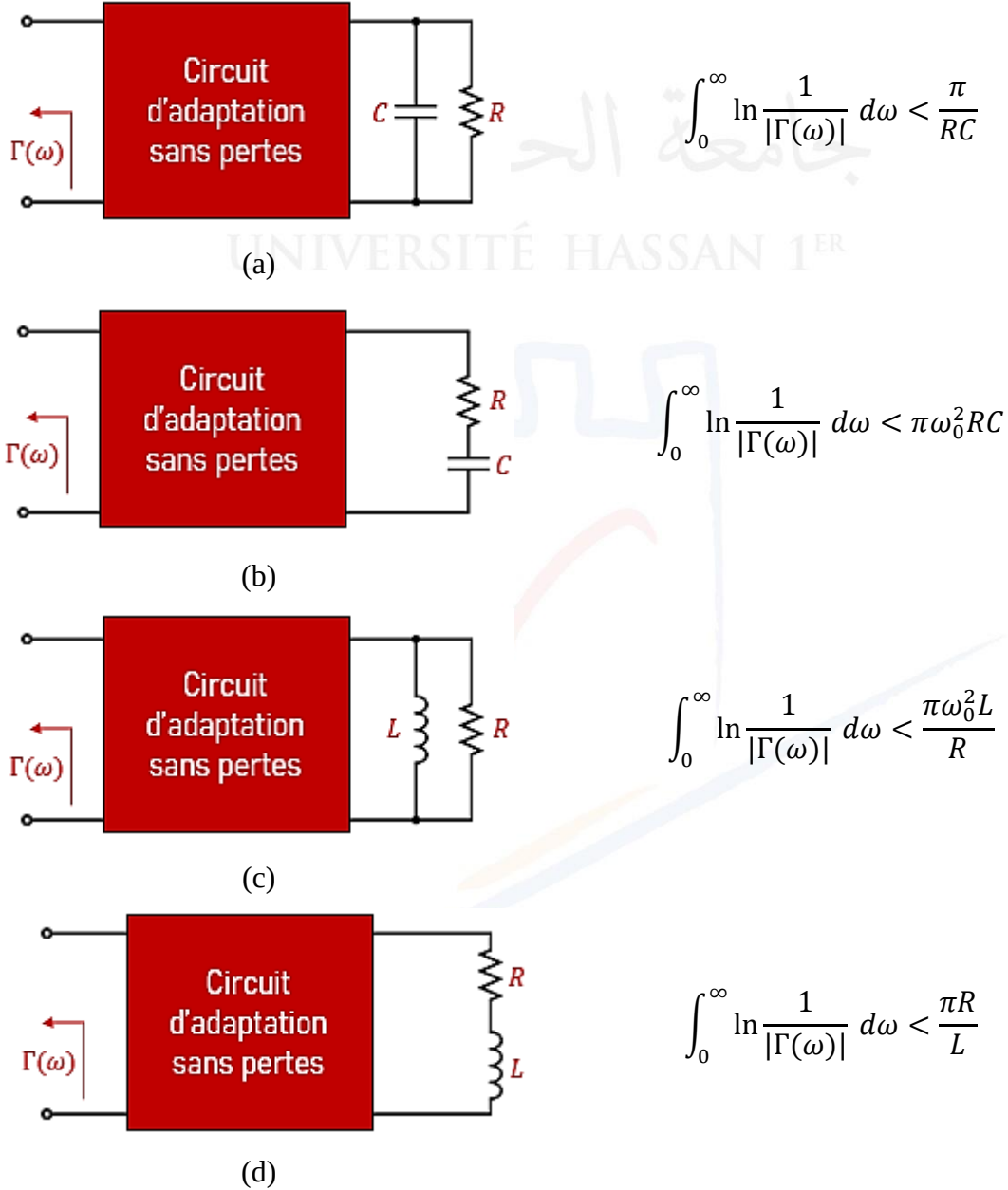


Figure 2. 26: Limites de Bode-Fano pour des charges RC et RL

$$\int_0^\infty \ln \left| \frac{1}{\Gamma} \right| d\omega < \frac{\pi}{RC} \quad (2.78)$$

Cette limitation est connue sous le nom de critère de Bode – Fano et elle est donnée par l'équation (2.78), où Γ est le coefficient de réflexion d'entrée du circuit d'adaptation. Si le

coefficient de réflexion a une valeur minimale Γ_m dans la bande passante souhaitée (ω_a à ω_b), et une valeur unitaire partout ailleurs, comme le montre la figure 2.27, alors, le meilleur coefficient de réflexion qui peut être obtenu est donné par :

$$\int_{\omega_a}^{\omega_b} \ln \left| \frac{1}{\Gamma} \right| d\omega = \frac{\pi}{RC} = (\omega_b - \omega_a) \ln \left| \frac{1}{\Gamma_m} \right| \quad (2.79a)$$

$$\Gamma_m = e^{-\pi \frac{Q_C}{Q_L}} \quad (2.79b)$$

Où Q_C est le facteur de qualité du circuit d'adaptation et Q_L est le facteur de qualité de la charge, leurs expressions sont données par :

$$Q_C = \frac{\omega_0}{\Delta\omega} \quad \Delta\omega = \omega_b - \omega_a \quad BW = \frac{1}{Q_C} \quad (2.80a)$$

$$Q_L = \omega_0 RC \quad (2.80b)$$

$$\omega_0 = \sqrt{\omega_a \omega_b} \quad (2.80c)$$

$$Q_L BW = \frac{\pi}{\ln \left(\frac{1}{\Gamma_m} \right)} \quad (2.80d)$$

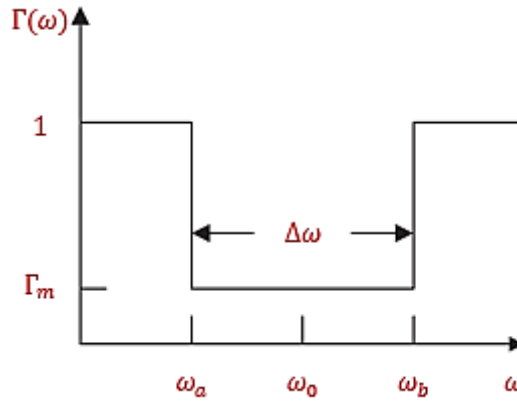


Figure 2. 27: Réponse optimale du coefficient de réflexion d'un transformateur d'impédance

A partir de l'équation (2.79b), nous obtenons tirer les conclusions suivantes :

- Pour une impédance de charge donnée, le rapport de la bande passante et le coefficient de réflexion est fixe. De plus, la largeur de la bande passante ne peut être augmentée qu'aux dépens du coefficient de réflexion.
- Le coefficient de la bande passante Γ_m ne peut être nul que si la largeur de la bande passante $\Delta\omega$ est nulle. Ainsi, une adaptation parfaite ($\Gamma = 0$) ne peut être réalisée qu'à un nombre fini de fréquences.
- Pour une perte de retour donnée, lorsque la valeur de Q_L est diminuée, une meilleure bande passante est obtenue et vice versa.
- A partir de (2.79) et (2.80), $\Delta\omega$ ou $1/\Gamma_m$ diminue avec l'augmentation de la valeur de R ou C. Des rapports Q_C/Q_L plus élevés entraînent des valeurs de Γ_m plus faibles.
- Lorsque $C = 0$, Q_L et Γ_m valent zéro. Les transformateurs d'impédance à des sections multiples avec des nombres infinis ont une bande passante théorique infinie. Cependant, dans la pratique, avoir plus de 4 à 5 sections devient irréalisable.

- Lorsque $R = \infty$, Q_L et Γ_m deviennent infinis. Par conséquent, une charge réactive ne peut pas être adaptée avec un circuit d'adaptation sans perte.

2.3.2. Techniques d'adaptation à base des éléments localisés

Les circuits d'adaptation à large bande passante basés sur les éléments localisés sont synthétisés en utilisant la théorie conventionnelle des filtres ou par des circuits LC de type L en cascade. L'analyse de cette dernière technique est présentée ci-après. Considérons un réseau d'adaptation d'impédance de n étages de type L, comme illustré à la figure 2.28 Ici, $R_S > R_L$ et $R_1, R_2, \dots, R_{n-1}$ sont connus comme des résistances virtuelles dont leurs valeurs sont comprises entre la valeur de R_S et celle de R_L . Ces résistances ne sont pas connectées, mais sont utilisées pour étendre l'analyse décrite dans la section 2.2.1 vers une topologie de n -étages. Dans ce cas, la transformation d'impédance est effectuée étape par étape à partir de R_S vers R_1 , $R_2 \dots$ jusqu'à R_L [24].

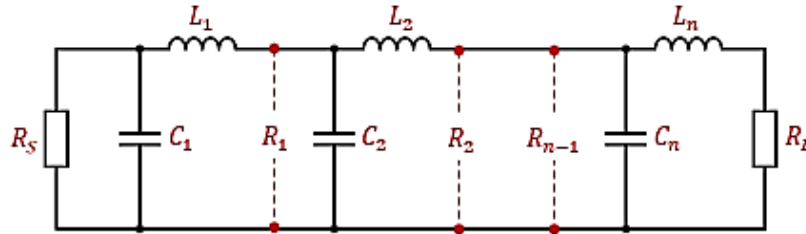


Figure 2. 28: Adaptation d'impédance basée sur les circuits d'adaptation LC de type L de n étages

Une bande passante optimale est obtenue si les rapports de chacune des deux résistances successives sont égaux :

$$\frac{R_S}{R_1} = \frac{R_1}{R_2} = \dots = \frac{R_{n-1}}{R_L} \quad (2.81)$$

Alors

$$R_1 = \sqrt{R_S R_2} \quad (2.82a)$$

$$R_2 = \sqrt{R_1 R_3}$$

$\vdots$

$$R_{n-1} = \sqrt{R_n - R_L} \quad (2.82b)$$

Par exemple, pour un transformateur d'impédance de trois étages :

$$R_1 = R_S^{2/3} R_L^{1/3} \quad (2.83a)$$

$$R_2 = R_S^{1/3} R_L^{2/3} \quad (2.83b)$$

D'autre part, les valeurs de C ainsi que L sont données par :

$$C_1 = \frac{Q_1}{\omega R_S} \quad C_2 = \frac{Q_2}{\omega R_1} \quad C_3 = \frac{Q_3}{\omega R_2} \dots \quad (2.84a)$$

$$L_1 = \frac{Q_1 R_1}{\omega} \quad L_2 = \frac{Q_2 R_2}{\omega} \quad L_n = \frac{Q_n R_L}{\omega} \quad (2.84b)$$

Où

$$Q_1 = \sqrt{\frac{R_S}{R_1} - 1} \quad Q_2 = \sqrt{\frac{R_1}{R_2} - 1} \quad \dots \quad Q_n = \sqrt{\frac{R_{n-1}}{R_L} - 1} \quad (2.85)$$

2.3.3. Techniques d'adaptation à base des lignes de transmission

Les dispositifs d'adaptation que nous venons d'étudier ne sont valables qu'à la fréquence pour laquelle la longueur de la ligne de transmission est égale à $\lambda/4$, ce sont alors des dispositifs d'adaptation à bande étroite. Pour obtenir une adaptation à large bande, nous pouvons fractionner le circuit d'adaptation en un certain nombre de tronçons (voir figure 2.29). Le coefficient de réflexion à l'entrée du réseau d'adaptation est donné par la somme de réflexions partielles apparaissant à chacune des discontinuités d'impédance [25].

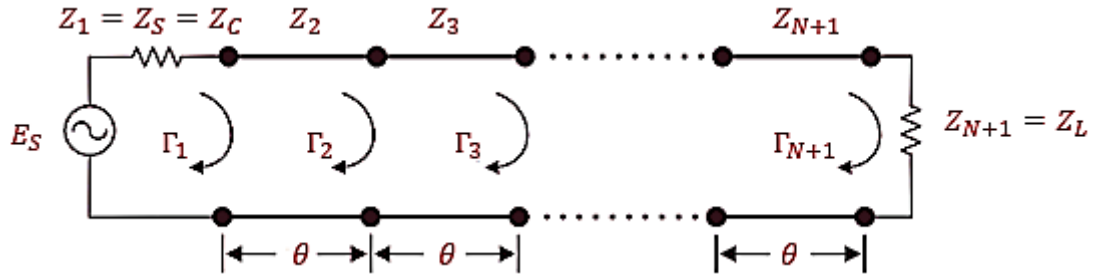


Figure 2. 29: Transformateur d'impédance quart d'onde de n sections

Pour les petites réflexions, le coefficient de réflexion Γ peut-être approximé à :

$$\Gamma = |\Gamma_1| + |\Gamma_2|e^{-j2\theta} + |\Gamma_3|e^{-j4\theta} \dots |\Gamma_{N+1}|e^{-j2N\theta} \quad (2.86)$$

Où Γ_i est la réflexion du premier ordre au niveau de la $i^{\text{ème}}$ discontinuité dans un transformateur à N sections comme le montre la figure 2.29. Pour un transformateur conçu avec des tronçons symétriques ($|\Gamma_i| = |\Gamma_{N+2-i}|$), l'équation (2.86) peut être simplifiée à :

$$\Gamma = 2e^{-jN\theta} [\rho_1 \cos N\theta + \rho_2 \cos(N-2)\theta + \dots + A] \quad (2.87a)$$

Où

$$A = \begin{cases} \frac{\rho(N+1)}{2} \cos \theta ; N \text{ impair} \\ \frac{1}{2} \rho \left(\frac{N}{2} \right) + 1 ; N \text{ pair} \end{cases} \quad (2.87b)$$

Et

$$\rho_i = |\Gamma_i| = \left| \frac{Z_{i+1} - Z_i}{Z_{i+1} + Z_i} \right| \quad \text{Ou} \quad \frac{Z_{i+1}}{Z_i} = \frac{1 + \rho_i}{1 - \rho_i} \quad (2.87c)$$

a) Transformateur d'impédance binomial

Avec un transformateur binomial, une caractéristique de bande passante extrêmement plate est obtenue. Cette dernière est illustrée à la figure 2.30. Le coefficient de réflexion maximal tolérable dans la bande passante est donné comme ρ_m . Le transformateur se constitue de sections de $\lambda/4$. Le paramètre θ_m de la figure 2.28 est donné par :

$$\theta_m = \cos^{-1} \left| \frac{2\rho_m}{\ln\left(\frac{Z_L}{Z_C}\right)} \right|^{1/N} \quad (2.88)$$

Où N est le nombre des sections.

Dans le cas d'une ligne de transmission, $\theta = \pi f/2f_0$, et par conséquent, la bande passante fractionnelle est donnée par :

$$\frac{\Delta f}{f_0} = \frac{2(f_0 - f_m)}{f_0} = 2 - \frac{4}{\pi} \cos^{-1} \left| \frac{2\rho_m}{\ln\left(\frac{Z_L}{Z_C}\right)} \right|^{1/N} \quad (2.89)$$

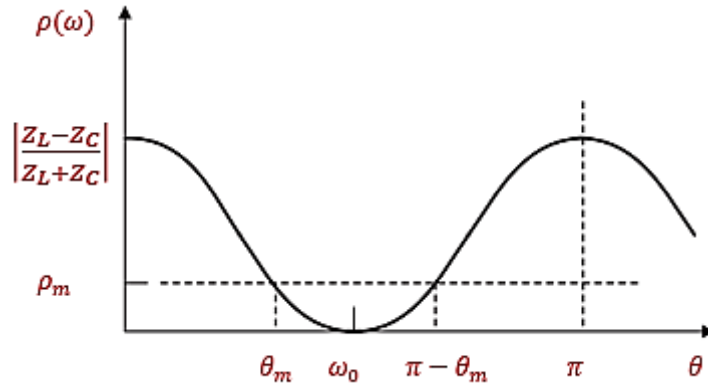


Figure 2. 30: Réponse du coefficient de réflexion d'un transformateur binomial

La solution de l'équation (2.88) est choisie de telle sorte que $\theta_m = \pi f_m/2f_0 < \pi/2$. Le coefficient de réflexion maximal se produit pour $\theta = 0$ et $\theta = \pi$, et il est donné par :

$$\rho_{max} = \left| \frac{Z_L - Z_C}{Z_L + Z_C} \right| \quad (2.90)$$

Les impédances des sections peuvent être calculées à l'aide des équations suivantes :

$$\ln \frac{Z_{n+1}}{Z_n} = 2\rho_n = 2^{-N} C_n^N \ln \frac{Z_L}{Z_C} \quad (2.91a)$$

$$C_n^N = \frac{N!}{(N-n)! n!} \quad (2.91b)$$

Où Z_n et Z_{n+1} sont les impédances de $n^{\text{ème}}$ et $(n+1)^{\text{ème}}$ sections, ρ_n est le coefficient de réflexion à la jonction entre Z_n et Z_{n+1} , et C_n^N sont les coefficients binomial. Figure 2.31

montre un exemple d'un transformateur d'impédance quart d'onde de 4 sections. Les données de conception d'un transformateur quart d'onde binomial avec deux, trois et quatre sections sont données par le tableau 2.2 [8-19].

Dans le cas d'un transformateur de deux section, les valeurs des impédances peuvent être calculées comme :

Tableau 2. 2: Données de conception d'un transformateur binomial

	$N = 2$		$N = 3$			$N = 4$			
Z_L/Z_C	Z_1/Z_C	Z_2/Z_C	Z_1/Z_C	Z_2/Z_C	Z_3/Z_C	Z_1/Z_C	Z_2/Z_C	Z_3/Z_C	Z_4/Z_C
1.0	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000
1.5	1.1067	1.3554	1.0520	1.2247	1.4259	1.0257	1.1351	1.3215	1.4624
2.0	1.1892	1.6818	1.0907	1.4142	1.8337	1.0444	1.2421	1.6102	1.9150
3.0	1.3161	2.2795	1.1479	1.7321	2.6135	1.0718	1.4105	2.1269	2.7990
4.0	1.4142	2.8285	1.1707	2.0000	3.3594	1.0919	1.5442	2.5903	3.6633
6.0	1.5651	3.8336	1.2544	2.4495	4.7832	1.1215	1.7553	3.4182	5.3500
8.0	1.6818	4.7568	1.3022	2.8284	6.1434	1.1436	1.9232	4.1597	6.9955
10.0	1.7783	5.6233	1.3409	3.1623	7.4577	1.1613	2.0651	4.8424	8.6110

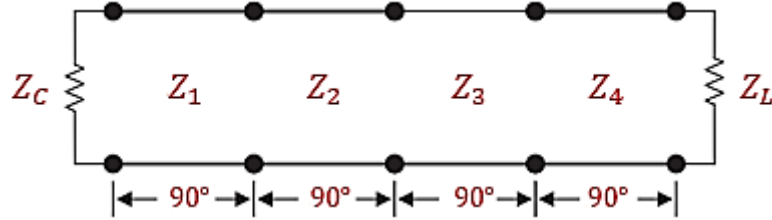


Figure 2. 31: Transformateur d'impédance binomial à deux sections

$$Z_1 = Z_L^{\frac{1}{4}} Z_C^{\frac{3}{4}} \quad (2.92a)$$

$$Z_2 = Z_L^{\frac{3}{4}} Z_C^{\frac{1}{4}} \quad (2.92b)$$

b) Transformateur de Chebyshev

Dans le cas d'un transformateur d'impédance de Chebyshev, l'amplitude du coefficient de réflexion ρ peut varier d'une manière périodique entre 0 et ρ_m , où ρ_m est le coefficient de réflexion maximal tolérable dans la bande passante. Ainsi, le transformateur a une caractéristique d'ondulation égale comme le montre la figure 2.32. Un transformateur d'impédance de ce type apporte une amélioration considérable en bande passante par rapport au transformateur binomial. En outre, il convient de noter qu'un transformateur de Chebyshev fournit une adaptation parfaite à un nombre fini de fréquences dans la bande passante (figure 2.32). La caractéristique d'ondulation égale est obtenue en forçant ρ à se comporter selon un polynôme de Chebyshev, d'où, le nom de transformateur de Chebyshev. Le coefficient de réflexion Γ est donné par :

$$\Gamma = 2e^{-jN\theta}(\rho_0 \cos N\theta + \rho_1 \cos(N-2)\theta + \dots + \rho_n \cos(N-2n)\theta + \dots) \quad (2.93a)$$

$$\hookrightarrow \Gamma = Ae^{-jN\theta} T_N(\sec \theta_m \cos \theta) \quad (2.93b)$$

Où $\rho_0, \rho_1, \dots, \rho_N$ sont les amplitudes des coefficients de réflexion au niveau des jonctions entre les sections et A est une constante à déterminer ; $T_N(\sec \theta_m \cos \theta)$ est un polynôme de

Chebyshev de N degré. La longueur électrique des sections du transformateur est $\pi/2$ à la fréquence centrale f_0 de la bande passante. Par conséquent, la longueur des sections du transformateur est $\lambda/4$ à la fréquence centrale de la bande.

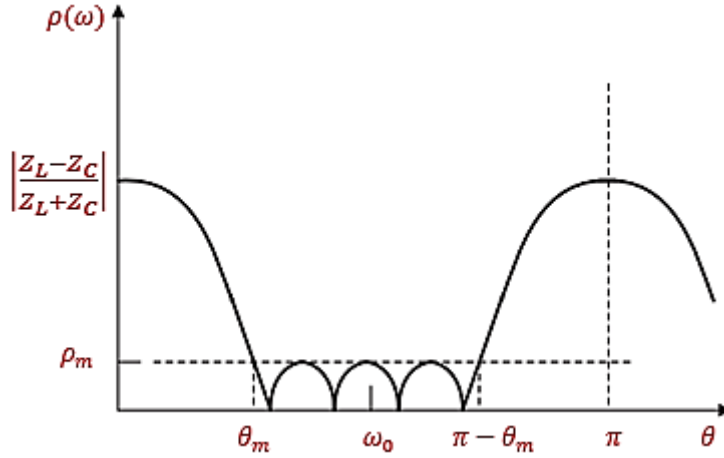


Figure 2.32: La réponse du coefficient de réflexion d'un transformateur de Chebyshev

Les équations de conception basées sur une analyse théorique approximative sont données ci-dessous. Ces équations ne sont valables que dans le cas où $0.5Z_0 < Z_L < 2Z_0$.

$$\Gamma = \frac{1}{2} e^{-jN\theta} \ln \frac{Z_L}{Z_0} \frac{T_N(\sec \theta_m \cos \theta)}{T_N(\sec \theta_m)} \quad (2.94)$$

$$\rho_m = \frac{\ln \left(\frac{Z_L}{Z_0} \right)}{2T_N(\sec \theta_m)} \quad (2.95a)$$

$$\sec \theta_m = \cos \left[\frac{1}{N} \cos^{-1} \frac{\ln \left(\frac{Z_L}{Z_0} \right)}{2\rho_m} \right] \quad (2.95b)$$

$$\ln \frac{Z_{n+1}}{Z_n} = 2\rho_n \quad (2.96)$$

Il est évident à partir de l'équation (2.95) que si la bande passante, et donc θ_m , est spécifiée, ρ_m est fixe et vice versa. La bande passante fractionnelle du transformateur est donnée par :

$$\frac{\Delta \theta}{\pi/2} = \frac{\Delta f}{f_0} = \frac{4}{\pi} \left(\frac{\pi}{2} - \theta_m \right) \quad (2.97)$$

Les expressions du terme $T_N(\sec \theta_m \cos \theta)$ utiles pour la conception d'un transformateur d'impédance jusqu'à quatre sections sont données par

$$T_1(\sec \theta_m \cos \theta) = \sec \theta_m \cos \theta \quad (2.98a)$$

$$T_2(\sec \theta_m \cos \theta) = \sec^2 \theta_m (1 + \cos 2\theta) - 1 \quad (2.98b)$$

$$T_3(\sec \theta_m \cos \theta) = \sec^3 \theta_m (\cos 3\theta + 3 \cos \theta) - 3 \sec \theta_m \cos \theta \quad (2.98c)$$

$$T_4(\sec \theta_m \cos \theta) = \sec^4 \theta_m (\cos 4\theta + 4 \cos 2\theta + 3) - 4 \sec^2 \theta_m (\cos 2\theta + 1) + 1 \quad (2.98d)$$

Les expressions de $T_N(\sec \theta_m \cos \theta)$ pour les degrés supérieurs à $N = 4$ peuvent être obtenues à partir les équations suivantes

$$T_N(x) = 2xT_{N-1}(x) - T_{N-2}(x) \quad (2.99a)$$

$$T_N(x) = \begin{cases} \cos(N \cos^{-1} x) & \text{for } |x| < 1 \\ \cosh(N \cosh^{-1} x) & \text{for } |x| > 1 \end{cases} \quad (2.99b)$$

Alternativement, $T_N(\sec \theta_m)$ et θ_m peuvent être déterminés à partir de

$$T_N(\sec \theta_m) = \frac{1}{\rho_m} \left| \frac{Z_L - Z_C}{Z_L + Z_C} \right| \quad (2.100a)$$

$$\sec \theta_m = \cosh \left[\frac{1}{N} \cosh^{-1} \left(\frac{1}{\rho_m} \left| \frac{Z_L - Z_C}{Z_L + Z_C} \right| \right) \right] \quad (2.100b)$$

3. Conclusion

Les techniques d'adaptation d'impédance dédiées pour les amplificateurs hyperfréquences sont discutées dans ce chapitre. En effet, nous avons commencé par décrire les composants qui peuvent construire un circuit d'adaptation d'impédance typique, leurs modèles et leurs comportements en hyperfréquences. Par la suite, nous avons abordé les différentes techniques d'adaptation d'impédance que ce soit à bande étroite ou à large bande. Ce chapitre va construire le background théorique en ce qui concerne les techniques d'adaptation d'impédance utilisées dans les chapitres 3, 4 et 5.

4. Références

- [1]. M. Ribate, et al., “Design of L-S band broadband power amplifier using microstrip lines”, International Journal of Electrical and Computer Engineering (IJECE), vol. 10, no. 5, pp. 5400-5408, Oct. 2020.
- [2]. Wai-Kai Chen, “Broadband Matching Theory and Implementations”, 3rd edition, Advanced Series in Electrical and Computer Engineering, vol.18, World Scientific Publishing Co. Pte. Ltd, 2016.
- [3]. F. Dieuleveult et al., “Electronique appliquée aux hautes fréquences principes et applications”, 2nd edition, Dunod, 2008.
- [4]. C. Bowick, “RF Circuit Design”, Newnes Elsevier, 2008.
- [5]. R. Ludwig et al “RF Circuit Design”, 2nd edition., Pearson Education Inc., 2009.
- [6]. I. J. Bahl, “Fundamentals of RF and Microwave Transistor Amplifiers,” John Wiley & Sons, 2009.
- [7]. I. Bahl, “Lumped Elements for RF and Microwave Circuits”, Artech House, 2003.
- [8]. I. Bahl et al, “Microwave Solid State Circuit Design”, 2nd edition”, John Wiley & Sons, 2003.
- [9]. S. S. Mohan et al., “Simple accurate expressions for planar spiral inductances”, IEEE J. Solid-State Circuits, Vol. 34, pp. 1419–1424, Oct. 1999.
- [10]. K. C. Gupta et al., “Microstrip Lines and Slotlines”, 2nd edition, Artech House, 1996.
- [11]. P.F Combes, “Micro-ondes : lignes, guides et cavités”, Dunod, 1995.
- [12]. David M. Pozar, “Microwave Engineering”, 4th edition, John Wiley & Sons, Inc, 2012.
- [13]. R. Collin, “Foundations for Microwave Engineering”, 2nd edition. John Wiley and Sons Inc., 2005.
- [14]. J. C. Freeman, “Fundamentals of Microwave Transmission Lines”, New York: John Wiley & Sons, Inc., 1996.

- [15]. M. Şengül, “Broadband single matching with lumped elements”, 2015, 9th International Conference on Electrical and Electronics Engineering (ELECO), pp. 115-118, 2015.
- [16]. Shaofeng Luan et al, “The design of a lumped element impedance-matching network with reduced parasitic effects obtained from numerical modelling,” International Symposium on Electromagnetic Compatibility, pp. 984-987 vol.3, 2004.
- [17]. K. R. Cioffi, “Broad-band distributed amplifier impedance-matching techniques,” in IEEE Transactions on Microwave Theory and Techniques, vol. 37, no. 12, pp. 1870-1876, Dec. 1989.
- [18]. M. Şengül, “Design of Practical Broadband Matching Networks with Mixed Lumped and Distributed Elements,” in IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 61, no. 11, pp. 875-879, Nov. 2014.
- [19]. G. L. Matthaei, et al. “Microwave Filters, Impedance-Matching Networks and Coupling Structures”, McGraw-Hill, New York, 1964.
- [20]. K. Wu, et al. “Impedance transformers and matching networks”, in Encyclopedia RF and Microwave Engineering, K. Chang (Ed.), Vol. 3, John Wiley & Sons, pp. 2079–2092, 2005.
- [21]. H. W. Bode, “Network Analysis and Feedback Amplifier Design”, Van Nostrand, 1945.
- [22]. R. M. Fano, “Theoretical limitations on the broad-band matching of arbitrary impedances”, J. Franklin Inst., Vol. 249, pp. 57–83, Jan. 1950 and pp. 139–154, Feb.1950.
- [23]. A. R. Lopez, “Rebuttal to Fano limits on matching bandwidth”, IEEE Antennas Propagation. Mag., Vol. 47, pp. 128–129, Oct. 2005.
- [24]. P. K. Ikalainen, “An RLC matching network and application in 1–20GHz monolithic amplifier”, IEEE MTT-S Int. Microwave Symp. Dig., pp. 1115–1118, 1989.
- [25]. I. J. Bahl, “Broadband and compact impedance transformers for microwave circuits”, IEEE Microwave Mag., Vol. 7, pp. 56–62, Aug. 2006.

CHAPITRE 3

Etude et Conception d'un Amplificateur Faible Bruit (LNA) dans la bande ISM 2.4 GHz

1. Généralités sur les récepteurs radio fréquence (RF)

Un système de communication radiofréquence exploite les propriétés de propagation des ondes radiofréquences (RF) afin de transmettre une information entre un émetteur et un récepteur via un canal de transmission. Cependant, le signal transportant l'information est d'origine désadapté à la transmission directe par le support de communication, d'où la nécessité de la modulation. A l'émission, cette dernière consiste à transformer le signal comportant l'information de sa forme originale en une forme adaptée au canal de transmission à l'aide d'une onde porteuse haute fréquence (up-conversion). A la réception, la démodulation permet d'extraire le signal transportant de l'information de la porteuse en faisant abaisser la fréquence du signal modulé pour passer d'une fréquence RF à une fréquence intermédiaire (IF) plus faible dans le but de faciliter l'extraction de l'information utile (down-conversion). Par conséquent, les récepteurs sont catégorisés selon la technique dont cet abaissement est effectué. En effet, il existe de nombreuses architectures correspondant aux systèmes de réception RF parmi lesquels nous citons :

- Architecture superhétérodyne
- Architecture à conversion directe ou homodyne (Zero IF)
- Architecture à faible fréquence intermédiaire (Low IF)

1.1. Récepteur superhétérodyne

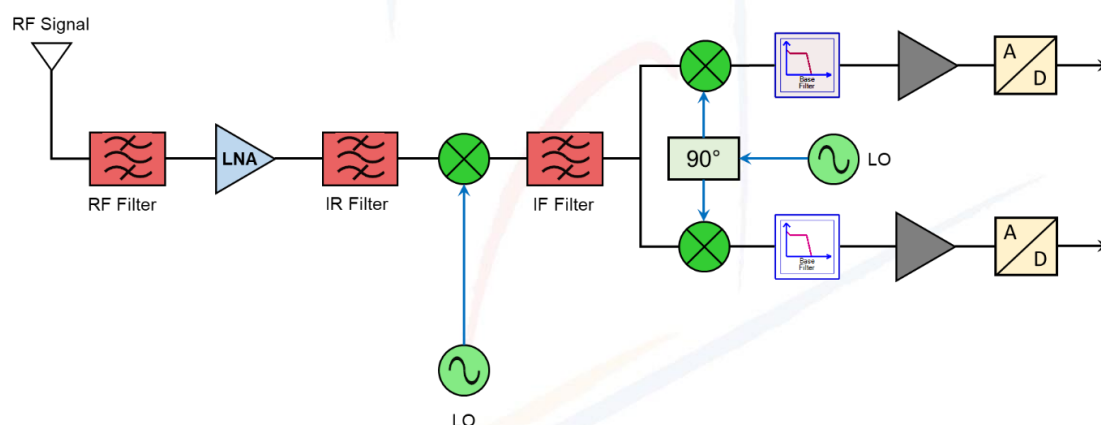


Figure 3. 1: Schéma bloc d'un récepteur superhétérodyne

Un système de réception superhétérodyne est un système basé sur le principe de l'hétérodynage ou mélange de fréquence. Ce dernier repose sur un changement de fréquence consiste à transposer le spectre d'un signal RF capté par l'antenne vers une fréquence intermédiaire (IF), généralement beaucoup plus basse que celle de la porteuse RF, ensuite vers la bande de base. Ce changement de fréquence est réalisé à l'aide d'un oscillateur local et un mélangeur. Figure 3.1 montre un schéma bloc d'un récepteur superhétérodyne.

Edwin Armstrong était le premier qui a proposé le principe de réception superhétérodyne en 1918. Par rapport à l'architecture homodyne (à conversion directe), les récepteurs superhétérodynes ont des bonnes performances en matière de stabilité fréquentielle et sélectivité [1]. De plus, ces récepteurs rejettent la bande de fréquence image à l'aide d'un filtre de présélection IR (Image Reject), ce qui leur donne une excellente sensibilité [2]. En revanche, la complexité de la structure (et par conséquent la difficulté d'intégration), et la difficulté de la reconfiguration au sein d'un système multistandards (due à la bande passante étroite fixe des composants analogique) représentent les principaux inconvénients de ce type d'architecture.

1.2. Récepteur homodyne (Zero IF)

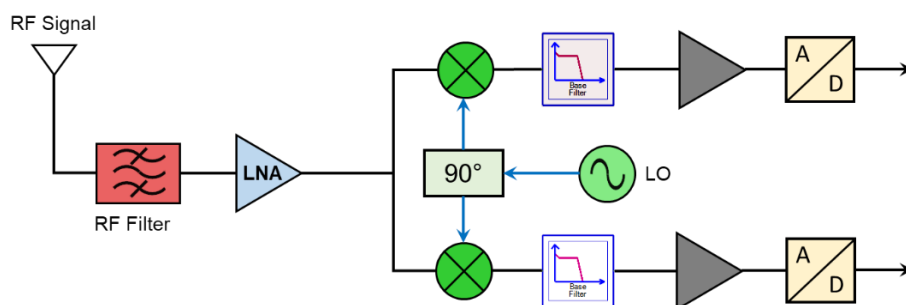


Figure 3. 2: Schéma bloc d'un récepteur homodyne

Un système de réception homodyne est généralement appelé système de réception à conversion directe. Dans ce type d'architecture, le signal RF reçu est directement transposé en bande de base sans passer par une fréquence intermédiaire, ce qui permet d'éviter le problème lié au traitement de la fréquence image. Le signal de bande de base résultant dans ce processus est également connu sous le nom de Zero-IF ou Direct-IF. Le schéma bloc d'un simple récepteur homodyne est représenté par la figure 3.2. D'après ladite figure, pour sélectionner le canal désiré, le signal de bande de base obtenu a subi une opération de filtrage à l'aide d'un filtre passe-bas. Ce type de récepteur est de plus en plus utilisé due à sa faible consommation ainsi que pour sa facilité d'intégration par rapport au récepteur superhétérodyne [3]. D'autre part, l'offset en sortie des mélangeurs qui se superpose au signal utile en bande de base ainsi que les erreurs d'appariement entre les voix I et Q plus la sensibilité au bruit de scintillation (Flicker Noise ou $1/f$ noise) restent les principales limitations de l'architecture homodyne. [4], [5], [6].

1.3. Récepteur à faible fréquence intermédiaire (Low IF)

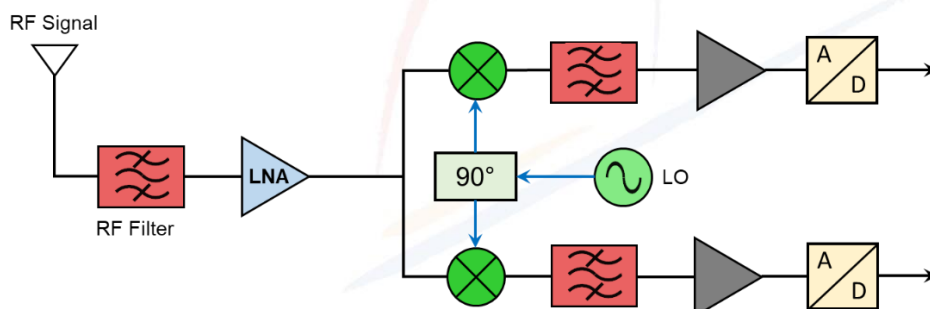


Figure 3. 3: Schéma bloc d'un récepteur à faible IF

L'architecture à faible IF est une solution intermédiaire entre les deux architectures superhétérodyne et homodyne. En principe, elle transpose le signal RF capté par l'antenne en bande de base à l'aide d'une fréquence intermédiaire faible. Figure 3.3 montre le schéma bloc d'un récepteur faible IF. Malgré que cette configuration permet de détourner les problèmes de bruit et d'offset, elle reste sensible aux erreurs d'appariement entre les voies I et Q ainsi que la fréquence d'image est toujours proche de la bande utile [7], [8], [9].

2. Paramètres de caractérisation d'un amplificateur faible bruit (LNA)

Un amplificateur faible bruit (LNA) est un élément critique dans la mise en œuvre d'une chaîne de réception RF. Placé en tête de celle-ci, sa mission principale est d'amplifier un signal de très faible puissance en provenance d'une antenne (figure 3.4), tout en dégageant un rapport

signal sur bruit ou SNR très important en sortie pour servir le traitement de l'information du signal RF par les composants en aval.

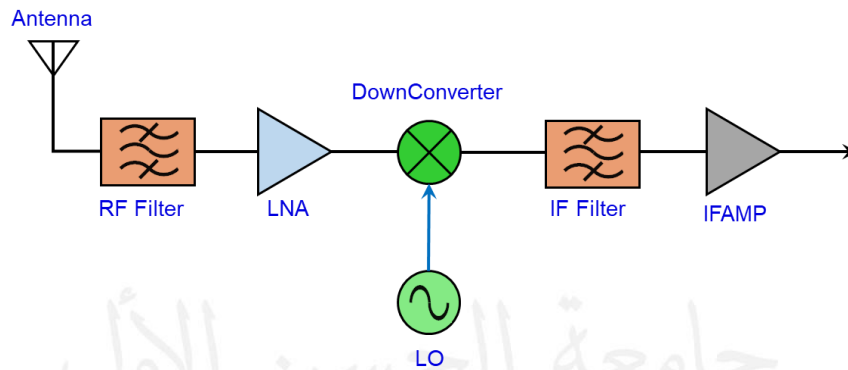


Figure 3. 4: Schéma bloc d'un simple récepteur RF

En général, un amplificateur est chargé d'augmenter la puissance d'un signal, mais en même temps, il va amplifier aussi le bruit présent à son entrée. De plus, il va introduire également du bruit supplémentaire. Alors les amplificateurs faible bruit sont conçus pour minimiser ce bruit supplémentaire. Ce dernier peut être minimisé en choisissant des composants à faible bruit, des points de fonctionnement et des topologies adéquates.

Dans la plupart des récepteurs, le bruit total est dominé par les premiers étages de la chaîne de réception. En utilisant un récepteur à faible bruit à proximité de la source du signal RF, l'effet du bruit des composants de la chaîne de réception qui suivent le LNA est réduit par le gain créé par le LNA, tandis que le bruit créé par le LNA lui-même est injecté directement dans le signal reçu.

Dans cette sous-section, les paramètres clés utilisés pour la caractérisation d'un amplificateur faible bruit sont traités.

2.1. Stabilité

A une fréquence donnée, un quadripôle est inconditionnellement stable si : $\{| \Gamma_{in} | < 1$ et $| \Gamma_{out} | < 1 \}$ quelques soient les impédances de charge présentées à ces accès (accès 1 et 2 du figure 3.5). Autrement dit, pour qu'un quadripôle soit inconditionnellement stable, les impédances vues aux accès 1 et 2 doivent avoir des parties réelles positives quelques soient les impédances de charges connectées à ces accès.

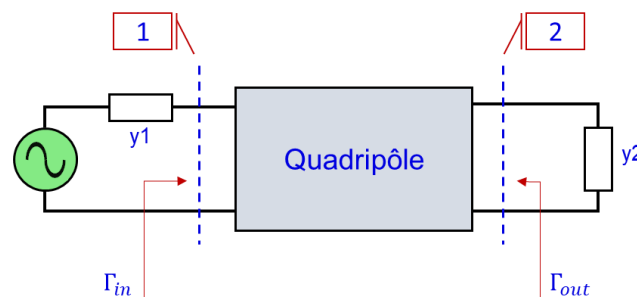


Figure 3. 5: Un Quadripôle

Généralement, les cercles de stabilité peuvent être utilisés pour déterminer les régions pour Γ_{in} et Γ_{out} où le quadripôle sera conditionnellement stable. Cependant, des tests plus simples peuvent être utilisés pour déterminer la stabilité inconditionnelle. L'un d'eux est le test

$K - \Delta$, où nous pouvons montrer qu'un dispositif sera inconditionnellement stable si la condition de Rollet est satisfaite [10]. Cette dernière est définie comme :

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}S_{12}|} > 1 \quad (3.1)$$

Avec la condition auxiliaire :

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \quad (3.2)$$

Cependant, comme indiqué par l'équation 3.1, $K > 1$ signifie que le quadripôle est stable, mais il ne donne aucune indication sur la distance à laquelle se trouvent les cercles de stabilité en dehors de l'abaque de Smith. De même, si nous obtenons $K < 1$, cela ne nous donne pas beaucoup d'information sur ce qu'il faut faire, ou où nous devons intervenir.

En revanche, les paramètres de stabilité μ et μ' donnent un excellent aperçu. Proposés la première fois en 1992 par M. L. Edwards and J. H. Sinsky, μ et μ' sont deux paramètres qui caractérisent la stabilité d'un circuit actif en utilisant une approche géométrique. En effet, le paramètre μ est défini comme la distance minimale entre le centre de l'abaque de Smith et le point d'instabilité le plus proche sur les cercles de stabilité au niveau de la charge (en sortie), tandis que μ' donne la même distance mais au niveau de la source (en entrée) [11]. Alors, la condition pour laquelle un circuit à deux ports est inconditionnellement stable consiste à avoir à la fois $\mu > 1$ et $\mu' > 1$ avec :

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - S_{11}^* \Delta| + |S_{21}S_{12}|} > 1 \quad (3.3)$$

Et

$$\mu' = \frac{1 - |S_{22}|^2}{|S_{11} - S_{22}^* \Delta| + |S_{21}S_{12}|} > 1 \quad (3.4)$$

Où Δ représente le déterminant de la matrice des paramètres S.

2.2. Facteur de bruit

Dans un circuit à deux ports comme celui montré dans la figure 3.5, le facteur de bruit est défini par :

$$F = \frac{\frac{S_i}{N_i}}{\frac{S_o}{N_o}} \quad (3.5)$$

Où S/N est le rapport signal sur bruit de l'entrée (i) ou de la sortie (o).

En général, dans un circuit à deux ports, le bruit est défini soit par température équivalente de bruit (T_e) soit par le facteur de bruit (NF). Dans un système d'impédance de

50Ω, La température équivalente est définie comme la température d'une résistance de 50Ω placée à l'entrée d'un circuit à deux ports et fournissant la même puissance de bruit à la sortie du circuit. La relation entre le facteur de bruit et la température équivalente de bruit est donnée par :

$$F = 10\log\left(1 + \frac{T_e}{T_a}\right) \quad (3.6)$$

Où

- T_e : la température équivalente de bruit
- T_a : la température ambiante (290°)

Lorsque plusieurs amplificateurs sont associés en cascade (figure 3.6), chacun avec son propre facteur de bruit et gain de puissance (en supposant que les impédances sont adaptées à chaque étage), le facteur de bruit total est donné par la formule de Friis

$$F_{total} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}} \quad (3.7)$$

Où

- F_n : le facteur de bruit du $n^{ème}$ élément
- G_n : le gain en puissance disponible du $n^{ème}$ élément
- Les gains ainsi que les facteurs de bruit sont exprimés en rapport de puissance

La relation entre le facteur de bruit et la figure de bruit est donnée par l'équation 3.9 ci-dessous. Dans le cas des composants à pertes, comme les câbles, les interrupteurs ou les filtres, la figure de bruit est égale à l'atténuation.

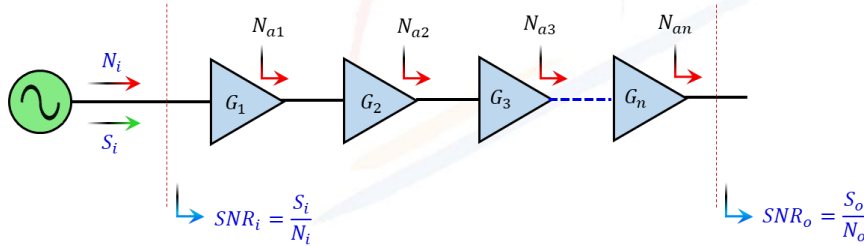


Figure 3. 6: Etages d'amplificateurs en cascades

$$NF = 10 \log_{10}(F) = 10 \log_{10}\left(\frac{SNR_i}{SNR_o}\right) = SNR_i|_{dB} - SNR_o|_{dB} \quad (3.8)$$

L'équation 3.7 nous indique que c'est le facteur de bruit du 1^{er} élément de la chaîne qui pilote le facteur de bruit total à condition que G_1 soit élevé. Pour cette raison, un amplificateur faible bruit est toujours placé en premier étage de la chaîne de réception. Cette configuration permet de récupérer le signal sans trop dégrader le rapport signal sur bruit (SNR).

2.3. Point d'interception du troisième ordre (IP3)

Le point d'interception du troisième ordre (IP3) est un paramètre très important qui mesure la distorsion causée à un signal au sein d'un amplificateur. Il est utilisé pour mesurer

l'effet des harmoniques dans un système. Il est défini comme la puissance d'entrée (IIP3) ou de sortie (OIP3) à laquelle la fondamentale et les produits d'ordre 3 sont égaux. Une telle définition est illustrée graphiquement dans la figure 3.7.

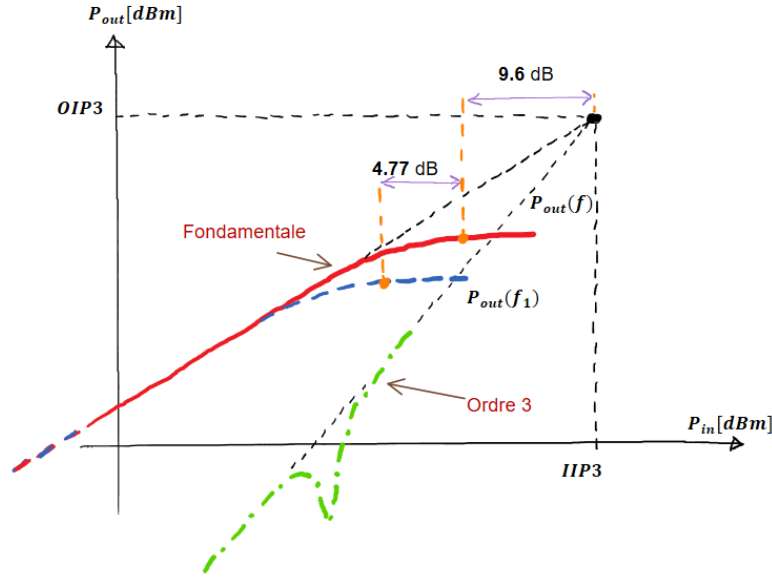


Figure 3. 7: Définition du point d'interception de troisième ordre

Généralement, les harmoniques croissent selon leur ordre, par exemple la fondamentale augment de 1dB, les produits de 2^{ème} ordre augmentent de 2dB, les produits de 3^{ème} ordre de 3dB, etc. De façon générale, il faut éviter opérer un système à une puissance trop élevée car les harmoniques risquent de dominer et causer de la distorsion du signal.

Habituellement, les signaux d'entrée d'un amplificateur de puissance sont des signaux modulés. Alors, si deux signaux de fréquence f_1 et f_2 sont appliqués à un système, à cause de la modulation, les produits de distorsion du 3^{ème} ordre résultant de ces signaux apparaissent aux fréquences $2f_1 \mp f_2$ et $2f_2 \pm f_1$. Ces derniers sont très près de la fondamentale et ne peuvent pas être filtrés. Ces composants sont utilisés pour déterminer le IP3.

Nous pouvons démontrer que le point de compression 1dB est relié au niveau de puissance de sortie OIP3 avec l'équation suivante :

$$OIP3 \approx P_{1dB} + 10.6 \text{ dB} \quad (3.9)$$

Comme les amplificateurs de puissance peuvent être constitués de plusieurs étages en cascade, il est intéressant d'obtenir une formule simple pour calculer l'OIP3 total pour une structure comme celle de la figure 3.8.

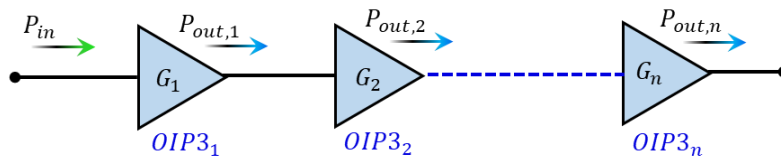


Figure 3. 8: Cascade d'étages de puissance

Nous pouvons démontrer que le $OIP3_{total}$ peut-être écrit comme :

$$OIP3_{total} = \frac{1}{\frac{1}{OIP3_1} + \frac{G_1}{OIP3_2} + \frac{G_1 G_2}{OIP3_3} + \dots + \frac{G_1 G_2 \dots G_{n-1}}{OIP3_n}} \quad (3.10)$$

3. Etude et conception d'un amplificateur faible bruit (LNA) pour des applications fonctionnantes dans la bande ISM

Dans cette section, l'étude et la conception d'un amplificateur faible bruit (LNA) opérant dans la bande de fréquence allant de 2.25 GHz à 2.55 GHz (autour de la bande ISM) sont présentés. En effet, le processus de conception est segmenté en plusieurs étapes y compris l'arrêt du cahier des charges, la sélection du transistor RF, l'analyse DC / stabilité, la conception du circuit de polarisation, l'étude et la conception des circuits d'adaptation d'impédance en entrée et en sortie, EM-Circuit Co-simulation, simulation non linéaire et EM-Circuit excitation. Les paragraphes qui suivent permettent d'explorer en détails chaque étape.

3.1. Aperçu

3.1.1. Cahier des charges

Les spécifications techniques de l'amplificateur proposé en termes de bande de fréquence, figure de bruit (NF), facteurs de stabilité (μ & μ'), les coefficients de réflexion en entrée et en sortie, coefficient d'isolation inverse, le gain, le point de compression ainsi que le point d'interception du 3^{ème} ordre sont groupées dans le tableau ci-dessous.

Tableau 3. 1: Cahier des charges

La bande de fréquence	2.25 GHz ~ 2.55 GHz
Figure de bruit (NF)	≤ 1.4 dB
Facteur de Stabilité (μ & μ')	> 1
Coefficient de réflexion en entrée (S_{11})	≤ -15 dB
Coefficient de réflexion en sortie (S_{22})	≤ -15 dB
Isolation Inverse (S_{12})	≤ -20 dB
Gain (S_{21})	> 14 dB
Point de compression en sortie (P_{o-1dB})	> 10 dBm
Point d'interception du 3 ^{ème} ordre (OIP3)	> 20 dBm

3.1.2. Sélection du transistor RF

La sélection du dispositif actif (le transistor RF dans notre cas) est une étape préliminaire dans le processus de conception d'un LNA. En effet, il dépend de plusieurs critères y compris l'application cible, la bande de fréquence de fonctionnement, la figure de bruit, le gain et d'autres critères.

En revanche, dans le cas d'un amplificateur faible bruit, à part la bande de fréquence, le critère qui conditionne le choix du transistor est la figure de bruit (NF). D'un point de vue pratique, il y a une bonne règle à retenir : choisir un transistor dont la figure de bruit optimale vérifie la condition ci-dessous autour de la fréquence de fonctionnement :

$$NF_{optim} \leq \frac{1}{2} NF_{cible} \quad (3.11)$$

Alors, selon le cahier des charges et la règle ci-dessus, le transistor RF sélectionné doit avoir une figure de bruit $NF_{optim} \leq 0.7$. Par conséquent, le transistor sélectionné est le **ATF-21170**, qui fournit un $NF_{optim} = 0.6$ dB autour des 2 GHz avec une plage de fréquence opérationnelle allant de 0.5 GHz jusqu'à 6 GHz. Ci-dessous quelques détails technique du transistor ATF-21170.

Tableau 3. 2: ATF-21170 [0.5 GHz - 6.0 GHz Low Noise Gallium Arsenide FET]

Para.	Paramètres et conditions d'essai	Freq.	Unités	Min.	Typ.	Max.
NF_o	Figure de bruit optimale : $V_{DS} = 3 V, I_{DS} = 20 mA$	2.0 GHz	dB	-	0.6	1.1
		4.0 GHz			0.9	
		6.0 GHz			1.2	
G_A	Gain @ NF_o : $V_{DS} = 3 V, I_{DS} = 20 mA$	2.0 GHz	dB	12.0	16.0	-
		4.0 GHz			13.0	
		6.0 GHz			10.0	
P_{1dB}	La puissance de sortie @ 1dB compression : $V_{DS} = 5 V, I_{DS} = 80 mA$	4.0 GHz	dBm		23.0	
G_{1dB}	1dB compressed gain : $V_{DS} = 5 V, I_{DS} = 80 mA$	4.0 GHz	dB		13.0	
I_{DSS}	Saturated Drain Current : $V_{DS} = 3 V, V_{GS} = 0 V$	-	mA	80	120	200
V_p	Pinch-off voltage : $V_{DS} = 3 V, I_{DS} = 1 mA$	-	V	-3.0	-1.5	-0.8

3.1.3. Exigences d'adaptation d'impédance

Il est bien connu que la quantité de la puissance réfléchiée par la charge dépend du degré de désadaptation entre l'impédance de charge (Z_L) et celle de source (Z_S). Ladite quantité est mesurée à l'aide du coefficient de réflexion. L'expression de ce dernier est donnée par l'équation suivante :

$$\Gamma_{S,L} = \frac{Z_{S,L} - Z_0}{Z_{S,L} + Z_0} \quad (3.12)$$

Où Z_0 est l'impédance de la ligne de transmission. Cette dernière a généralement une valeur commercialisée de 50Ω , 75Ω ou 100Ω . Dans un système adapté, lorsque l'impédance de charge Z_L est adaptée à l'impédance de la ligne de transmission ($Z_L \cong Z_0$), nous obtenons une réflexion nulle ($\Gamma_L = 0$). Cet objectif est la cible de la conception des circuits d'adaptation.

D'autre part, dans le cas d'un amplificateur faible bruit, les circuits d'adaptation d'impédance peuvent être synthétisés selon deux approches différentes. Ces dernières dépendent du cahier des charges et de l'application cible. En effet, la première approche vise à réaliser l'adaptation tout en réalisant une perte de retour (Return Loss) d'entrée optimale et un gain maximal. Dans ce cas, l'adaptation d'impédance est réalisée selon l'équation ci-après :

$$\Gamma_{in} = S_{11}^* \quad (3.13)$$

En revanche, la deuxième approche consiste à réaliser l'adaptation tout en réalisant une figure de bruit minimale (NF_{min}). Dans ce cas, il faut que le coefficient de réflexion en entrée Γ_{in} soit le plus proche de Γ_{opt} du transistor utilisé comme le montre l'équation ci-dessous :

$$\Gamma_{in} = \Gamma_{opt} \quad (3.14)$$

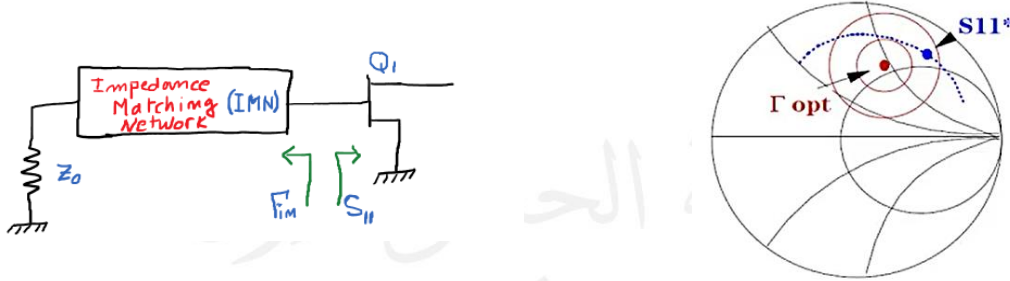


Figure 3. 9: Considérations d'adaptation d'impédance

Il convient de noter que Γ_{opt} est le coefficient de réflexion de l'impédance de source présentée au transistor qui permet à ce dernier de produire une figure de bruit minimale (NF_{min}).

Cependant, le circuit d'adaptation sans perte (Lossless) limite souvent la capacité de l'amplificateur à atteindre une figure de bruit équivalente à NF_{min} . Néanmoins, Γ_{opt} n'est pas nécessairement égal à S_{11}^* (figure 3.9), ce qui signifie que l'adaptation d'impédance basée sur la figure de bruit n'est pas équivalente à celle basée sur le gain. Comme bilan, pour obtenir une figure de bruit minimale (NF_{min}), il faut que $\Gamma_{in} = \Gamma_{opt}$, tandis que, pour avoir meilleure perte de retour (RL), il faut que $\Gamma_{in} = S_{11}^*$. La figure 3.10 regroupe les paramètres de bruit en termes de NF_{opt} et Γ_{opt} en fonction de la fréquence du transistor utilisé dans ce chapitre.

ATF-21170 Noise Parameters: $V_{DS} = 3 \text{ V}$, $I_{DS} = 20 \text{ mA}$

Freq. GHz	NF _o dB	Γ_{opt}		R _N /50
		Mag	Ang	
0.5	0.4	.93	17	.90
1.0	0.5	.85	35	.70
2.0	0.6	.70	70	.46
4.0	0.9	.59	148	.14
8.0	1.2	.54	-177	.09

Figure 3. 10: Paramètres de bruit du transistor ATF-21170

3.2. Conception de l'amplificateur faible bruit proposé

Dans cette sous-section, nous allons entamer la conception de l'amplificateur faible bruit proposé. En effet, le processus de conception est subdivisé en trois parties. La première partie consiste à fixer le point de polarisation du transistor en fonction du cahier de charge susmentionné ainsi que l'étude de stabilité et la conception du circuit de polarisation, tandis que la deuxième partie est consacrée à l'étude de l'adaptation, la conception des circuits d'adaptation en entrée et en sortie ainsi que la EM-Circuit Co-simulation. La troisième partie est réservée à la simulation non-linéaire et la EM-Circuit Excitation.

3.2.1. Etude DC et choix du point de polarisation

Dans ce chapitre, le LNA proposé est conçu pour opérer autour de la classe A, ce qui permet la plus grande linéarité possible. Dans ce cas, le point de repos est sélectionné approximativement à $I_{d_s} = I_{d_{ss}}/2$. La figure ci-après montre le circuit de caractérisation du transistor utilisé ainsi que les résultats obtenus.

Comme il est montré dans la figure 3.11, avec le choix d'un point de repos approximativement à $I_{d_{ss}}/2$, le point de polarisation sélectionné est : $\{V_{DS} = 3V, V_{GS} = -0.4 V\}$. Par conséquent, la consommation énergétique du transistor est autour de 0.14 Watts.

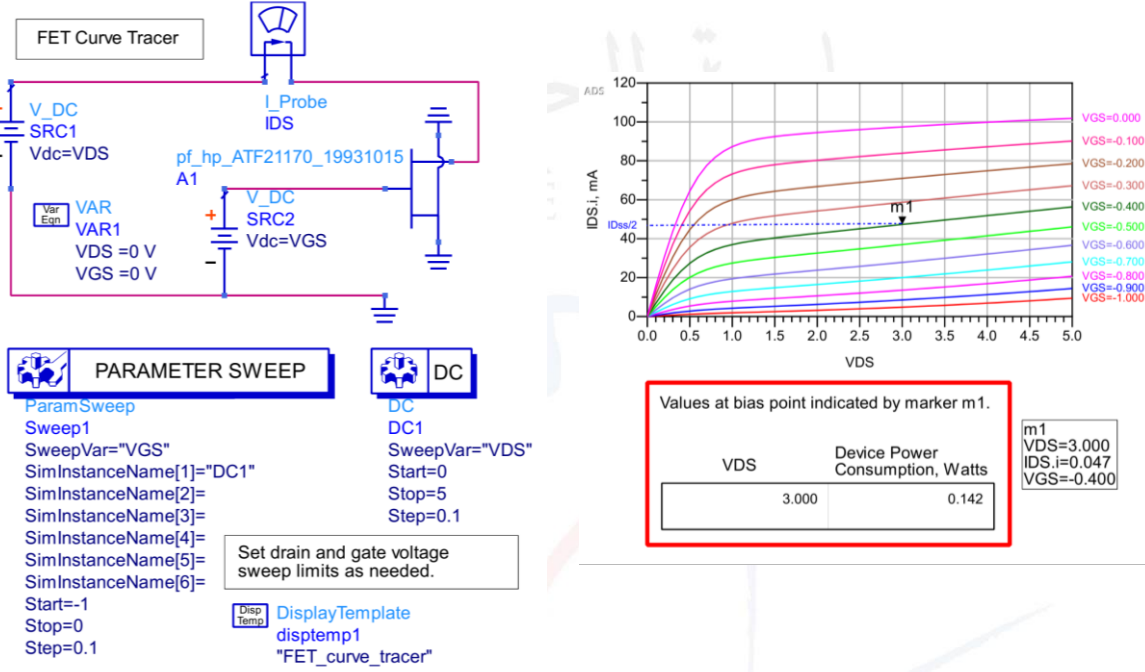


Figure 3. 11: Circuit de caractérisation du transistor ATF-21170 et les résultats obtenus

3.2.2. Etude de stabilité

Afin de mener à bien cette étude, nous allons mettre en place un simple banc de test basé sur des DC Blocks et des DC Feeds. En effet, le rôle d'un DC block est de séparer ou bloquer la tension continue et laisse passer juste le signal RF, tandis qu'un DC Feed est chargé de bloquer la partie RF d'accéder à la source d'alimentation tout en laissant passer le courant continu. A partir de la fiche technique du transistor, la fréquence de fonctionnement de ce dernier commence de 0.5 GHz jusqu'à 6 GHz, par conséquent, le banc d'essai sera configuré en fonction de cette gamme de fréquence. D'autre part, la stabilité du dispositif actif sera analysé en se basant sur les facteurs de stabilité μ et μ' . Comme il est indiqué au-dessus, μ et μ' sont deux facteurs de stabilité qui caractérisent cette dernière géométriquement. La figure ci-après montre le schéma du banc de test utilisé.

En effectuant une analyse préliminaire (figure 3.13), nous pouvons remarquer que μ et μ' sont tous les deux inférieurs à un, ce qui signifie que le dispositif actif est instable sur toute la bande passante, en particulier autour de 2.4 GHz. A partir du figure 3.13, nous avons deux figures de bruit : $nf(2)$ qui représente la figure de bruit réelle à la sortie et NF_{min} qui est la figure de bruit minimale que le circuit peut produire en supposant que l'impédance d'entrée est adaptée à Γ_{opt} .

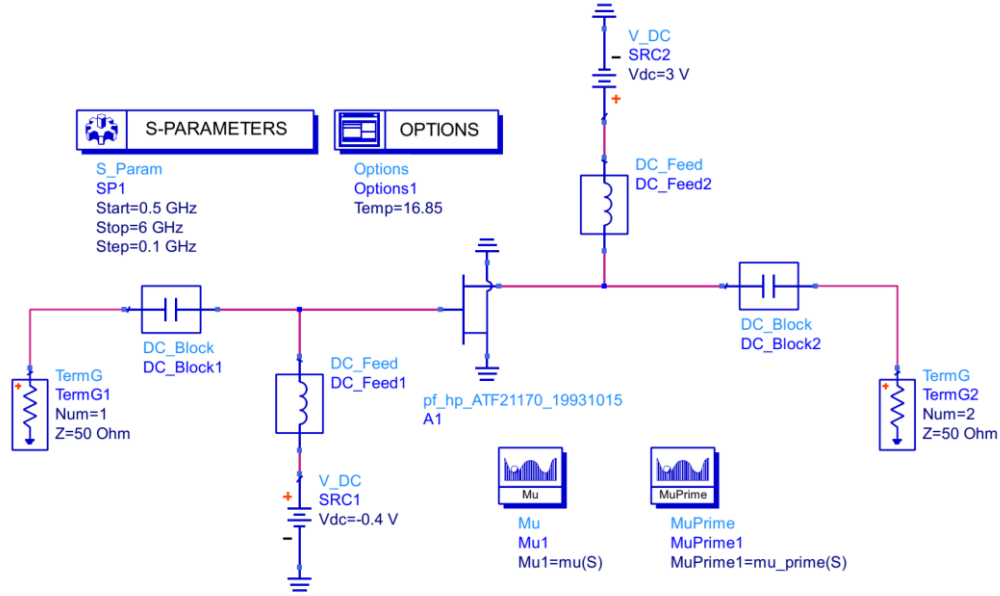


Figure 3. 12: Banc de test utilisé pour l'étude de stabilité du transistor ATF-21170

En effet, comme nous pouvons le voir sur la figure de $nf(2)$ et NF_{min} , la valeur de NF_{min} autour de 2.4 GHz est d'environ 0.2 tandis que la valeur de $nf(2)$ est d'environ 0.6 autour de la même fréquence. En considérant ces résultats, l'étape suivante consiste à stabiliser le dispositif actif. Cependant, si l'on doit stabiliser ce dernier, le moyen le plus simple consiste à introduire certains composants résistifs en entrée et en sortie du transistor.

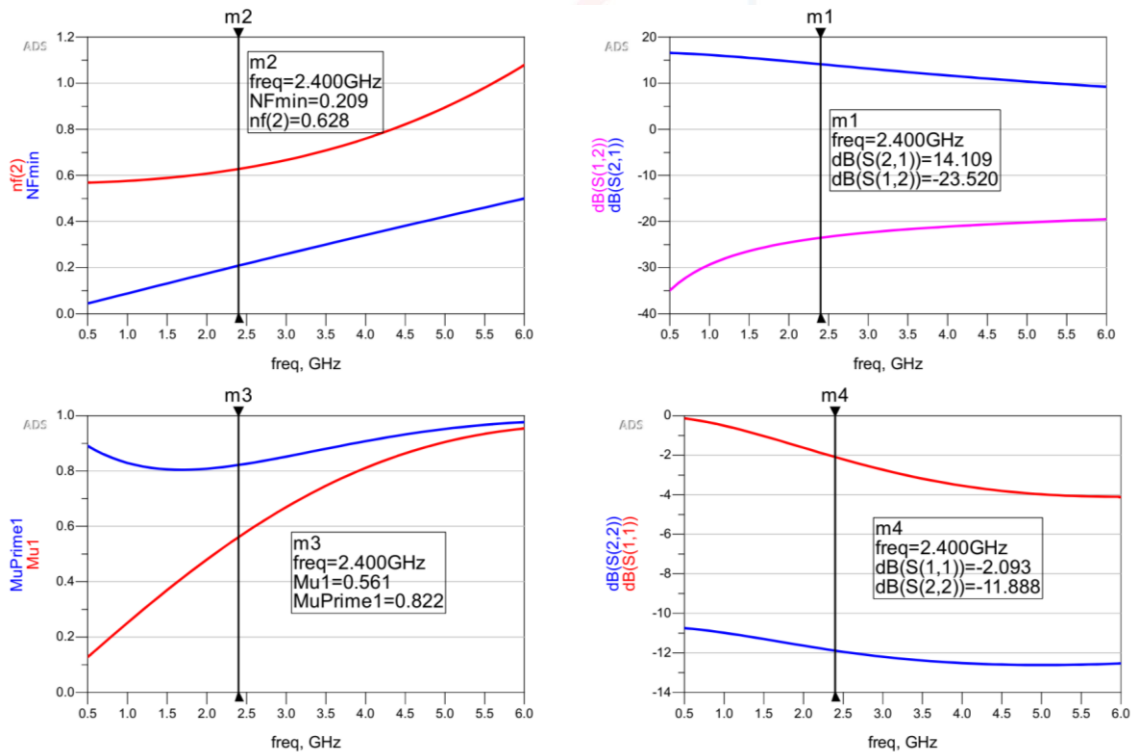


Figure 3. 13: Courbes préliminaire du bruit, stabilité et paramètres S du LNA proposé

Afin d'améliorer la stabilité en entrée (le facteur μ'), nous pouvons simplement introduire une résistance série, cette dernière peut améliorer considérablement la stabilité du dispositif actif, mais en même temps, elle augmente le facteur de bruit et diminue le gain petit signal. Par

conséquent, en tant qu'une bonne règle pratique, nous devons éviter autant que possible les composants résistifs du côté entrée d'un amplificateur faible bruit afin que la figure de bruit ne soit pas trop dégradée. Alors, si nous nous trouvons obligé d'introduire un composant résistif, en particulier une résistance série, nous devons toujours le faire en sortie, car en se référant à la formule de Friis présentée ci-dessus, le bruit introduit par la résistance série de sortie (après le transistor) sera divisé par le gain du transistor, et par conséquent, nous améliorons la stabilité sans trop dégrader la figure de bruit.

L'idée ici est d'équilibrer la stabilité, la figure de bruit et le gain. En ce qui concerne la stabilité, il existe deux approches : la stabilité conditionnelle où le dispositif actif est stable juste autour d'une fréquence donnée, et la stabilité inconditionnelle où le dispositif actif est stable sur toute sa gamme de fréquence de fonctionnement, le choix appartient au concepteur. Dans le présent travail, nous optons pour une stabilité inconditionnelle afin que nous ayons accès à tous les points d'impédances sur l'abaque de Smith à des fins d'adaptation d'impédance comme nous pourrions le voir plus tard.

En se basant sur la discussion ci-dessus, le circuit de stabilité proposé est illustré à la figure 3.14. Comme nous pouvons le remarquer, une résistance série de 15Ω est introduit en sortie afin d'améliorer le facteur de stabilité μ , tandis qu'un réseau RC est introduit en shunt à l'entrée du circuit pour améliorer le facteur de stabilité μ' .

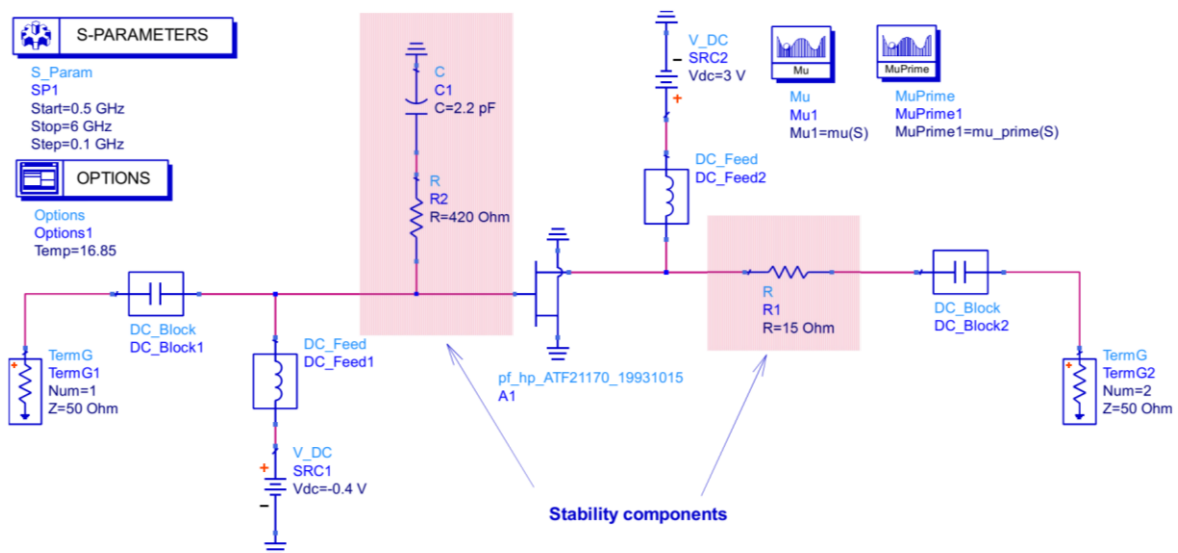


Figure 3. 14: Le circuit de stabilité

Ici, une attention appropriée est portée lors du choix de la valeur de la résistance. En effet, elle était sélectionnée d'une manière à ce qu'elle soit la valeur la plus élevée possible qui permet d'atteindre la stabilité sans dégrader ni le gain ni la figure de bruit. Le rôle du condensateur est simplement de bloquer le courant continu d'aller vers la masse, car nous voulons que le courant aille directement au dispositif actif et pas ailleurs. En utilisant le circuit de stabilité présenté dans la figure 3.14, les résultats obtenus sont présentés dans la figure 3.15.

Comme nous pouvons le remarquer à partir de la figure 3.15, en utilisant le circuit de stabilité proposé dans la figure 3.14, le dispositif actif est inconditionnellement stable sur toute sa bande de fréquence de fonctionnement [0.5 GHz ~ 6 GHz]. Il convient de noter qu'en termes de valeurs de R_1 , R_2 et C_1 , il s'agit de la meilleure combinaison possible qui offre une stabilité inconditionnelle sur toute la fréquence de fonctionnement du transistor tout en gardant un bon facteur de bruit et un bon gain autour de 2.4 GHz.

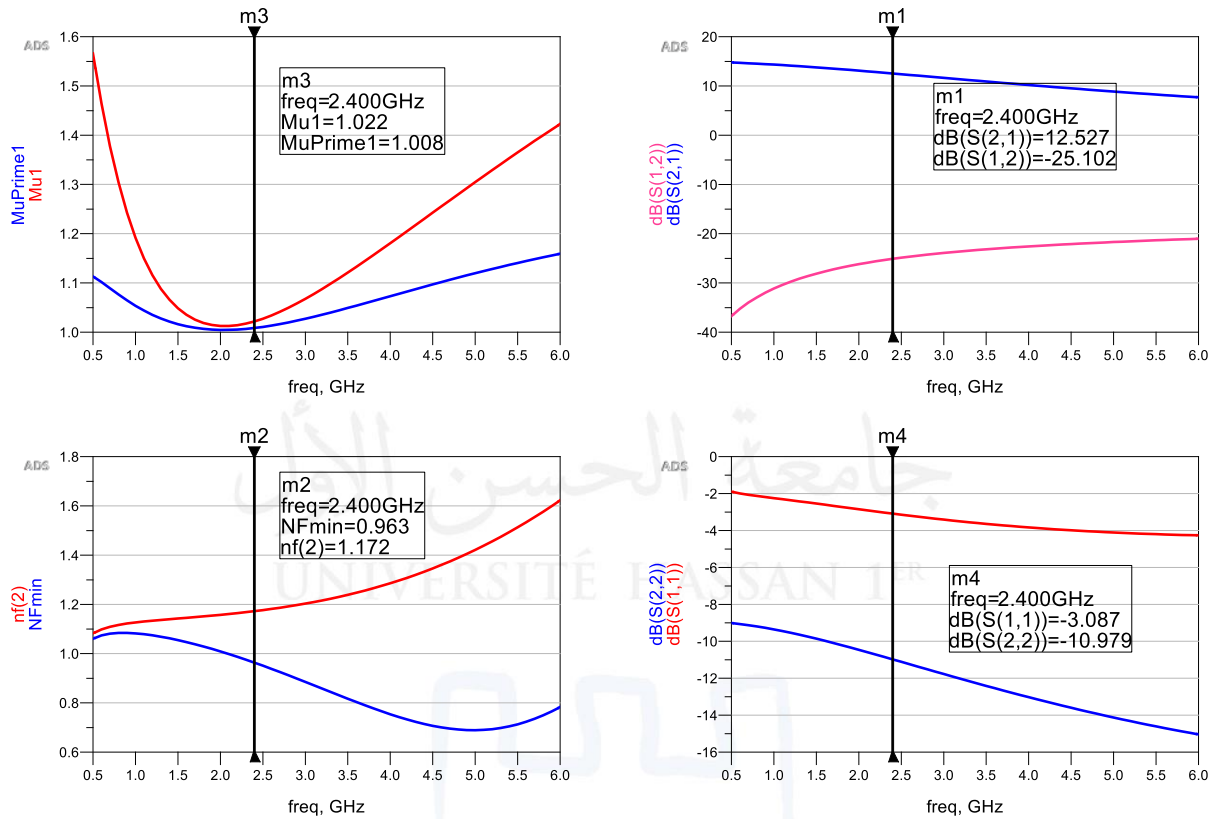


Figure 3.15: Courbes de facteurs de stabilité, facteurs de bruits et les paramètres S

3.2.3. Conception du circuit de polarisation

Après avoir terminé la conception de circuit de stabilité, l'étape suivante consiste à concevoir le circuit de polarisation. Ce dernier devrait fonctionner autour de 2.4 GHz. En fait, la polarisation des dispositifs actifs comprend deux parties : la sélection du point de polarisation (pour une performance optimale en termes de facteur de bruit, de gain, de puissance de sortie, etc.) et la conception du circuit de polarisation lui-même. Ici, la première partie a été faite ci-dessus, et nous traiterons la deuxième partie dans cette sous-section.

En général, un réseau de polarisation se compose d'un bloc DC et une RF Chock (RFC). Cette dernière peut être réalisée à l'aide d'une simple inductance, notamment pour les applications basses fréquence, ou à l'aide d'un transformateur $\lambda/4$ haute impédance. Dans le présent travail, nous optons pour la deuxième option, qui est un circuit de polarisation basé sur une ligne de transmission quart d'onde.

En fait, un transformateur d'impédance quart d'onde, souvent écrit comme transformateur d'impédance $\lambda/4$, est une ligne de transmission d'une longueur d'un quart de la longueur d'onde (λ), terminée par une impédance connue. Dans le présent travail, le transistor RF est polarisé via ce transformateur d'impédance. En effet, une source de tension continue idéale a une impédance nulle, c'est-à-dire qu'elle présente un court-circuit (et n'est pas utile de connecter un court-circuit directement sur la ligne). Alors, la polarisation en courant continu via un transformateur quart d'onde transformera le court-circuit en un circuit ouvert qui n'aura aucun effet sur les signaux RF traversant la ligne [3].

En termes de substrat, le Rogers RO4350B a été sélectionné (grâce à sa faible pertes tangentielles). Le tableau ci-dessous résume les caractéristiques du substrat utilisé.

Tableau 3. 3: Les propriétés du Rogers RO4350B

Caractéristiques du substrat RO4350B			
Symbole	Désignation	Valeur	Unité
h	Hauteur du substrat	0.508	mm
ϵ_r	Permittivité relative du Substrat	3.66	--
σ	Conductivité	5.8×10^7	S/m
t	Epaisseur du conducteur	0.035	mm
δ	Pertes tangentielle	0.0001	--

Le circuit de polarisation proposé est illustré dans la figure 3.16. En utilisant l'utilitaire LineCalc de l'ADS sur le substrat RO4350B autour du centre de fréquence de notre bande passante, nous avons pu calculer la longueur du transformateur quart d'onde (19.23 mm à 2.4 GHz).

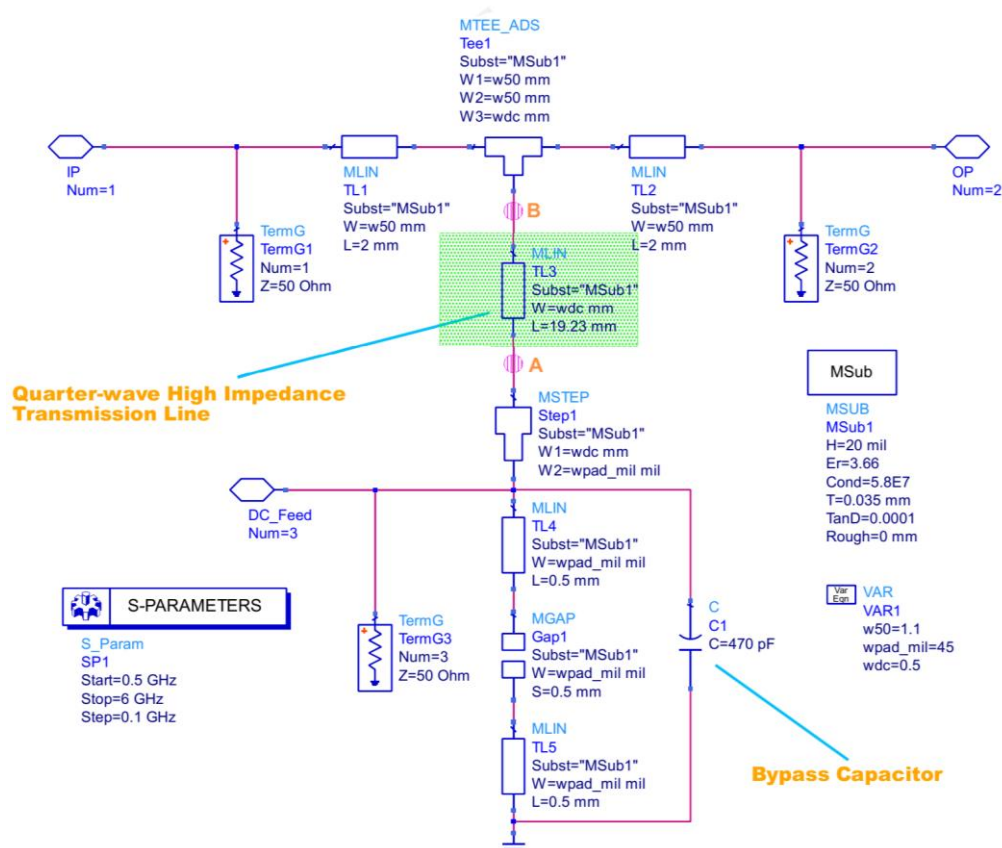


Figure 3. 16: Le circuit de polarisation basé sur une ligne de transmission quart d'onde

Pour faciliter l'intégration du circuit de polarisation proposé dans la figure 3.16, deux segments de lignes de transmission de 50Ω sont ajoutés en entrée et en sortie du réseau de polarisation proposé, comme le montre la figure 3.16. Il convient de noter qu'il est très important de modéliser toutes les discontinuités possibles pour tenir compte de leur effet, y compris le découplage capacitif, etc. En plus de la ligne quart d'onde haute impédance, un condensateur bypass de 470 pF est utilisé. Le rôle de ce condensateur est de court-circuiter les signaux à courant alternatif (AC) à la terre, de sorte que tout bruit AC pouvant être présent sur un signal DC soit supprimé, produisant un signal DC beaucoup plus propre. Cependant, un condensateur aura une empreinte sur le PCB et par conséquent, il faut tenir compte la taille physique du condensateur pour des fins de réalisation, d'où l'apparition des segments TL4, TL5 et la Gap.

En effet, comme la source de tension continu a une impédance presque nulle, le point A de la figure 3.16 présente un court-circuit. Alors, le rôle de la ligne quart d'onde (TL3) est de transformer ce court-circuit (point A) en un circuit ouvert (point B). Par conséquent, un signal RF du port d'entrée (IP) verra un circuit ouvert parfait au point B, et l'énergie RF sera transmise directement au port de sortie (OP) sans déviée vers la source DC.

Les résultats de simulation du circuit de polarisation proposé sont présentés dans la figure 3.17. A partir des courbes de coefficients de réflexion en entrée (S11) et en sortie (S22), nous obtenons une adaptation parfaite autour de 2.4 GHz ainsi que nous obtenons une bande passante suffisante pour jouer avec ($BP \sim 1 \text{ GHz} < -20\text{dB}$). De plus, d'après les courbes de S12 et S21, nous pouvons remarquer que nous avons une transmission totale autour de 2.4 GHz dans les deux sens ; du port 1 vers port 2 et vice-versa.

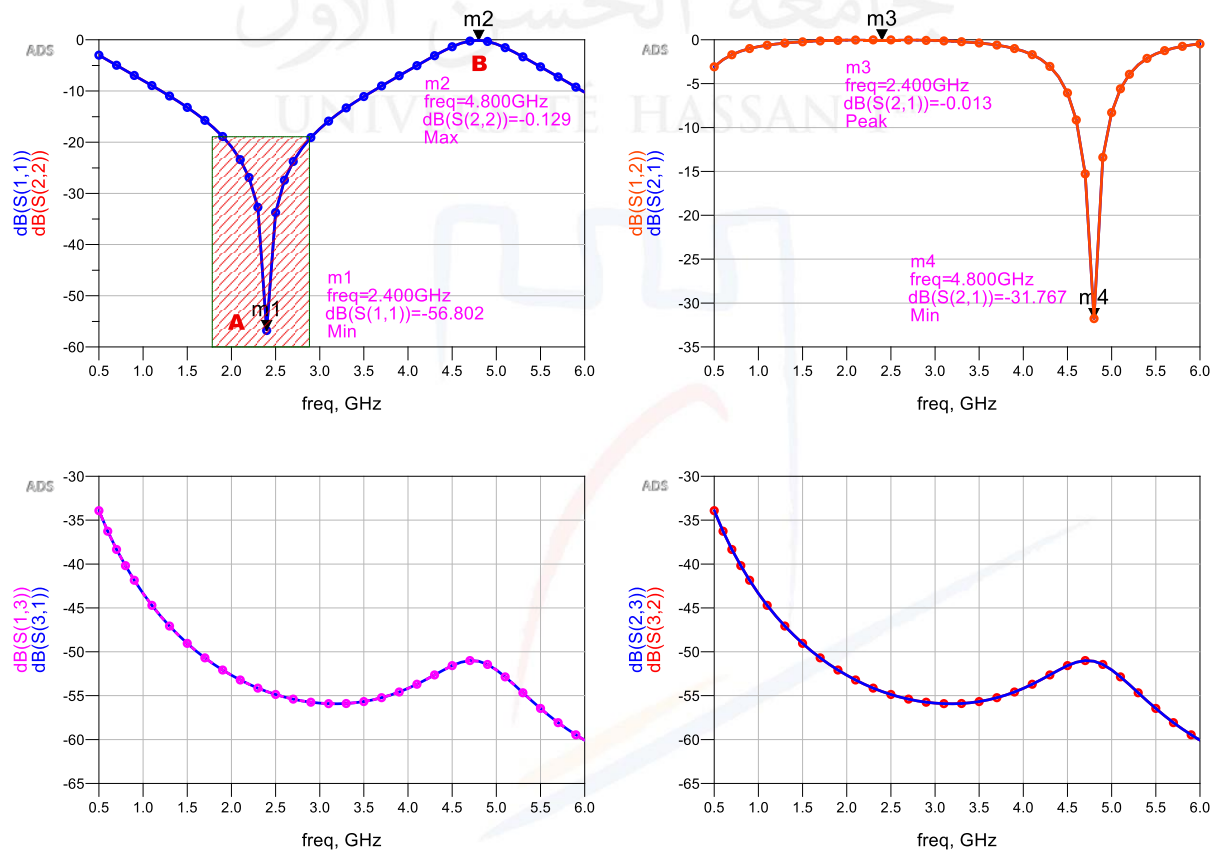


Figure 3. 17: Résultats de simulation du circuit de polarisation proposé

Par contre, d'après les courbes $\{S31, S13, S32, S23\}$, nous avons une rejection totale dans les deux sens entre le port 1 (IP) et le port 3 (DC_Feed) ainsi qu'entre le port de sortie (OP) et le point de polarisation (DC_Feed). D'autre part, la ligne microstrip TL3 qui est une ligne quart d'onde autour de la fréquence 2.4 GHz sera une ligne $\lambda/2$ autour de 4.8 GHz. Comme il est montré dans la figure 3.17 (courbes de S11 et S22), à 4.8 GHz (point B), nous obtenons un court-circuit parfait, et par conséquent, si nous avons des harmoniques entrant dans notre amplificateur, ils seront mis à la terre. De même, à partir de la réponse de S21, à 4.8 GHz nous obtenons une rejection totale de l'entrée vers la sortie et vice-versa. Il convient de noter que le circuit de polarisation proposé est un circuit symétrique, d'où la superposition des courbes entre les 3 ports.

3.2.4. Etude d'adaptation d'impédance

Avant de commencer l'étude d'adaptation d'impédance, nous devons prendre soin de visualiser et de modéliser autant de lignes de transmission, de discontinuités, etc. que possible. Cela nous aidera à éviter des retouches supplémentaires lors de la conception du circuit d'adaptation et rendre ce dernier convenable pour la génération du prototype PCB. La figure 3.18 montre notre circuit d'étude d'adaptation incluant les réseaux de stabilité et de polarisation conçu ci-dessus ainsi que les empreintes des composants SMD et la modélisation des discontinuités. Comme il est déjà mentionné dans la sous-section 3.2.1, le transistor RF sera polarisé en utilisant une double polarisation, et par conséquent, le même circuit de polarisation est utilisé dans les deux côtés du transistor : en entrée pour assurer la tension V_{GS} qui est de -0.4V et en sortie pour fournir la tension V_{DS} qui est de 3V. Le bloc « LNA Measurements » regroupe tous les utilitaires nécessaires utilisés dans ce travail pour mener notre étude d'adaptation.

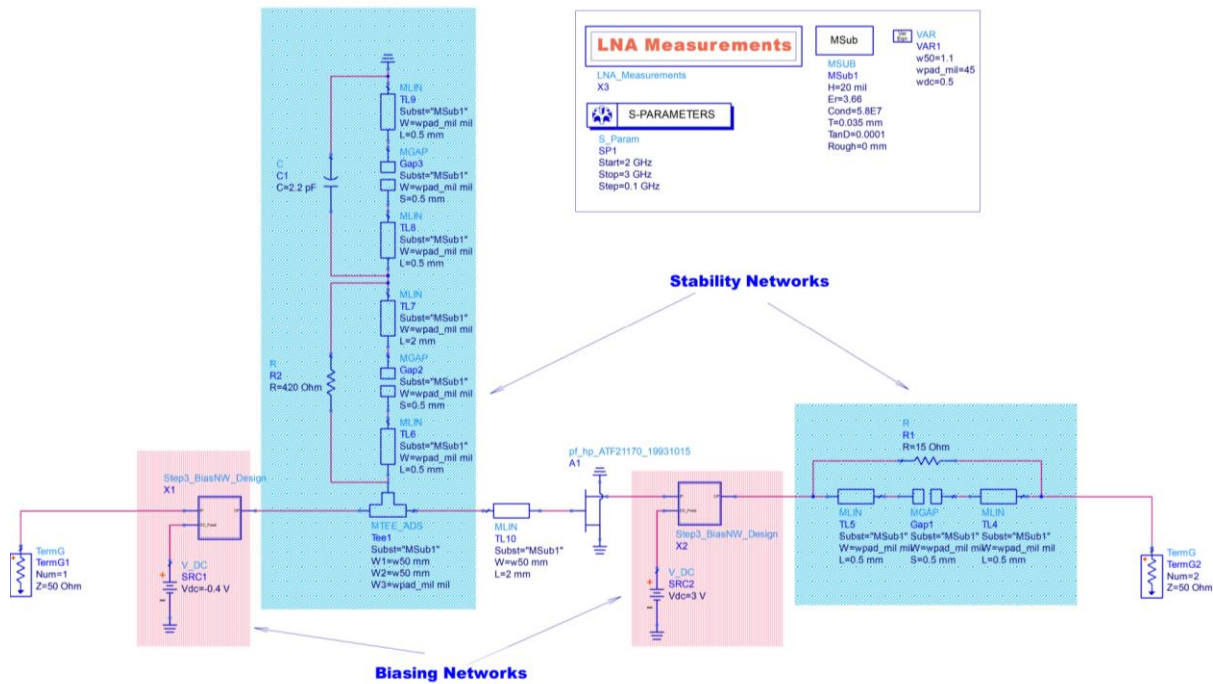


Figure 3. 18: Le circuit utilisé pour mener une analyse préliminaire d'adaptation d'impédance

Le bloc « LNA Measurements » contient les blocs de mesure illustrés à la figure 3.19, y compris la mesure de stabilité (Mu et MuPrime), le gain maximum disponible en dB (MaxGain), le gain transducteur en dB (PwrGain), l'impédance d'entrée (Z_{in}), l'impédance optimale pour une figure de bruit minimum (Z_{opt}), cercles de figures de bruit (NsCircle), les cercles de gain disponible (GaCircle) et le bloc options du simulateur (Options). Ce dernier est couramment utilisées dans les analyses de bruit non linéaire. La température standard IEEE (T_0) pour la mesure du facteur de bruit est de 290 K (16.85°).

Pour le cercle de la figure de bruit (NSCircle), il est configuré pour tracer seulement trois cercles correspondants respectivement à : 1.1dB, 1.2dB et 1.3dB. Egalement pour le cercle de gain (GaCircle), nous tracerons trois cercles correspondant respectivement à 14dB, 15dB et 16dB. En effectuant la simulation des paramètres S, nous obtenons les résultats figurés dans la figure 3.20.

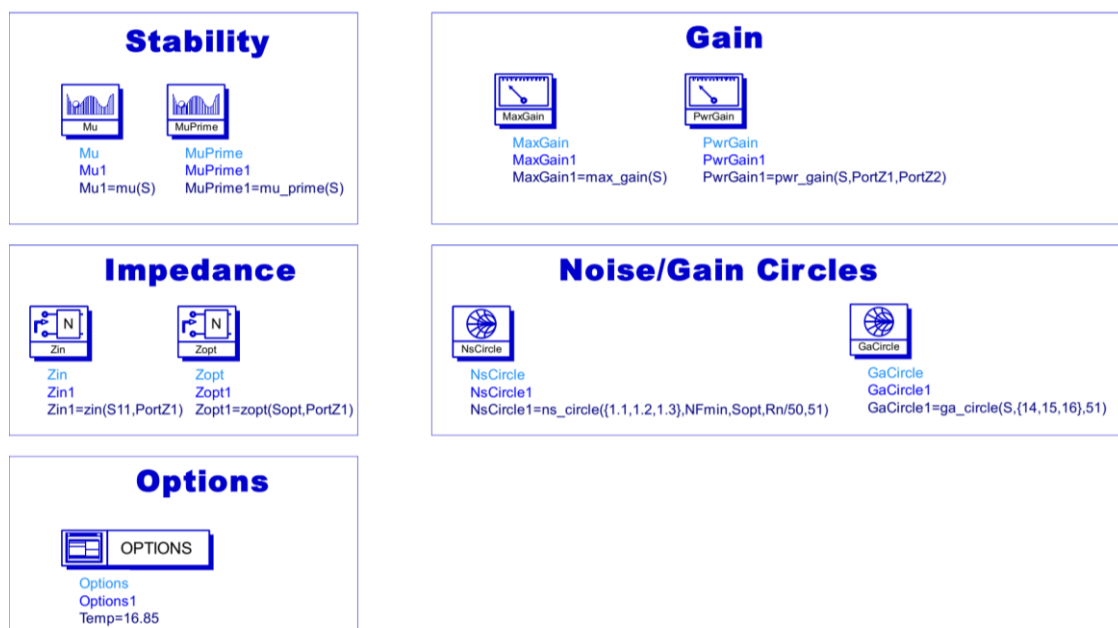


Figure 3.19: Les composants utilisés pour l'étude d'adaptation d'impédance

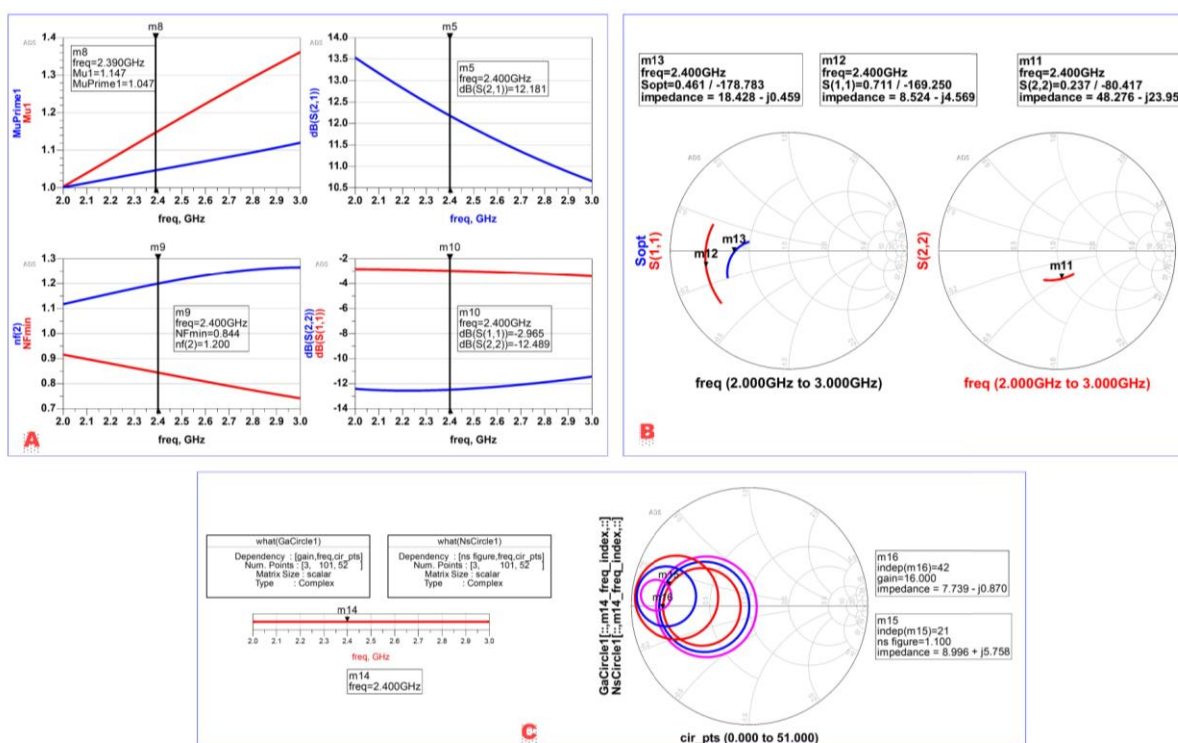


Figure 3.20: Exigences d'adaptation d'impédance

En effet, la section « A » contient les mêmes tracés présentés dans la section 3.2.2, y compris les facteurs de stabilité, le gain, la figure de bruit et les coefficients de réflexion en entrée et en sortie. Nous remarquons qu'après l'intégration des réseaux de stabilité et de polarisation, nous avons pu obtenir une stabilité inconditionnelle sur toute la gamme de fréquence allant de 2 GHz jusqu'à 3 GHz sans trop dégradé le gain et la figure de bruit en sortie.

D'autre part, la section « B » contient les courbes des coefficients de réflexion en entrée

et en sortie ainsi que gamma optimum (Sopt) tracées sur l'abaque de Smith. A partir de cette section, nous pouvons remarquer que à 2.4 GHz, l'impédance normalisée en sortie du circuit proposé dans la figure 3.18 est d'environ $48,2 - 24 * j$. Cependant, le principal défi dans la conception d'un amplificateur faible bruit est de savoir comment gérer l'adaptation d'impédance en entrée. L'abaque de Smith de gauche de la section « B » montre deux tracés correspondant à gamma optimum (Sopt), qui représente le coefficient de réflexion optimal en entrée pour obtenir une figure de bruit minimale, et le tracé des impédances de S11 régulier sur toute la gamme de fréquence de 2 GHz à 3 GHz. A 2.4 GHz, le marqueur **m12** nous indique l'impédance complexe conjuguée normalisée pour une meilleure adaptation en entrée, tandis que le marqueur **m13** nous indique quelle impédance nous devrions préférer afin d'obtenir une figure de bruit optimale.

En revanche, la section « C » englobe les cercles de gain et de bruit tracés sur l'abaque de Smith et un « Slider » pour tracer lesdites cercles automatiquement en fonction de la fréquence via une équation. Le format de cette dernière est donné par :

$$\text{<MarkerName> _ <SweeperName> _ <Index>} \quad (3.15)$$

Où

- MarkerName : est le nom du marqueur qui est automatiquement ajouté au Slider lors de la création des tracés.
- SweeperName : est le nom des données balayées.

En fait, comme il est mentionné ci-dessus, nous nous intéressons de tracer trois cercles de gain correspondants respectivement à 14dB, 15dB et 16dB, et trois cercles de la figure de bruit correspondants respectivement à 1.1dB, 1.2dB et 1.3dB.

A ce stade, nous avons deux options : la première consiste à définir notre impédance d'entrée cible quelque part entre S11 et Sopt (m12 et m13 de la figure 3.20), tandis que la deuxième option consiste à utiliser l'un des points d'intersection du cercle de gain maximum et celle de la figure de bruit minimum comme notre impédance cible. Dans ce cas, nous pouvons choisir l'un des points d'intersection du cercle de gain de 16dB et celle de la figure de bruit de 1.1dB.

Tenant compte la discussion ci-dessus, les impédances cibles côté de la source et côté de la charge sont groupées dans le tableau ci-dessous.

Tableau 3. 4: Les impédances cibles en entrée et en sortie

Impédance cible côté de la Source (Zin)	$8.5 - 4.5 * j$
Impédance cible côté de la Charge (Zout)	$49 - 24 * j$

3.2.5. Conception des circuits d'adaptation d'impédance

A partir de la discussion ci-dessus, nous avons maintenant les informations nécessaires pour entamer l'étape de conception des circuits d'adaptation. Dans ce travail, nous utiliserons l'utilitaire de l'abaque de Smith disponible dans ADS afin de concevoir lesdites circuits. La figure 3.21 montre notre circuit de départ.

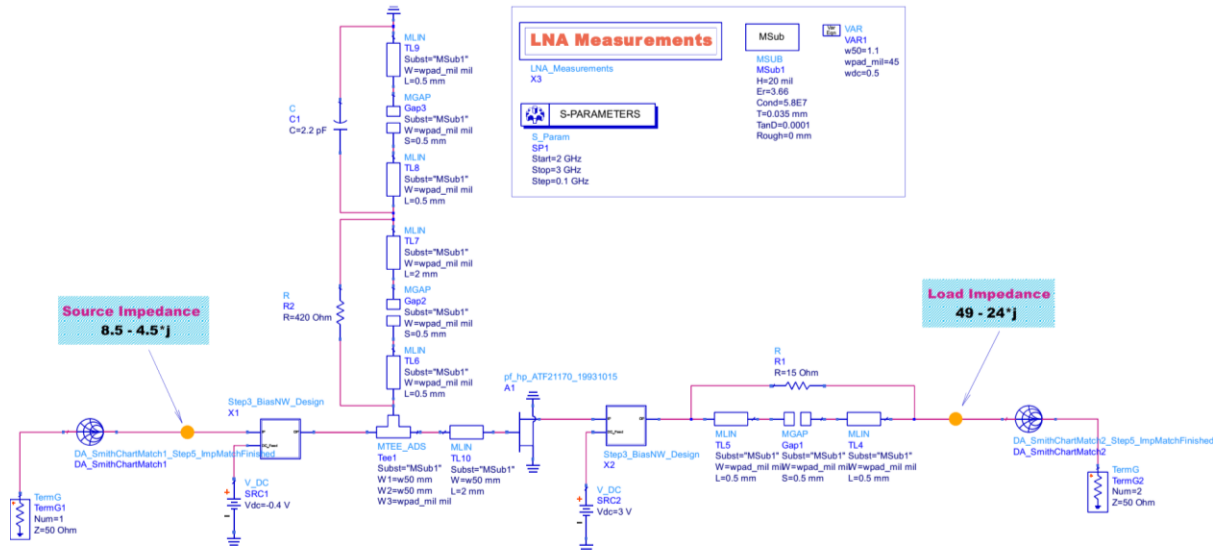


Figure 3. 21: Le circuit de départ pour la conception des réseaux d'adaptation d'impédance en entrée et en sortie

En se basant sur l'utilitaire de l'abaque de Smith ainsi que les impédances cibles sélectionnées, nous avons pu obtenir une topologie préliminaire des réseaux d'adaptation d'impédance en entrée et en sortie comme le montre la figure 3.22 et la figure 3.23.

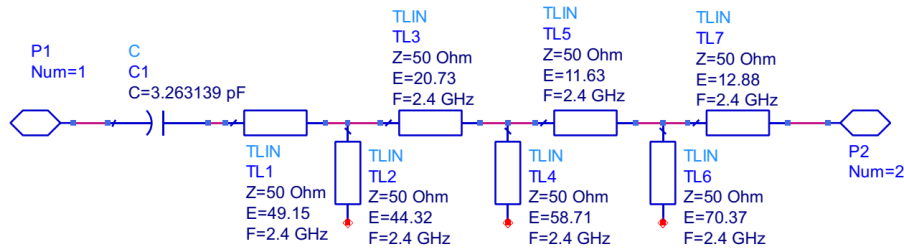


Figure 3. 22: Circuit d'adaptation côté de la source basé sur des lignes de transmission idéaux

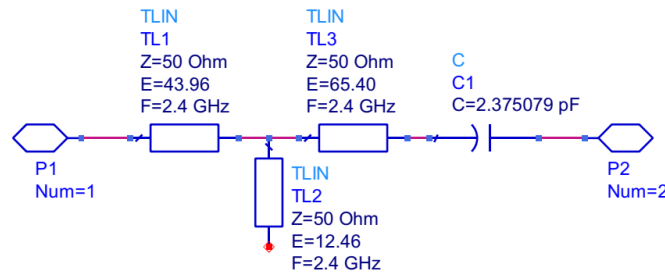


Figure 3. 23: Circuit d'adaptation côté de la charge basé sur des lignes de transmission idéaux

Comme nous pouvons le remarquer, les deux circuits d'adaptations sont basés sur des lignes de transmission idéaux. Par conséquent, une transformation supplémentaire est nécessaire afin d'obtenir des lignes de transmission pratiques. Cependant, dans ce travail, nous pouvons complètement ignorer ladite transformation, car, à ce stade nous nous intéressons juste de savoir la topologie préliminaire de nos circuits d'adaptation d'impédance et par la suite, nous effectuerons un processus d'optimisation afin d'obtenir la bonne configuration de chaque ligne de transmission qui nous permet d'atteindre les spécifications techniques susmentionnées.

Durant le processus d'optimisation, quatre objectifs ont été arrêtés comme indiquer dans le

tableau 3.5 y compris les coefficients d'entrée et de sortie, le gain et la figure de bruit.

Tableau 3. 5: Objectifs d'optimisation

Objectif N°	Désignation	Valeur Minimale	Valeur Maximale
#1	Coefficient de réflexion en entrée	*	-17 dB
#2	Coefficient de réflexion en sortie	*	-16 dB
#3	Gain	15.5 dB	16.5 dB
#4	La figure de bruit	*	1

A côté de ces objectifs, l'optimiseur « Gradient » a été sélectionné sur 1000 itérations. En effet, le rôle de l'optimiseur est de comparer les réponses calculées avec les réponses souhaitées et modifier les valeurs des paramètres de conception pour rapprocher la réponse calculer de celle souhaitée.

La figure 3.25 montre l'ensemble de la topologie de l'amplificateur faible bruit proposé, y compris le circuit de polarisation, le circuit de stabilité et les réseaux d'adaptation en entrée et en sortie. Les résultats de simulation sont présentés dans la figure suivante.

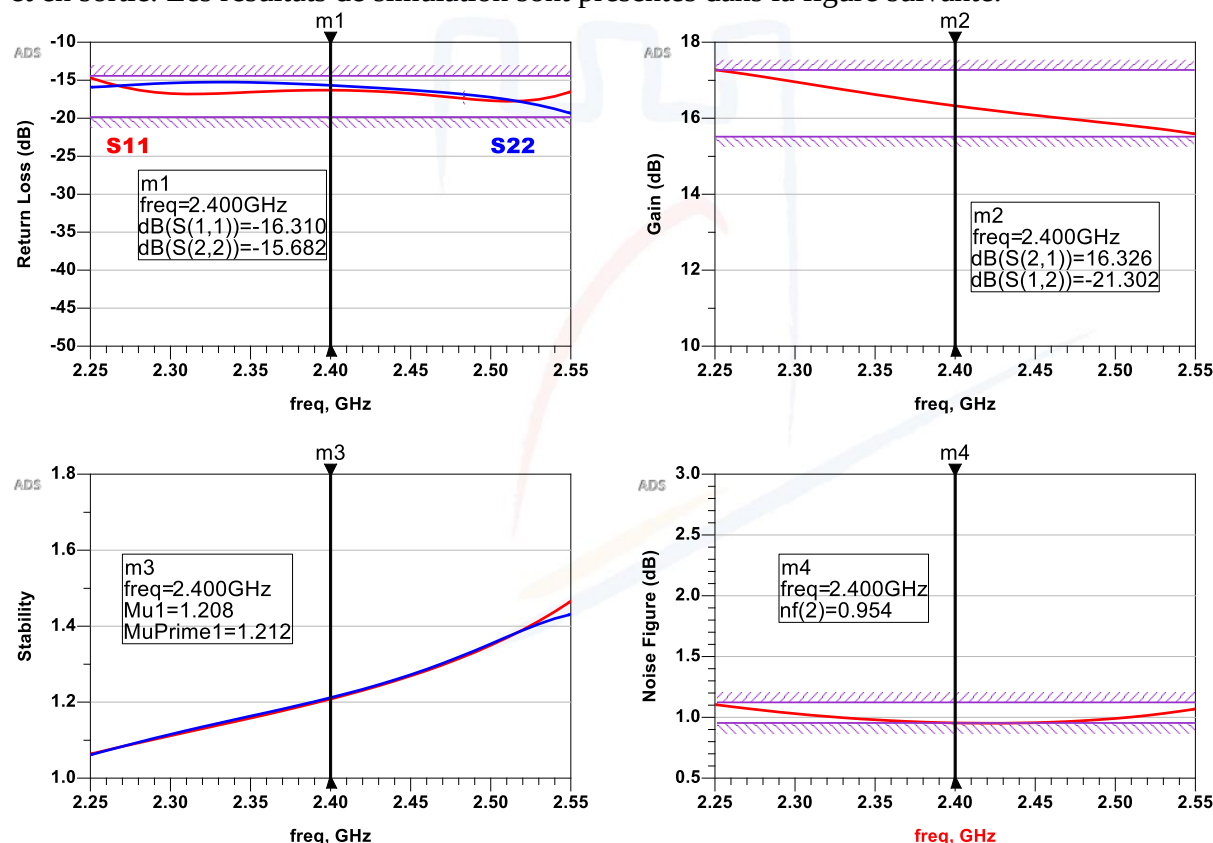


Figure 3. 24: Les résultats de simulation des paramètres S après le processus d'optimisation

Comme nous pouvons le voir sur la figure 3.24, nous obtenons une stabilité inconditionnelle sur toute la bande passante allant de 2.25 GHz à 2.55 GHz ainsi qu'une excellente figure de bruit plate autour de 1dB sur toute ladite bande passante, ce qui est inférieur à la valeur maximale spécifiée dans notre cahier des charges. Nous obtenons également un excellent gain variant entre 15dB et 17 dB sur toute la bande passante de fonctionnement, ce qui nous donne une marge supplémentaire de flexibilité de 2 dB pour jouer avec si quelque chose ne va pas dans les prochaines étapes.

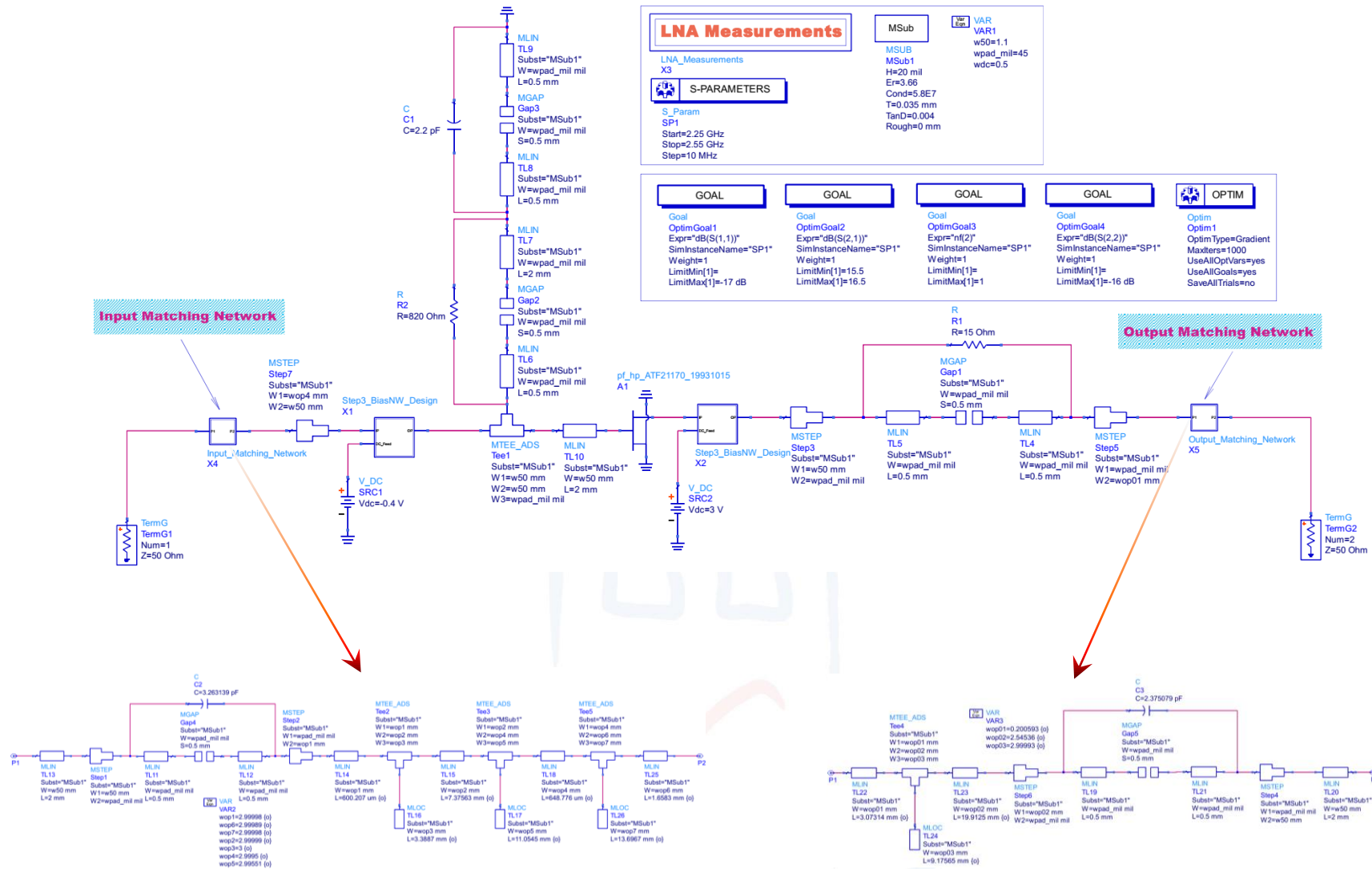


Figure 3. 25: Le circuit du LNA proposé y compris le circuit de polarisation, le circuit de stabilité et les réseaux d'adaptation en entrée et en sortie

De plus, excellentes performances en termes d'adaptation d'impédance ont été obtenues avec des coefficients de réflexion en entrée et en sortie inférieurs à -15dB le long de la bande passante de fonctionnement. Dans l'ensemble, d'excellentes performances ont été obtenues du point de vue schématique. Après avoir arrêté le circuit du LNA proposé du point de vue schématique ainsi que le valider en termes des paramètres S, la prochaine étape logique que nous devons faire est de créer le circuit imprimé correspondant et d'effectuer une Co-Simulation sur ledit circuit.

3.2.6. EM-Circuit Co-Simulation

Dans le présent travail, il est nécessaire d'avoir des composants électroniques élémentaires tels que des résistances, des condensateurs, des inductances des transistors, etc. dans notre circuit imprimé. Néanmoins, les solveurs EM ne peuvent pas simuler directement ces composants discrets. Dans ce cas, la Co-Simulation peut résoudre le problème, où nous créons un circuit imprimé et le plaçons dans le schéma, où on peut connecter les composants discrets.

Cependant, d'un point de vue pratique, si nous nous attendons à une dégradation des performances due aux parasites du circuit imprimé, il est préférable de créer un circuit imprimé modulaire. En fait, cette méthode consiste à diviser le circuit globale (du point de vue schématique) en sections et générer un circuit imprimé pour chacune, par exemple, un pour le réseau de polarisation, un pour le circuit de stabilité, les circuits d'adaptation en entrée et en sortie, etc. et performer la EM Co-Simulation sur chaque section en progressant vers une Co-Simulation du circuit entier. Dans ce travail, puisque notre circuit n'est pas assez complexe, nous allons créer un seul circuit imprimé de l'ensemble du LNA proposé. La figure 3.26 montre le circuit imprimé créé. Sur ce dernier, nous avons placé des ports à chaque endroit où nous aimerions connecter les composants électroniques plus tard. Après avoir créé le circuit imprimé et placé les ports à l'emplacement exact, l'étape suivante consiste à créer le substrat et configurer la simulation EM. La figure 3.27 montre le substrat créé.

Il convient de noter que lors de la configuration de la simulation EM, il est très important de s'assurer que nous avons notre point DC dans notre plan de fréquence EM. En d'autres termes, lorsque nous exécutons une simulation EM, les données EM devraient commencer à partir de 0 GHz, car c'est notre point DC. Cependant, si nous configurons simplement le plan de fréquence, par exemple de 2 GHz à 3 GHz, et utilisons le circuit imprimé généré dans la figure 3.26 dans le processus de Co-Simulation, de point de vue schématique, lorsque nous connectons l'alimentation DC, notre circuit imprimé va bloquer le courant continu, car il n'a pas ces informations dans le modèle EM. Figure 3.28 montre le schéma adopté pour la Co-Simulation y compris le prototype du circuit imprimé généré ainsi que les éléments localisés présélectionnés dans les étapes précédentes. La simulation des paramètres S montre les résultats figurés dans la figure 3.29.

A partir des résultats simulés, nous obtenons une maigre dégradation en termes de coefficient de réflexion en entrée, une amélioration du coefficient de réflexion en sortie, une légère dégradation au niveau du gain ($\sim 1\text{dB}$), une amélioration des coefficients de stabilité ainsi qu'une légère dégradation au niveau de la figure de bruit ($\sim 0.03\text{dB}$).

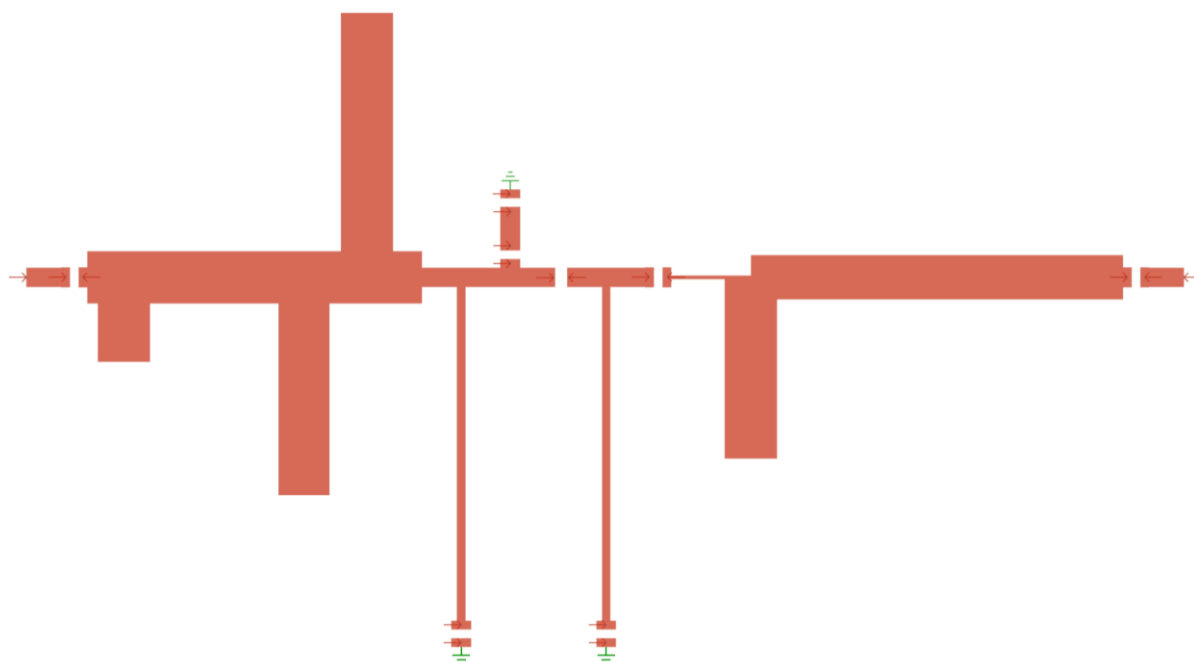


Figure 3. 26: Circuit imprimé du LNA proposé

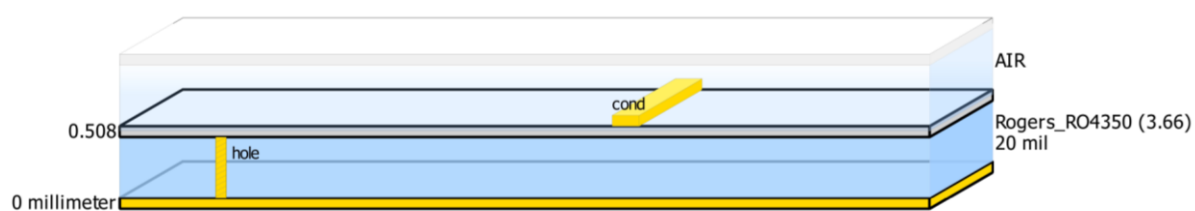


Figure 3. 27: Rogers RO4350B

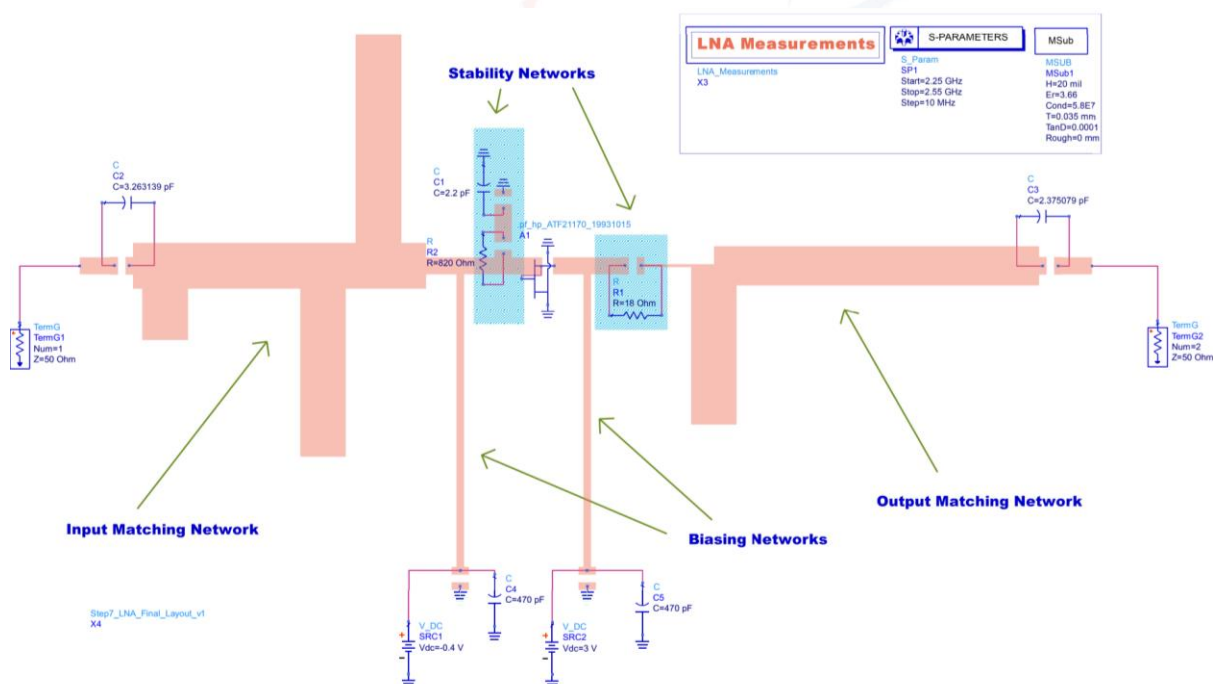


Figure 3. 28: Le circuit adopté durant la Co-Simulation

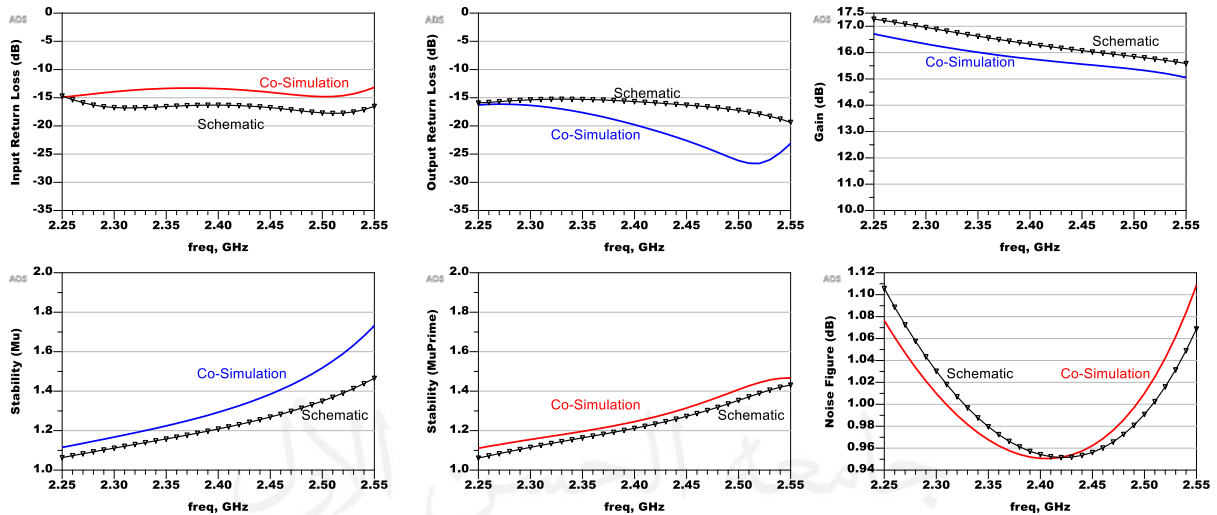


Figure 3. 29: Résultats de simulation des Paramètres S pour le circuit adopté pour la Co-Simulation et celle du schématique

A ce stade, nous avons terminé la conception, la caractérisation en termes des paramètres S et la Co-Simulation de notre LNA. A partir des résultats obtenus, nous avons pu atteindre d'excellentes performances en termes de la figure de bruit, la stabilité et de simulation de petits signaux. Cependant, il nous reste à effectuer une dernière étape dans le processus de vérification, qui est la simulation non-linéaire. La section ci-après couvrira la simulation non-linéaire ainsi que EM-Circuit Excitation.

3.2.7. Simulation non-linéaire

Dans cette section, le circuit imprimé généré ne change pas par rapport au circuit précédent, mais la façon dont nous configurons la simulation EM différera légèrement. En effet, la principale différence ici est comment le plan de fréquence est défini durant la simulation EM. Le tableau ci-après montre la définition dudit plan.

Tableau 3. 6: Définition du plan de fréquence

#	Type	Fréquence de départ	Fréquence d'arrêt	Npts	Step
1	Adaptatif	0 GHz	12.5 GHz	101	-
2	Adaptatif	4.4 GHz	5.0 GHz	50	-
3	Adaptatif	6.6 GHz	7.5 GHz	50	-
4	Adaptatif	8.8 GHz	10.0 GHz	50	-
5	Adaptatif	11 GHz	12.5 GHz	50	-
6	Linéaire	2.4 GHz	12 GHz	5	2.4 GHz

Comme nous pouvons le voir dans la figure ci-dessus, pour une seule simulation, nous pouvons configurer plusieurs plans de fréquences. Pour chaque plan, nous pouvons spécifier qu'une solution soit trouvée pour un seul point de fréquence ou sur une plage de fréquences. Nous pouvons également sélectionner le type de balayage pour chaque plan de fréquence.

En termes de balayage de fréquence, ADS support plusieurs types y compris le balayage adaptatif, linéaire, log, single et le SMPS (Switched-mode power supplies). Cependant, le balayage adaptatif est le type de balayage préféré pour les circuit RF.

A partir du tableau ci-dessus, dans le plan de fréquence #1, nous avons configuré un seul

balayage adaptatif dans lequel nous partons du point DC (0 GHz) à 12.5 GHz afin de couvrir les cinq premiers harmoniques. Cependant, pour tout circuit contenant un dispositif actif, nous alimentons une fréquence fondamentale à partir du port d'entrée et le dispositif actif doit être polarisé en courant continu. Par conséquent, comme discuté ci-dessus, durant le paramétrage d'une simulation non linéaire, le² plan de fréquence doit avoir au moins le point DC ainsi que la fréquence RF qui nous intéresse. D'autre part, lorsque nous effectuons une simulation non linéaire, nous devons réfléchir un peu plus. Parce que si nous utilisons simplement un fichier S2P (Touchstone file SnP) pour la conception de notre LNA, cela suffirait, nous n'avons même pas besoin de nous soucier du point DC, car nous n'avons pas besoin d'un point DC. Dans ce cas, il suffit d'exécuter la simulation de 2 GHz à 3 GHz. Cependant, dans le présent travail, nous utilisons un transistor non linéaire et nous intéressons à la performance harmonique. Par conséquent, nous devons configurer la simulation légèrement différemment comme indiqué dans le tableau ci-dessus.

En fait, à partir du tableau 3.6, il existe deux approches. Dans la première nous configurons un balayage de fréquence global et unique allons de 0 GHz jusqu'à 12.5 GHz. Dans une telle approche, nous devons assurer que la fréquence d'arrêt couvre les premiers cinq ou sept harmoniques qui nous intéressent. Cette approche est applicable si nous réalisons un amplificateur qui fonctionne dans la bande L ou S, car dans ce cas, nous pouvons configurer un balayage de fréquence du point DC jusqu'à 22 GHz par exemple, et tout ira bien.

D'autre part, la seconde approche consiste à segmenter le balayage de fréquence utilisé pour la simulation EM de manière à couvrir toute la bande de fréquence requise autour du point DC, la fréquence fondamentale ainsi que les harmoniques requises. Cette technique permet d'économiser le temps requis pour la simulation et la RAM utilisée, et en même temps, elle donne tous les résultats nécessaires pour une caractérisation correcte des circuit RF non linéaire. Dans le présent travail, puisque nous avons une gamme de fréquence relativement modérée, nous configurons un seul balayage adaptatif du point DC jusqu'à 12.5 GHz pour couvrir les premiers cinq harmoniques. De plus, parce que nous savons que nous voulions utiliser la fonction d'excitation du circuit EM et que nous aimerions voir le profil du courant de notre structure tout en effectuant un large balayage de fréquence, nous ajoutons également un balayage de fréquence linéaire à partir de 2.4 GHz jusqu'à 12 GHz avec un pas de 2.4 GHz.

Cette configuration nous permet de couvrir notre fréquence fondamentale ainsi que les cinq premiers harmoniques. Par conséquent, nous devrions être en mesure de visualiser le profil de courant à toutes nos fréquences souhaitées. Le circuit adopté pour la simulation non linéaire est illustré à la figure 3.30. Comme nous pouvons le voir sur cette figure, nous mettons en place un contrôleur de simulation HB (Harmonic Balance) avec une source de puissance en entrée configurée de fonctionner à une seule fréquence, correspondant 2.4 GHz.

Il convient de noter que la simulation HB est une technique d'analyse pour simuler la distorsion dans les circuits et les systèmes RF dans le domaine fréquentiel. Les nœuds $\{V_{in}, V_{out}, V_{DC}\}$ sont utilisés pour le calcul de l'efficacité énergétique ajoutée (PAE). Tout d'abord, nous exécutons la simulation avec -30 dBm comme puissance d'entrée. Les résultats obtenus sont présentés sur la figure 3.31.

A partir de la figure 3.31 gauche, avec une puissance d'entrée de -30 dBm, nous obtenons une puissance de sortie de -14.24 dBm à la fréquence fondamentale. Par contre, la puissance obtenue à la deuxième harmonique est très petite, et cela à cause de notre circuit de polarisation $\lambda/4$. Comme discuté ci-dessus, la ligne de transmission $\lambda/4$ à la fréquence fondamentale, devient une ligne $\lambda/2$ à la deuxième harmonique. La figure 3.31 droite représente la puissance de sortie

dans le domaine temporel à partir de laquelle nous pouvons voir qu'il n'y a pas de compression.

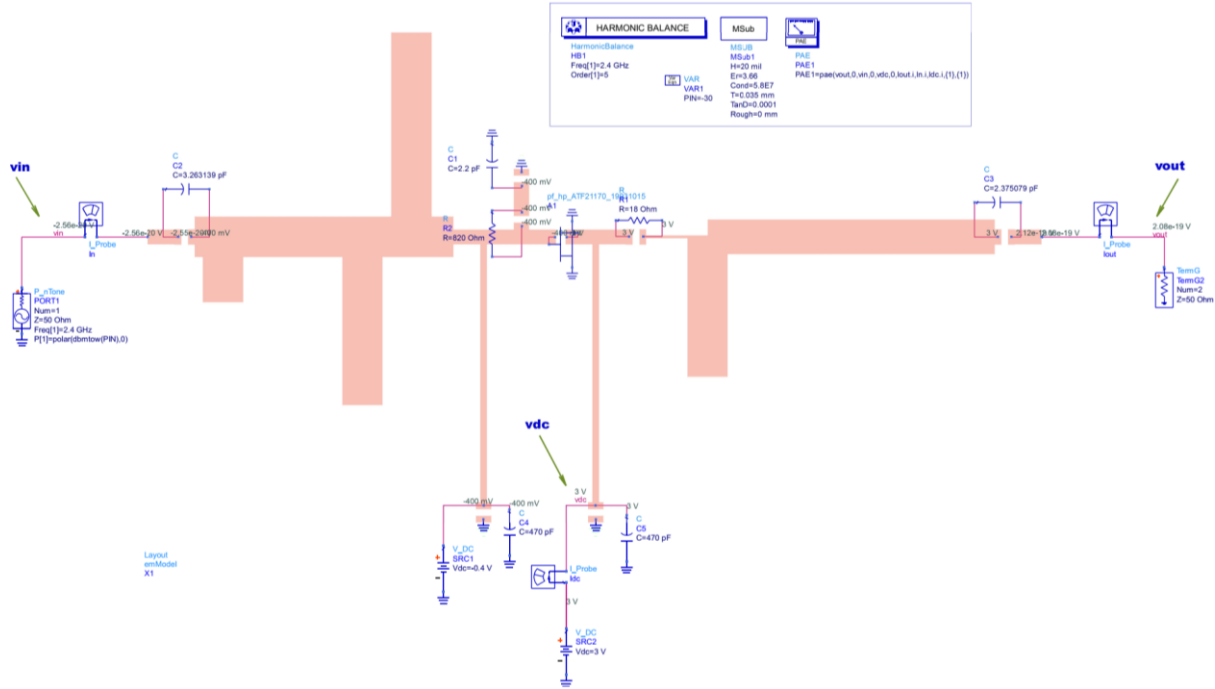


Figure 3. 30: Le circuit adopté pour la simulation non linéaire « one Tone »

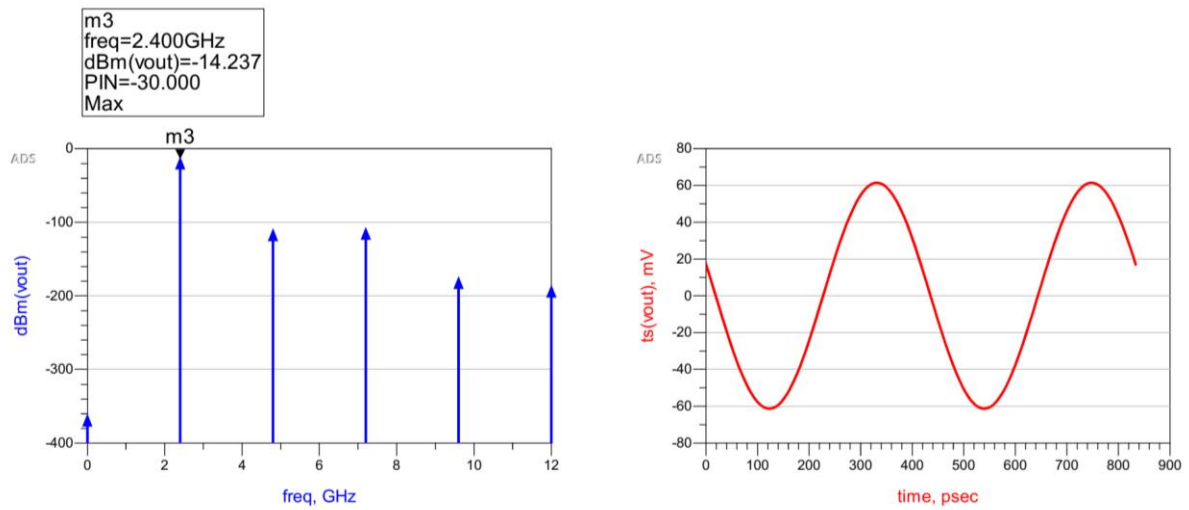
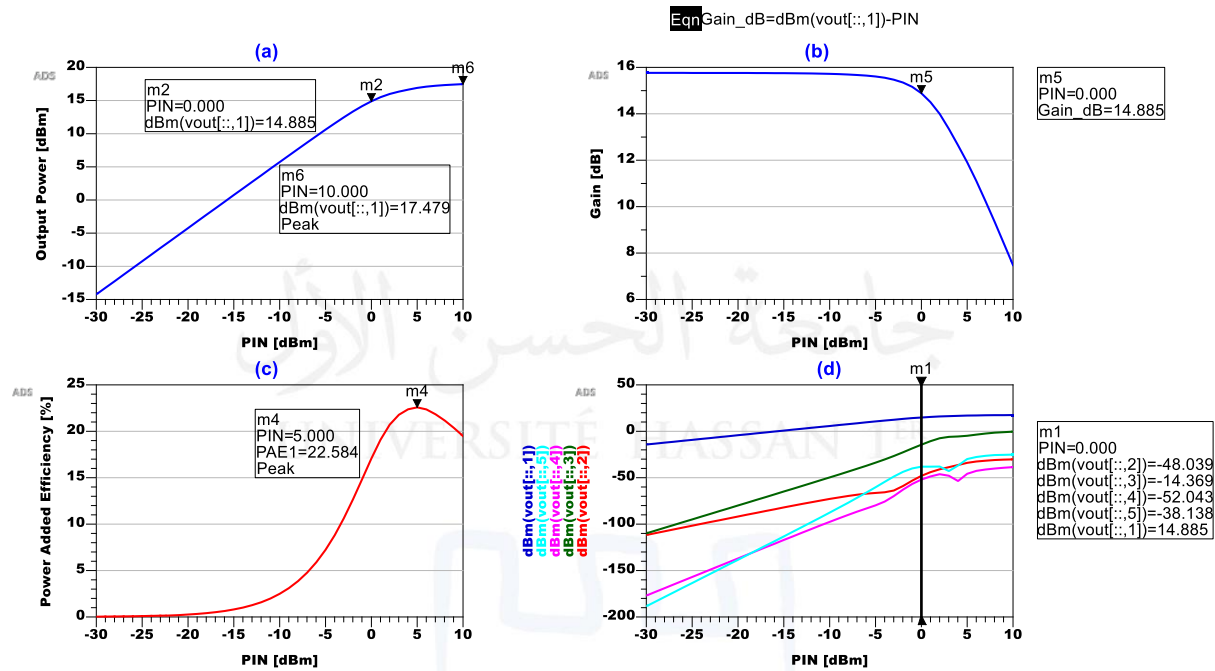


Figure 3. 31: La figure de la gauche: la puissance de sortie pour les cinq premiers harmoniques, la figure de la droite : la puissance de sortie en fonction du temps

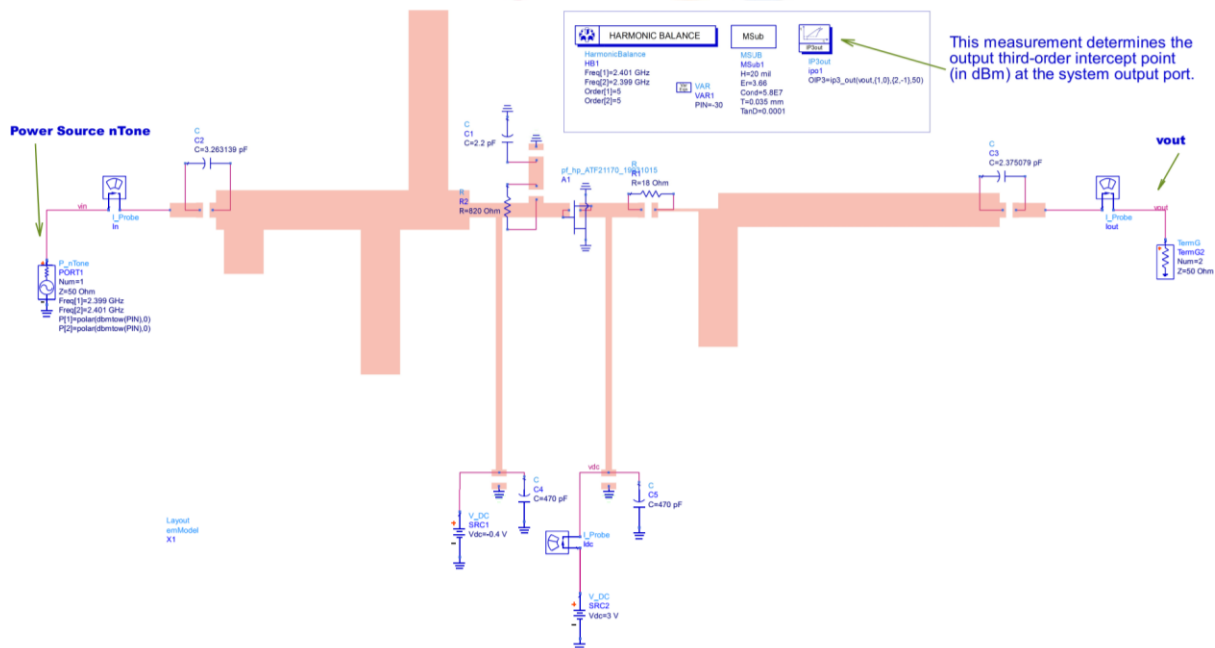
Après avoir analysé la réponse du LNA proposé pour une seule puissance d'entrée (-30 dBm) comme indiqué ci-dessus, l'étape suivante consiste à effectuer une autre simulation dans laquelle un balayage de puissance est utilisé de -30 dBm à 10 dBm. Les résultats obtenus sont présentés dans la figure 3.32.

A partir de la figure 3.32, nous obtenons une puissance de sortie saturée d'environ 17.5 dBm, ce qui donne 56.2 mW avec un point de compression 1-dB en entrée P_{i-1dB} de 0 dBm et en sortie P_{o-1dB} de 14.88 dBm comme nous pouvons le voir dans ladite figure. Par conséquent, nous atteignons notre objectif mentionné dans le cahier des charges susmentionné. D'autre part,

en termes d'efficacité énergétique ajoutée, le LNA proposé atteint un PAE maximale de 22.5%. A titre d'information supplémentaire, la figure 3.32(d) montre l'évolution des cinq premiers harmoniques en fonction de puissance d'entrée.



A ce stade, il nous reste juste une seule étape à valider afin de terminer le processus de caractérisation de notre LNA, qui est la validation de la distorsion d'intermodulation. En effet, on parle de l'intermodulation lorsqu'un système RF engendre des signaux à des fréquences non harmoniques (en sus des harmoniques). En RF, l'existence des termes d'intermodulation présente un problème lorsqu'ils sont proches des fondamentaux, car il est difficile de les éliminer par filtrage. Typiquement, l'intermodulation d'ordre 3 est généralement utilisée pour mesurer la distorsion.



En fait, l'intermodulation d'ordre 3 est caractérisée par le point d'interception d'ordre 3 ou IP3. Ce dernier permet de comparer la linéarité de différents circuits RF. Plus grande est l'IP3, meilleur est la linéarité.

Alors, afin de déterminer ladite IP3, nous allons configurer une simulation non-linéaire avec un signal d'entrée « deux tons » aux fréquences $f_1 = 2.399 \text{ GHz}$ et $f_2 = 2.401 \text{ GHz}$ (avec un décalage de 1 MHz entre les deux fréquences) et une puissance P_{in} de -30 dBm en entrée du LNA proposé. Egalement, à partir de la palette de mesures (au niveau de l'ADS), nous utilisons $IP3_{out}$ pour déterminer le point d'interception du 3^{ème} ordre de sortie (en dBm). Le circuit adopté pour cette simulation est illustré dans la figure 3.33 ainsi que les résultats de simulation obtenus sont affichés au niveau de la figure 3.34.

En excitant notre circuit par un signal d'entrée « deux tons » aux fréquences f_1 et f_2 , nous obtenons en sortie les harmoniques de f_1 et f_2 et des termes d'intermodulation aux fréquences $f_1 \pm f_2$; $2f_1 \pm f_2$; $2f_2 \pm f_1$; etc. comme nous pouvons le remarquer dans la figure 3.34. Nous nous intéressons en effet pour les termes d'intermodulation d'ordre 3 ou IM3 ($2f_1 \pm f_2$; $2f_2 \pm f_1$) parce qu'ils sont les plus significatifs du fait de leur proximité avec les fondamentaux comme illustrée dans la figure ci-dessus. Avec une puissance d'entrée de -30 dBm, nous obtenons une puissance en sortie de -14.25 dBm pour la fondamentale, et -97.55 dBm pour les termes d'IM3. Comme nous pouvons le constater, la puissance des termes d'IM3 est très faible par rapport à la fondamentale, ce qui est un bon indice. De plus, le point d'interception d'ordre 3 en entrée est déterminé à 11.113 dBm, tandis que celle de sortie est déterminé à 27.42 dBm, ce qui est au-dessus de nos attentes mentionnés dans le cahier des charges susmentionné.

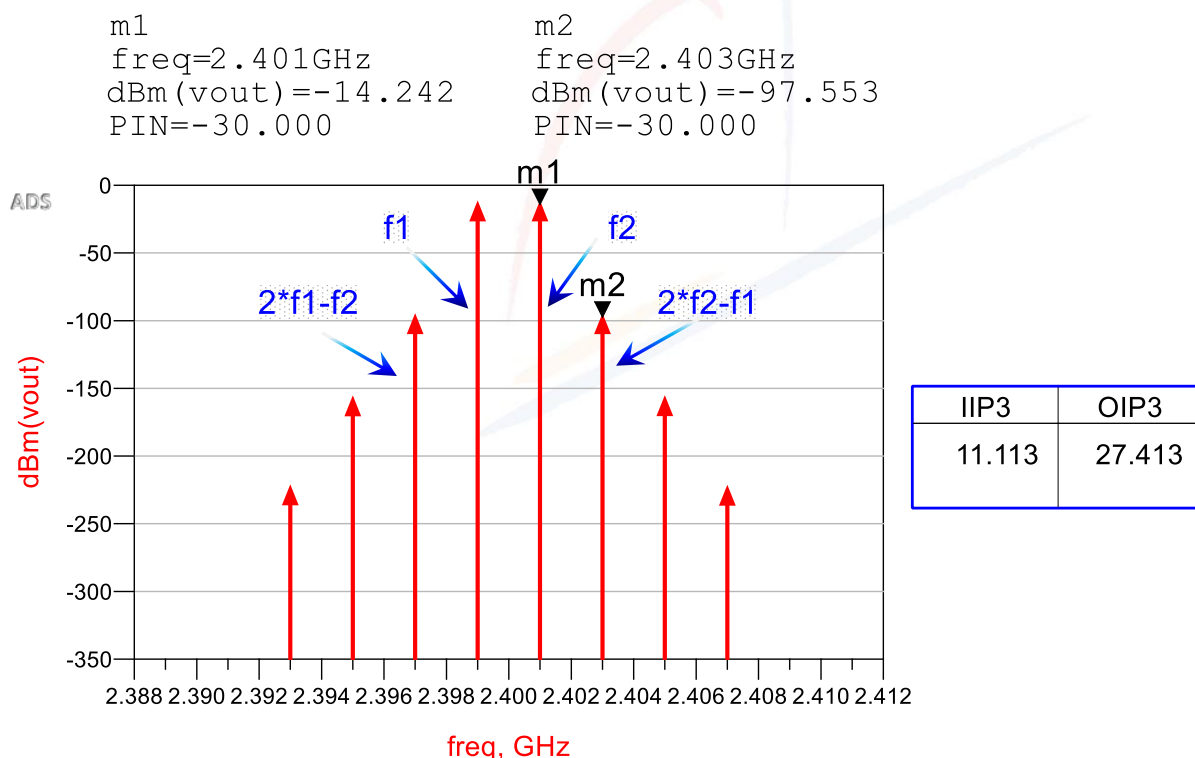


Figure 3. 34: Résultats de simulation non linéaire "2-Tone": les produits d'intermodulation à gauche (en rouge), les points d'interception d'ordre 3 à droite (d'entrée et de sortie)

3.2.8. EM-Circuit Excitation

L'objectif principale de cette sous-section est de comprendre comment notre structure fonctionne en utilisant EM-Circuit Excitation dans l'ADS. En effet, cette fonction nous permet

de visualiser la distribution des courants de surface ainsi que le champ lointain du modèle EM/Co-simulation utilisé. Cependant, dans le présent travail, nous ne nous intéressons pas à visualiser le champ lointain, car nous ne concevons aucune antenne ou quoi que ce soit du genre, c'est juste un LNA. Par conséquent, nous ne nous intéressons qu'à la distribution des courants de surface. Alors, durant le paramétrage de l'excitation du LNA proposé, on ne va pas procéder par l'excitation manuelle, car, comme nous pouvons le voir sur la figure 3.35, si nous excitons manuellement la structure à partir du port 1, ladite excitation ne va pas propager à cause du gap correspond au condensateur SMD. Il convient de noter que la couleur de distribution du courant passe du bleu comme valeur minimale au rouge comme valeur maximale.

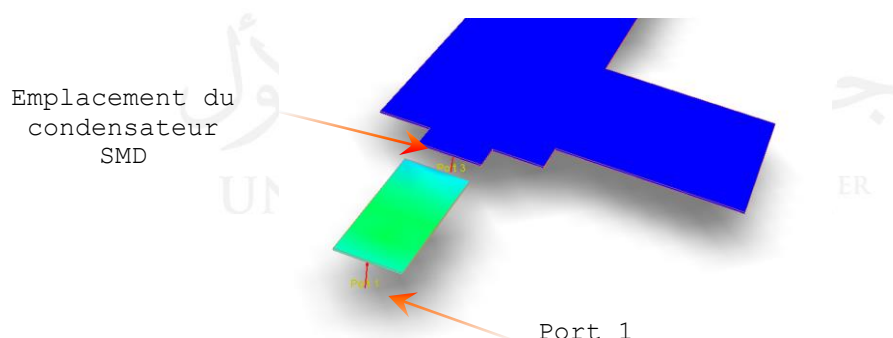


Figure 3. 35: problème d'excitation manuelle du LNA à partir du port 1

Alors, afin de visualiser correctement les profils de courant tout en détournant le problème d'excitation causé par l'emplacement des composants SMD, « l'excitation extraite » a été utilisée. Dans ce cas, on excite notre LNA en utilisant les données d'excitation extraites depuis la simulation HB. A la fréquence DC (0 GHz), le seul courant visualisé sur la structure est le courant de drain ; le courant de grille n'est pas visualisé car il est très faible par rapport au courant de drain comme le montre la figure 3.36.

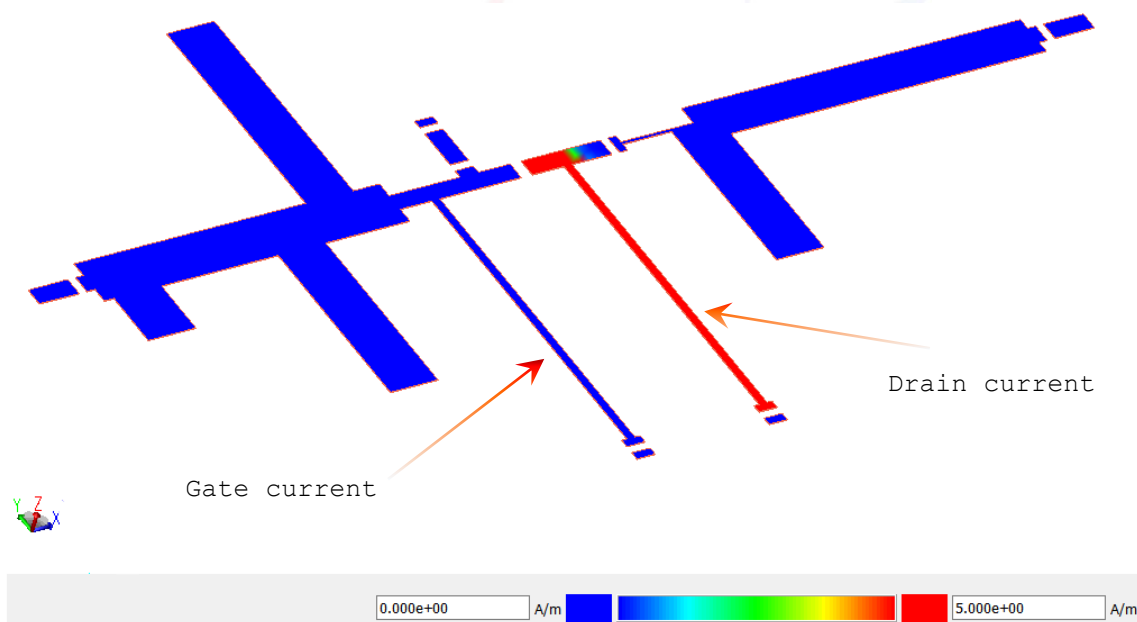


Figure 3. 36: Distribution des courants à la fréquence DC (0 GHz)

Par contre, à la fréquence fondamentale, qui est la 2.4 GHz, avec une puissance d'entrée de -20 dBm, les profils de courant visualisés sur la structure du LNA proposé sont figurés dans la figure 3.37.

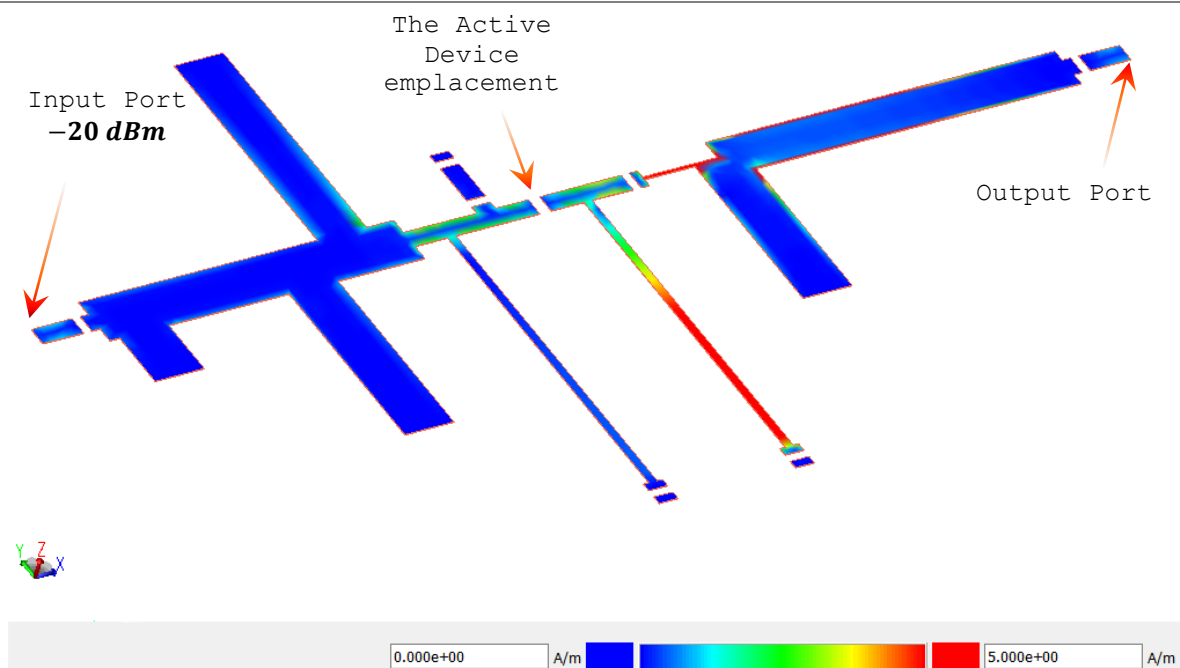


Figure 3.37: Distribution des courants à 2.4 GHz avec une puissance d'entrée de -20dBm

Comme nous pouvons le voir, les profils de courant visualisés à la sortie du LNA ont une densité de puissance plus grande que celle des profils de courant visualisés en entrée. Ceci en raison du gain de transistor utilisé. Alors, avec une excitation de -20dBm en entrée du LNA, nous obtiendrons environ - 5dBm à la sortie, ce qui engendre plus de propagation de courant à la sortie du LNA.

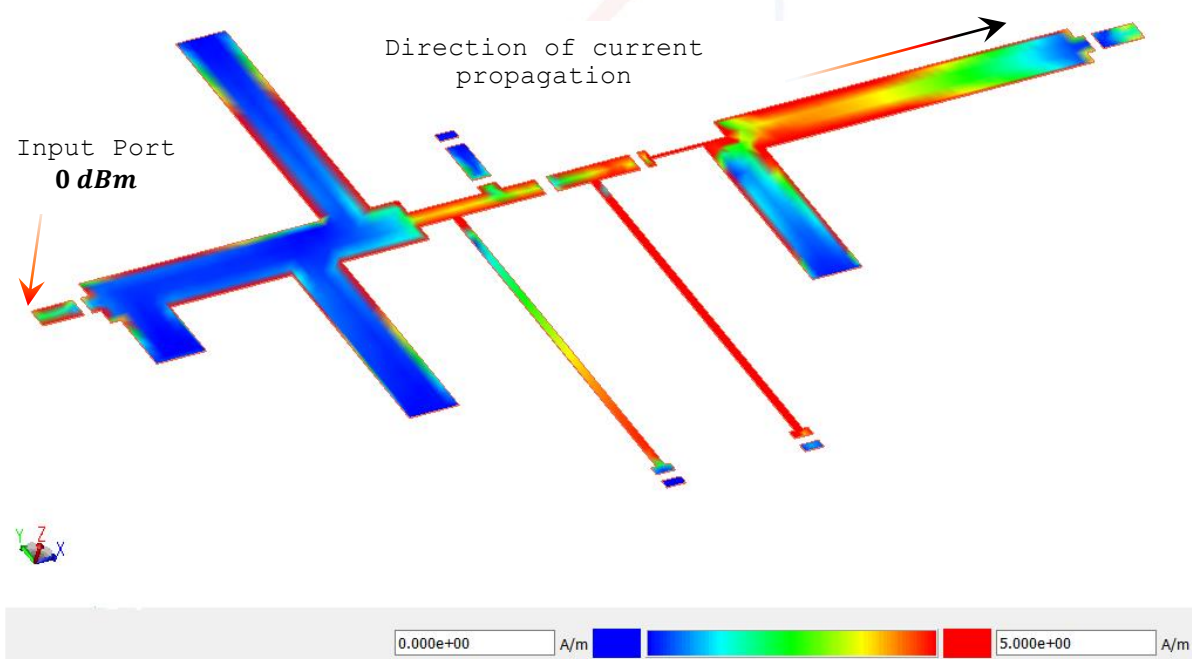
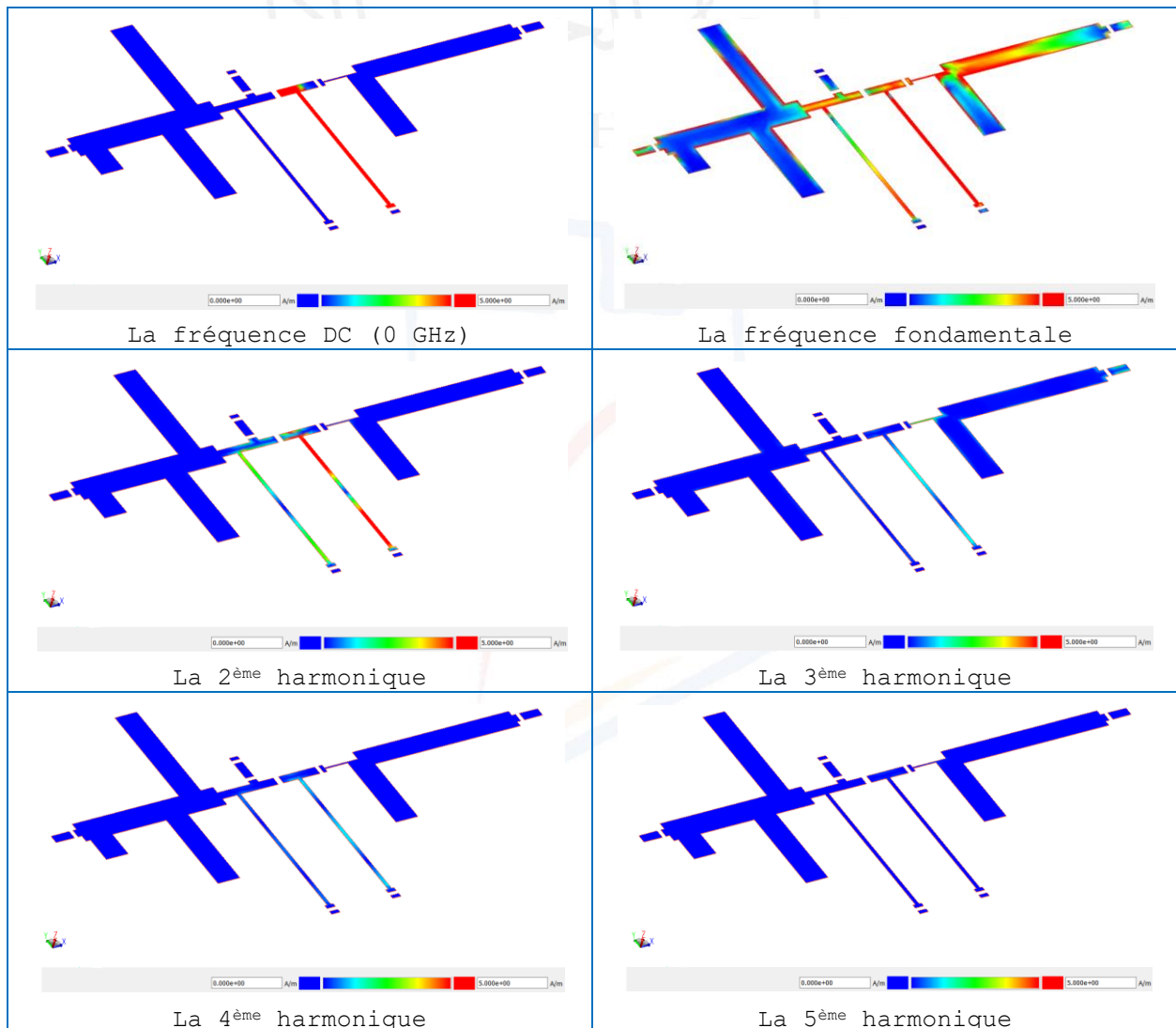


Figure 3.38: Distribution des courants à 2.4 GHz avec une puissance d'entrée de 0 dBm

Cependant, comme la puissance d'entrée augmente, nous obtenons de plus en plus de propagation de courant. Par exemple, à 2.4 GHz, nous obtenons la distribution de courant illustrée à la figure 3.38. En général, la visualisation des profils de courant est une technique très utile pour étudier la résonance indésirable à un certain niveau de puissance ou une certaine band de fréquence.

Le tableau ci-dessus regroupe la réponse du LNA proposé en termes de profils de courant en fonction de la fréquence pour une puissance d'entrée de 0 dBm. Comme prévu, pour la deuxième harmonique, tout le courant est absorbé par le réseau de polarisation, ce qui confirme notre affirmation citée ci-dessus concernant le comportement du circuit de polarisation à la deuxième harmonique. Comme il est déjà indiqué, les réseaux de polarisation proposés sont basés sur une ligne microstrip ayant une longueur de $\lambda/4$ à la fréquence fondamentale (2.4 GHz). A la deuxième harmonique, cette ligne $\lambda/4$ se comporte comme une ligne $\lambda/2$. Pour les harmoniques d'ordre 3, 4 et 5, la quantité de courant propagé est très faible comme indiqué dans le tableau ci-dessus.

Tableau 3. 7: La distribution de courant pour la fréquence DC (0 GHz), la fondamentale et les premiers 5 harmoniques pour une puissance d'entrée de 0 dBm.



3.2.9. Benchmarking : Comparaison des performances avec des travaux récemment publiés & LNAs commercialisés

Le tableau ci-après compare les performances du LNA proposé avec des travaux récemment publiés ainsi qu'avec des LNA commercialisés.

Tableau 3. 8: Comparaison des performances du LNA proposé avec des travaux récemment publiés (*) et des LNA commercialisés (◇)

	[12] (◇)	[13] (◇)	[14] (◇)	[15] (*)	[16] (*)	[17] (*)	[18] (*)	LNA proposé
Freq. [GHz]	2.4 → 2.5	2.4 → 2.5	2.4 → 2.5	2.4 & 5.2	2.45	2.4	2.4	2.25 → 2.55
(S21) [dB]	13 15	13.0 14.5	14	14.3 15.9	26.48	23.9	15	15.5 17.2
(S11) [dB]	-10 -6	-9	< -30	-14 -12.8	-5	-15.0	-11 -9	-17 -15
(S22) [dB]	-10 -6	-12	< -20	-	-18.82	-7	-21 -15	-20 -15
(S12) [dB]	-22 -18	-20	-20	-	-52	-	-25 -20	-21.5 -21
NF [dB]	1.1 1.5	1.3 1.5	1.55	1.8 2.7	1.044	5.6	2.6	0.95 1.06
IIP3 [dBm]	9	7	3	-9	5	-5.8	-13	11.11
OIP3 [dBm]	-	-	-	0	4	18.0	0	27.41
P_{i-1dB} [dBm]	0	-1.5	-	-	-	-22.0	-	0
P_{o-1dB} [dBm]	15	-	-	-	-	-	-	14.88
P_{out} [dBm]	-	-	9	2.25	6.52	0	-10	17.47

Comme nous pouvons le constater d'après le tableau ci-dessus, notre LNA est bien positionné que ce soit par rapport aux travaux récemment publiés ou par rapport des LNA commercialisés. En effet, les techniques d'adaptation d'impédance déployées dans la conception du LNA proposé permettent d'atteindre d'excellentes performances en termes de coefficients de réflexion (en entrée et en sortie), gain petit signal (S21) et la transmission inverse (S12). D'autre part, grâce aux circuits de polarisation et de stabilité proposés, notre LNA montre d'excellents résultats en termes de figure de bruit et de stabilité par rapport aux références figurées dans le tableau 3.8. De plus, les résultats obtenus en termes de puissance de sortie, la compression du gain et la distorsion d'intermodulation promeuvent le positionnement du LNA proposé par rapport aux autres LNAs.

4. Conclusion

Dans ce chapitre, l'étude et la conception d'un amplificateur faible bruit RF a été proposée. En effet, le processus de conception est divisé en trois parties. Dans la première partie, nous avons commencé par l'étude DC afin de fixer le point de polarisation optimal qui permet d'atteindre les objectifs cibles définis au niveau du cahier des charges de départ. Ensuite, nous avons passé à la conception du circuit de polarisation et celle de stabilité afin de garantir une polarisation adéquate au dispositif actif utilisé tout en assurant une stabilité inconditionnelle le long de notre bande de fréquence de fonctionnement (2.25GHz ~ 2.55GHz). Après la validation de la première partie, nous avons passé à la deuxième partie en commençant par une étude préliminaire des exigences d'adaptation d'impédance. Cette étude permet de déterminer les impédances d'entrée et de sortie de notre circuit de départ après l'intégration des réseaux de polarisation et de stabilité. En fait, les circuits d'adaptation d'impédance ont été conçu en se basant sur ces impédances. Alors, après avoir conçu toutes les parties constituant notre LNA y

compris les circuits de polarisation, de stabilité et d'adaptation d'impédance, nous avons passé à la simulation petits signaux de point de vue schématique et la validation des résultats obtenus par la EM-Circuit Co-Simulation. Cependant, la troisième partie a été consacrée pour la simulation non-linéaire et la visualisation des profils de courant de la structure proposée. En effet, la simulation non linéaire a été effectuée dans le but de caractériser notre LNA en termes de puissance de sortie, de PAE, de point de compression de gain et de point d'interception du 3^{ème} ordre, tandis que la visualisation des profils de courant a été réalisée en utilisant la fonction EM-Circuit Excitation disponible au sein de l'ADS.

Le LNA proposé a été conçu pour fonctionner dans la bande de fréquence allant de 2.25GHz jusqu'à 2.55GHz. Il est basé sur un transistor faible bruit, qui est l'ATF21170. Ce dernier est un transistor GaAs FET ayant une bande passante opérationnelle allant de 0.5GHz jusqu'à 6 GHz. Le substrat utilisé était le Rogers RO4350.

Les techniques déployées dans ce travail en termes de polarisation, de stabilité et d'adaptation d'impédance, permettent d'atteindre les objectifs définis au niveau du cahier des charges de départ, et parfois, plus que prévu dans ledit cahier des charges. En fait, en termes de performances d'adaptation, nous avons pu atteindre d'excellents résultats avec des coefficients de réflexion en entrée et en sortie inférieurs à -15dB sur toute la bande de fréquence de fonctionnement, un gain plat élevé varie entre 15.5dB et 17.2dB et un coefficient de transmission inverse inférieur à -20dB sur toute la bande passante fonctionnelle. En plus, en termes de stabilité, grâce au réseau de stabilité proposé, nous avons pu atteindre une stabilité inconditionnelle sur toute la bande de fréquence opérationnelle du transistor utilisé (qui est entre 0.5GHz et 6 GHz). Lesdites techniques nous permettent également d'obtenir une très faible figure de bruit, plate, varie entre 0.95dB et 1.1dB. En termes de performances non-linéaires, la configuration proposée permet d'obtenir une puissance de sortie (saturée) élevée de 17.5dBm, qui est l'équivalent de 56.2mW, avec une efficacité énergétique ajoutée (PAE) de 22.58%. Finalement, le point de compression 1-dB est déterminé à 0dBm en entrée et 17.47 dBm en sortie, tandis que le point d'interception du 3^{ème} ordre (IP3) est déterminé à 11.11 dBm en entrée, et 27.41 dBm en sortie.

Dans l'ensemble, dans ce travail, nous avons pu concevoir un amplificateur RF faible bruit travaillant autour de la bande ISM, avec d'excellentes caractéristiques. Comparé avec des LNAs commercialisés et d'autres récemment publiés, le LNA proposé montre d'excellentes performances que ce soit en termes d'adaptation d'impédance, de stabilité ou de simulation non linéaire. Un amplificateur comme celui-ci présenté dans ce chapitre sera plus approprié pour les applications fonctionnant autour de la bande ISM.

5. Références

- [1]. N.A. Shairi et.al. "Adjacent channel rejection analysis due to channel select filter in RF super heterodyne receiver of WLAN IEEE 802.11a", In *Research and Development (SCORED)*, IEEE Student Conference, pp 140–143, Dec 2012.
- [2]. L. Bi, et.al, "An AM super heterodyne receiver for wide-input weak signals at 200 MHz–400 MHz", 11th IEEE International Conference on Anti-counterfeiting, Security, and Identification (ASID), 2017, pp. 183-186.
- [3]. N. S. A. Arshad et.al, "Six-port demodulator in homodyne direct conversion receiver", 2nd International Conference on Electronic Design (ICED), 2014, pp. 499-504.
- [4]. W. Namgoong, "DC-offset and 1/f noise effects on AC-coupled direct-conversion receiver", In *Circuits and Systems, Proceedings of the 44th IEEE 2001 Midwest Symposium on*, pages 886–889 vol.2, 2001.
- [5]. J. Tubbax, B. et.al. "Compensation of IQ imbalance and phase noise in OFDM systems". *Wireless Communications, IEEE Transactions on*, vol. 4, no. 3, pages 872–877, May 2005.

- [6]. H. Okuni, et.al, "A Direct Conversion Receiver with Fast Settling DC Offset Canceller" In Personal, Indoor and Mobile Radio Communications, IEEE 18th International Symposium on, pages 1–5, Sept 2007.
- [7]. C.-C. Meng, et.al, "2.4/5.7-GHz CMOS Dual-Band Low-IF Architecture Using Weaver Hartley Image Rejection Techniques", Microwave Theory and Techniques, IEEE Transactions on, vol. 57, no. 3, pages 552–561, March 2009.
- [8]. Bo Zhao, et.al, "A low power IF circuit with 5-dB minimum input SNR for GFSK low-IF receivers", In Consumer Electronics (ICCE), IEEE International Conference, pages 17–18, 2011.
- [9]. Bing Li et.al. "A High Image-Rejection SC Quadrature Bandpass DSM for LowIF Receivers". Circuits and Systems I : Regular Papers, IEEE Transactions, vol. 61, no. 1, pages 92–105, Jan 2014
- [10]. Pozar, David M, "Microwave Engineering". Hoboken, NJ: Wiley, 2012. APA. Pozar, David M. (2012).
- [11]. M. L. Edwards et.al, "A new criterion for linear 2-port stability using a single geometrically derived parameter", IEEE Transactions on Microwave Theory and Techniques, vol. 40, no. 12, pp. 2303-2311, Dec. 1992.
- [12]. SKY65405-21, "2.4 GHz Low Noise Amplifier", skyworks Inc.
<https://www.skyworksinc.com/Products/Amplifiers/SKY65405-21> (last visit: 23/10/2021)
- [13]. SKY65971-11, "2 GHz, 256 QAM Low-Noise Amplifier", Skyworks Inc.
<https://www.skyworksinc.com/Products/Amplifiers/SKY65971-11> (last visit: 23/10/2021)
- [14]. SST12LN01, "2.4-2.5 GHz Low-Noise Amplifier", Silicon Storage Technology, Inc.
<http://ww1.microchip.com/downloads/en/DeviceDoc/S71329.pdf> (last visit: 23/10/2021)
- [15]. H. Khosravi, et.al, "A Low Power, High Gain 2.4/5.2 GHz Concurrent Dual-Band Low Noise Amplifier", IEEE 9th Annual Computing and Communication Workshop and Conference (CCWC), 2019, pp. 0788-0792
- [16]. P. K. Verma et.al, "A low power high gain low noise amplifier for wireless applications", 2015 Communication, Control and Intelligent Systems (CCIS), 2015, pp. 363-367
- [17]. S. A. Z. Murad, et.al, "High gain 2.4 GHz CMOS low noise amplifier for Wireless Sensor Network Applications", 2013 IEEE International RF and Microwave Conference (RFM), 2013, pp. 39-41
- [18]. J. -Y. Hsieh et.al, "A 0.4-V High-Gain Low-Noise Amplifier Using a Variable-Frequency Image-Rejection Technology", IEEE Microwave and Wireless Components Letters, 2021.

CHAPITRE 4

Conception d'un Amplificateur de Puissance GaN en Utilisant la Technique "Load-Pull"

1. Aperçu

Un amplificateur de puissance (PA) est un composant essentiel, jouant un rôle clé dans la réalisation de nombreux systèmes RF. Les applications du PA couvrent un large éventail de domaines [1], parmi lesquels les télécommunications, les radars [2-4], la guerre électronique, le chauffage [5,6], l'imagerie micro-ondes dans le domaine médical, etc. Compte tenu de ces domaines extrêmement diversifiés, les spécifications du PA peuvent être très différentes en termes d'exigences opérationnelles, technologiques et de conception.

Dans le cas d'un système de communication sans fil, les amplificateurs de puissance se trouvent dans la chaîne de transmission comme on peut le voir sur la figure 4.1. Ils constituent l'étape d'amplification finale avant la transmission du signal et doivent donc produire suffisamment de puissance de sortie pour surmonter les pertes de canal entre l'émetteur et le récepteur.

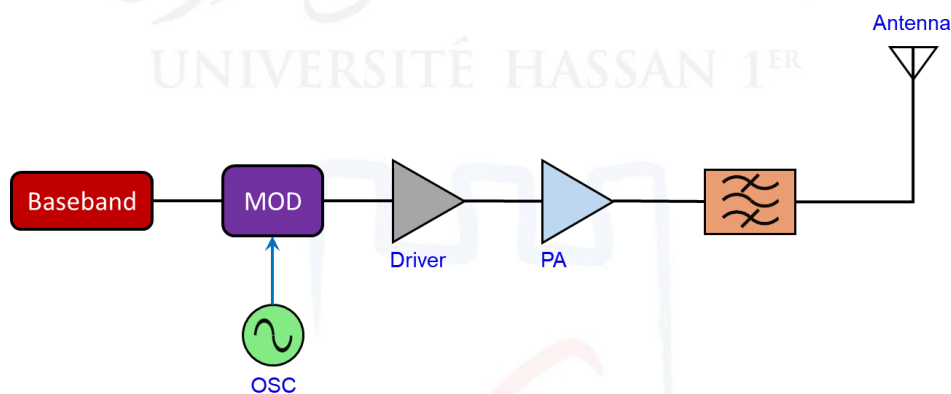


Figure 4. 1: Schéma bloc d'un simple émetteur

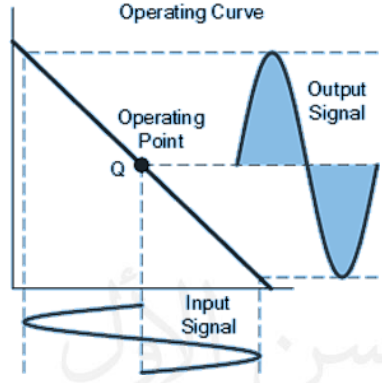
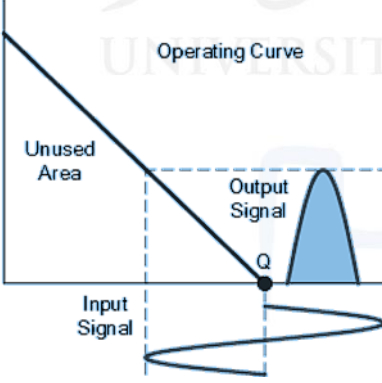
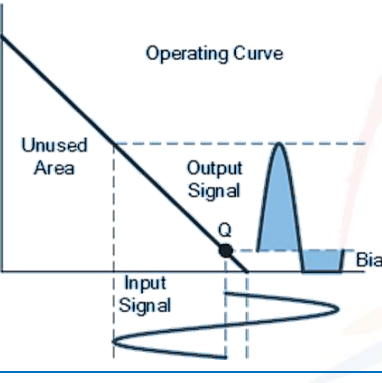
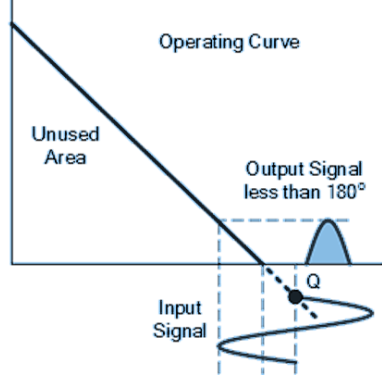
Un amplificateur de puissance est généralement le principal consommateur d'énergie dans une chaîne de transmission. Une exigence de conception majeure est l'efficacité avec laquelle l'amplificateur de puissance peut convertir le courant DC en puissance RF à la sortie. Notez que l'efficacité se traduit soit par des coûts d'exploitation bas (par exemple, une station de base cellulaire) soit par une durée de vie de la batterie plus longue (par exemple, un smartphone). Une autre exigence importante est la linéarité du PA, la relation entrée/sortie doit être linéaire afin de préserver l'intégrité du signal. Cependant, la conception des PAs implique souvent un compromis entre l'efficacité et la linéarité.

1.1. Classes de fonctionnement

Les classes de fonctionnement d'un amplificateur de puissance ont été traitées en détail dans le chapitre 1. Cependant, dans ce paragraphe nous allons citer juste un petit rappel qui nous servi à comprendre la classe de fonctionnement de notre PA.

En effet, un PA de classe A offre une haute linéarité et un gain élevé. Dans cette classe, l'étage de sortie est toujours en conduction, et par conséquent, l'efficacité maximale (théorique) que nous pouvons obtenir est de 50%. Dans le cas d'une puissance d'entrée élevée, un PA de classe A est susceptible aux problèmes de surchauffe. Cependant, un PA de classe B peut fournir une efficacité théorique allant jusqu'à 78%, mais il est moins linéaire par rapport à un amplificateur de classe A. Le tableau ci-après résume les caractéristiques de chaque classe.

Tableau 4. 1: Classes de fonctionnement d'un PA

Classe	Caractéristiques
A	 • Gain élevé & Haute Linéarité • L'étage de sortie est toujours en conduction • Faible efficacité • Conduction complète (360°) • Problèmes de surchauffe • Efficacité théorique maximale de ~50%
B	 • Moins susceptible aux problèmes de surchauffe par rapport à la classe A • Moins linéaire par rapport à la classe A • Courant de polarisation DC ~0 • Push pull design • Problème de distorsion croisée • Efficacité théorique de ~78%
AB	 • Combinaison entre classe A et classe B • Le dispositif est polarisé juste au-dessus de Cut-off point • Le dispositif est en état de conduction entre 180° et 360° selon le point de polarisation. • Efficacité théorique ~50-60%
C	 • Haute efficacité théorique ~80% • Très faible linéarité & forte distorsion • Angle de conduction inférieure à 180° (généralement autour de 90°) • Courant de polarisation DC ~0 • Problème de distorsion croisée

D'autre part, il existe autres classes de fonctionnement tel que la classe D/E/F. Dans ces classes, le dispositif actif est intentionnellement poussé en saturation à l'aide d'une onde carrée. Cela évite l'exploitation de la région linéaire et permet de faire fonctionner le dispositif actif

uniquement dans le régime de commutation. La commutation non linéaire (on/off) produit un angle de conduction autour de 0, et permet d'avoir une efficacité théorique de 100% comme indiqué dans la figure 4.2.

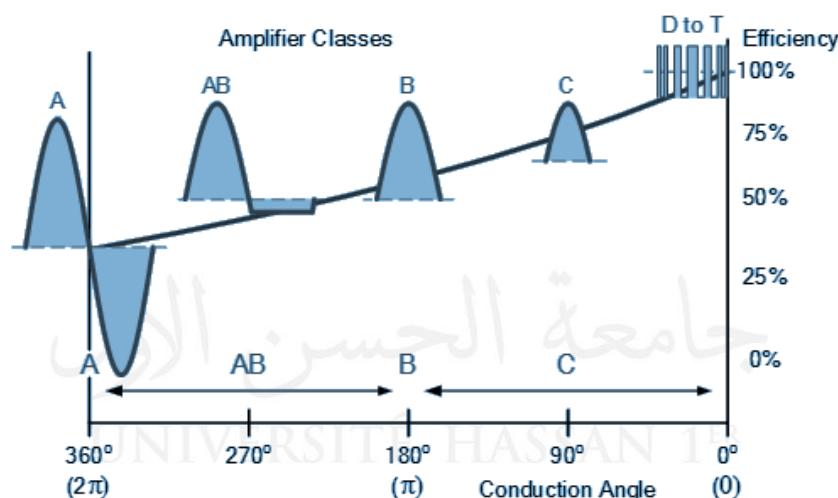


Figure 4. 2: Les classes de fonctionnement d'un PA en fonction de l'angle de conduction et l'efficacité

1.2. Le besoin d'un modèle non linéaire du dispositif actif

Une conception pratique d'un amplificateur de puissance implique à la fois l'utilisation des outils de conception non linéaires et la disponibilité d'une description non linéaire adéquate du dispositif actif, souvent présentée sous la forme d'un modèle de circuit équivalent. En général, la fiabilité du modèle non linéaire est la responsabilité du vendeur. C'est lui qui est chargé de fournir un bon modèle non linéaire aux concepteurs.

Il existe de nombreuses manières en vue d'obtenir un modèle non linéaire d'un dispositif actif parmi lesquels :

- SPICE modèle
- Carte de modèle non linéaire (comme Curtice Cubic, Statz, BSIM, etc.)
- Design kit pour ADS contenant les modèles non linéaires (généralement crypté)
- Nous pouvons développer nos propres modèles non linéaires à l'aide des outils tels que Keysight ICCAP

1.3. A propos des transistors GaN (Gallium Nitride)

L'une des caractéristiques les plus importantes de la technologie GaN est la densité de puissance élevée. Cela permet non seulement la production des dispositifs plus petits avec la même puissance de sortie, mais fournit également une impédance beaucoup plus élevée. Une impédance plus élevée permet une adaptation plus facile tout en éliminant le coût et la complexité supplémentaires nécessaires pour d'autres dispositifs conventionnels comme les dispositifs GaAs.

De plus, les propriétés à haute tension réduisent le besoin de conversion de tension, ce qui permet d'atteindre une haute efficacité, entraînant une économie d'énergie et une réduction des coûts de refroidissement du système. D'autre part, le fonctionnement à haute fréquence des dispositifs GaN ajoute également un avantage en termes de la bande passante requise.

1.4. Aperçu sur la technique Load-Pull

Durant la conception d'un amplificateur de puissance, le comportement non linéaire du dispositif actif joue un rôle critique comme indiqué ci-dessus. En particulier, il est nécessaire de connaître la réponse du dispositif actif à des niveaux de puissance d'entrée élevés afin de concevoir de manière optimale les réseaux d'adaptation d'impédance en entrée et en sortie.

En fait, dans des conditions linéaires, la caractérisation d'un dispositif actif est généralement effectuée en termes de paramètres S ou de toute autre forme équivalente [7,8]. Cependant, l'efficacité de telle caractérisation échoue lors de la description du comportement du circuit dans des conditions de fonctionnement à grand signal. Dans ce dernier cas, des phénomènes non linéaires surviennent au niveau du dispositif actif, générant des intermodulations, des distorsions harmoniques, des ACPR (Adjacent Channel Power Ratio) et de nombreux autres effets non linéaires. De plus, les performances de l'appareil dépendent fortement non seulement du point de polarisation, mais également de la puissance d'entrée du circuit (c'est-à-dire du niveau du signal de commande). Dans ce contexte, les techniques qui caractérisent quantitativement les performances du dispositif par rapport à la fois aux impédances de source et/ou celles de charge sont appelées techniques « source/load-pull » [9].

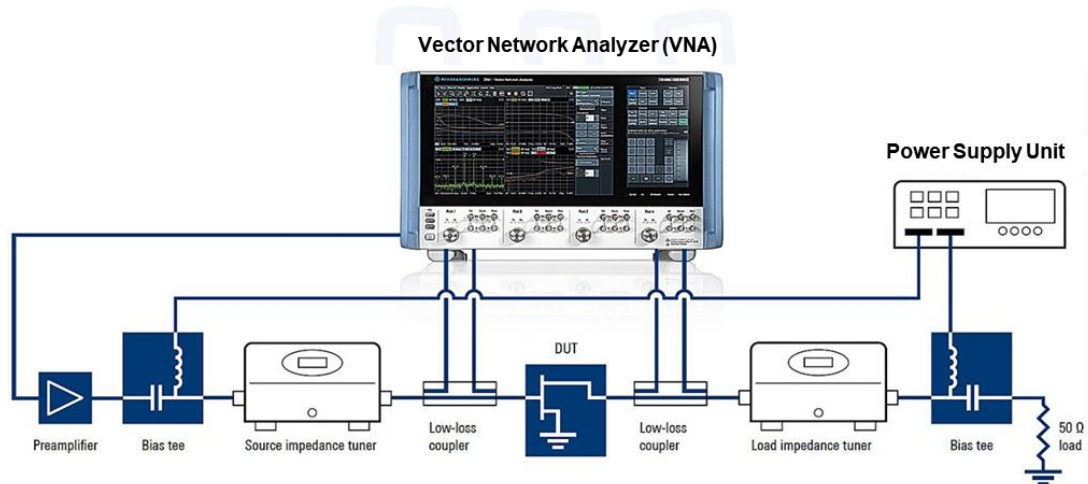


Figure 4. 3: Configuration de base de mesure "load-pull" pour un dispositif sous test (DUT)

En effet, la technique « load-pull » consiste à faire varier l'impédance de charge du dispositif sous test (DUT), tout en mesurant simultanément les performances du DUT à différents niveaux de puissance d'entrée, tandis que dans « source-pull », l'impédance de source qui varie. La figure 4.3 montre une configuration de base de mesure « load-pull » pour un DUT.

Imaginons que nous voulions concevoir un amplificateur de puissance, qui n'est pas intrinsèquement un dispositif 50Ω. Cependant, l'environnement ciblé est spécifiquement un système 50Ω, alors un circuit d'adaptation d'impédance approprié est nécessaire.

En revanche, la performance de cet amplificateur dépend fortement de l'impédance de charge. En utilisant la technique « load-pull », nous pouvons caractériser notre amplificateur en utilisant différentes impédances de source et de charge, puis nous l'optimisons pour la puissance de sortie (P_{out}), le gain, et l'efficacité de puissance ajoutée (PAE). Cela permet de concevoir des circuits d'adaptation de haute performance.

En général, en utilisant le « load-pull », les performances de l'amplificateur de puissance

sont évaluées en fonction des terminaisons d'entrée et de sortie, du point de polarisation et de la puissance d'entrée. Les résultats sont ensuite généralement représentés en rapportant sur l'abaque de Smith les courbes de niveau de contour pour le paramètre sélectionné (par exemple, P_{out} , PAE, IMD, etc) comme nous pouvons le voir sur la figure 4.4.

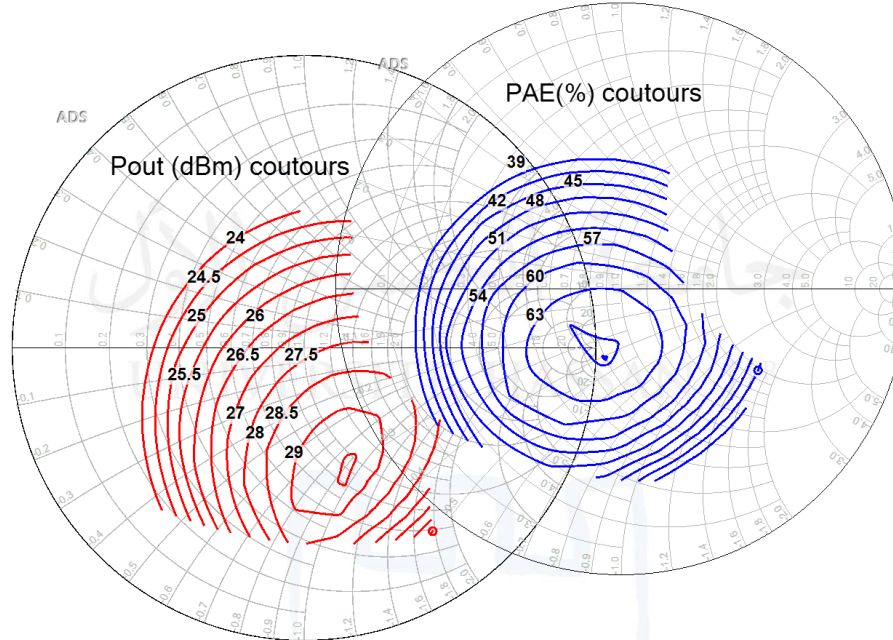


Figure 4. 4: Profils de puissance de sortie (P_{out}) end dBm et de l'efficacité ajoutée (PAE) en %

Généralement, afin d'avoir plus d'efficacité, les amplificateurs opèrent à proximité de la compression. Cependant, les paramètres S de petits signaux classiques ne décriraient pas de manière fiable le comportement non linéaire du dispositif sous test. Néanmoins, nous avons plutôt besoin d'une extraction de grands signaux et d'impédances de charge sans adaptation 50Ω , afin de bien caractériser le comportement non linéaire du DUT.

Comme il est susmentionné, la technique « load-pull » repose sur la variation flexible de l'impédance de charge de l'amplificateur sous test. Cependant, le principal paramètre à modifier durant la mesure n'est ni la fréquence, ni la tension de polarisation, mais plutôt l'impédance présentée que ce soit à l'entrée ou à la sortie de l'amplificateur sous test aux fréquences fondamentale et harmonique.

D'autre part, plusieurs classifications sont possibles pour catégoriser les différentes stratégies de la technique « source/load-pull ». En fait, il existe différentes approches pour modifier et contrôler correctement les impédances à présenter au dispositif actif, ce qui conduit à une première classification en deux classes [10]: dans la première, connue sous le nom de « load-pull » passive, les impédances sont modifiées en utilisant des réseaux passifs ayant des composants passifs variables, par exemple, plusieurs stubs ou « slug tuners » [11-14], tandis que, dans la seconde classe, connue comme « load-pull » active, un signal auxiliaire, généralement lié d'une manière ou d'une autre à la même source de test, est utilisé pour générer correctement une impédance de charge ou un coefficient de réflexion donné. [15].

En tant qu'une classification supplémentaire, tenant compte du comportement non linéaire du dispositif actif, et donc des phénomènes de génération des composantes harmoniques qui en résultent, la technique « load-pull » peut être effectuée soit à la fréquence fondamentale uniquement (c'est-à-dire en contrôlant les valeurs de l'impédance de charge en

fonction de la fréquence porteuse uniquement), soit aux fréquences harmoniques (c'est-à-dire en contrôlant les valeurs de l'impédance de charge en fonction d'une ou de plusieurs fréquences harmoniques de la porteuse) [16-21].

Pour conclure cette classification, la troisième classe de la technique « load-pull » repose sur l'utilisation des techniques scalaires ou vectorielles et d'instruments de mesure. Dans le premier cas, des wattmètres et/ou des analyseurs de spectre sont généralement adoptés [22,23], tandis que dans le second cas, un analyseur vectoriel de réseau (VNA) ou un échantillonnage rapide est obligatoire [24,25]. Evidemment, les techniques d'étalonnage à adopter dans les deux cas sont également différentes, ainsi que la précision qui en résulte pour les deux approches (plus élevé pour l'approche vectorielle).

2. Etude et conception de l'amplificateur de puissance proposé

Dans cette section, l'étude, le design et la conception d'un amplificateur de puissance de haute puissance basé sur un transistor GaN en utilisant la technique de caractérisation « load-pull » est présentée. En effet, le processus de conception est fractionné en trois parties. La première partie composée de plusieurs étapes y compris la définition du cahier des charges, la sélection du transistor de puissance RF en se basant sur les spécifications techniques arrêtées dans le cahier des charges, l'analyse DC et l'étude de stabilité, tandis que la deuxième partie sera réservée pour une simulation load-pull initiale et une autre à 3dB plus la validation des impédances de la source et de la charge obtenues. La troisième partie sera consacrée à l'étude et la conception des réseaux d'adaptation d'impédance en entrée et en sortie en se basant sur les impédances obtenus, l'optimisation de l'amplificateur en fonction de la fréquence fondamentale et les performances harmoniques, l'étude de la compression, la simulation non-linéaire 2-tones, la génération du circuit imprimé et la caractérisation du circuit final via la EM Co-Simulation. Les paragraphes qui suivent permet d'explorer en détails chaque étape.

2.1. Cahier des charges

Les spécifications techniques de l'amplificateur proposé en termes de fréquence centrale et de bande passante requise, facteurs de stabilité (μ & μ'), les performances en petits signaux y compris les coefficients de réflexion en entrée et en sortie, coefficient d'isolation inverse et le gain, les performances en grands signaux en termes de la puissance de sortie, le point d'interception du 3^{ème} ordre et l'efficacité ajoutée (PAE) sont groupées dans le tableau ci-dessous.

Tableau 4. 2: Cahier des charges

La fréquence centrale	2.4 GHz
Bande passante (BW)	+/- 500 MHz
Puissance de sortie	> 10 Watts (~40dBm)
Rendement en Puissance ajoutée (PAE)	> 50%
Facteur de Stabilité (μ & μ')	> 1
Coefficient de réflexion en entrée (S_{11})	≤ -15 dB
Coefficient de réflexion en sortie (S_{22})	≤ -15 dB
Isolation Inverse (S_{12})	≤ -20 dB
Gain petit signal	> 10 dB
Point d'interception du 3 ^{ème} ordre (TOI/IP3)	~ 45 dBm

2.2. Sélection du transistor de puissance RF

La sélection de l'élément actif est une étape préliminaire dans le processus de conception d'un amplificateur RF. En effet, il dépend de plusieurs facteurs y compris la bande de fréquence de fonctionnement, l'application cible, la puissance de sortie demandée, le gain et d'autres critères.

En revanche, dans le cas d'un amplificateur de puissance, à part la bande de fréquence, les critères qui pilotent le choix du transistor sont listées ci-après :

- La disponibilité d'un modèle non linéaire
- L'efficacité maximale
- La puissance de sortie
- Le gain petit signal : *il nous donne une idée de ce à quoi s'attendre lors de notre conception*
- Les impédances de source et de la charge : *elles nous donne des indications initiales pour l'analyse load-pull*
- Un circuit démo (Schématique & réalisation PCB) : *il nous donne une première idée sur la topologie du circuit (cependant, il peut se changer complètement en fonction de la façon dont nous concevons notre PA, mais reste un bon point de départ)*



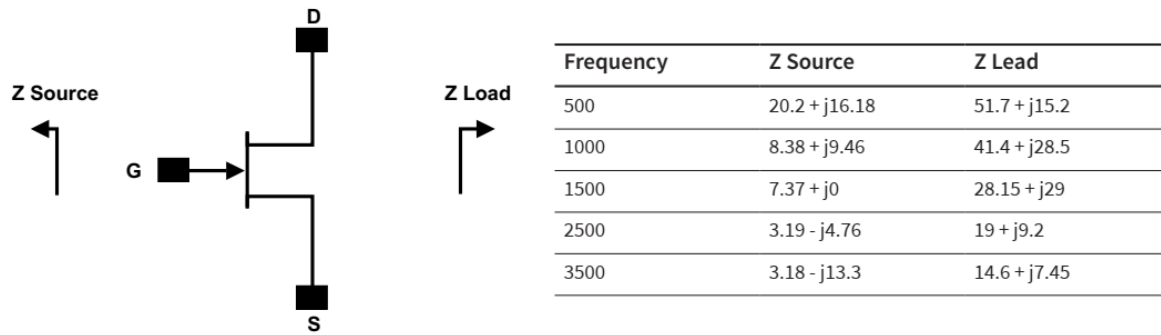
Figure 4. 5: Le transistor Cree CGH40010F

Alors, tenant compte la discussion ci-dessus, le transistor sélectionné est le **Cree CGH40010F**. Ce dernier, est un transistor à haute mobilité électronique (HEMT), basé sur la technologie GaN, offrant une bande de fréquence opérationnelle jusqu'à 6 GHz. La figure 4.5 montre le transistor Cree CGH40010F, tandis que le tableau ci-après montre les caractéristiques techniques de celui-ci.

Tableau 4. 3: Quelques caractéristiques techniques du transistor Cree CGH40010F

Bande de fréquence	Jusqu'à 6 GHz
Gain petit signal (@ 2.0 GHz)	16 dB
Gain petit signal (@ 4.0 GHz)	14 dB
Puissance de sortie	13 Watts (PSAT typique)
Puissance ajouté @PSAT	65% (à la puissance de sortie saturée)
Tension de polarisation	28V

En plus des informations fournies ci-dessous, le vendeur nous a fourni des informations concernant les meilleures impédances possibles que ce soit en entrée ou en sortie, en fonction de la fréquence, dans le but d'obtenir la meilleure puissance de sortie possible dans une fréquence donnée.



Note 1. $V_{DD} = 28V$, $I_{DQ} = 200mA$ in the 440166 package.

Note 2. Optimized for power, gain, P_{SAT} and PAE.

Note 3. When using this device at low frequency, series resistors should be used to maintain amplifier stability.

Figure 4. 6: Quelques impédances de la source / charge du transistor Cree CGH40010F en fonction de la fréquence

La figure 4.6 montre quelques meilleures impédances du transistor Cree CGH40010F en fonction de la fréquence. Il convient de noter que les valeurs des impédances proposées dépendent de la tension de polarisation du transistor comme nous pouvons le voir dans les notes de la figure 7. Egalement, dans le cas d'utilisation de ce transistor en basse fréquence, il est impératif d'utiliser des résistances en série afin de garantir la stabilité de l'amplificateur.

D'après la figure 4.6, les impédances complexes de la source et de la charge autour de notre fréquence centrale (~2500 MHz) sont les suivantes :

- $Z_S = 3.19 - j * 4.76$
- $Z_L = 19 + j * 9.2$

Ces informations seront très utiles lorsque nous atteignons la simulation load-pull.

2.3. Etude DC & Stabilité

Dans cette sous-section, nous allons démarrer la première étape dans le processus de conception de l'amplificateur de puissance proposé qu'est l'étude DC & Stabilité. Alors cette sous-section sera dédiée à l'étude DC, choix du point de polarisation ainsi que l'étude de stabilité et l'effet de cette dernière sur le gain.

2.3.1. Etude DC et choix du point de polarisation

Dans ce travail, nous voulons concevoir un amplificateur qui peut offrir à la fois un gain grand signal élevé et en même temps, une efficacité supérieure à 50%. Par conséquent, la classe de fonctionnement qui peut répondre à nos exigences est la classe AB. En effet, c'est la classe qui peut offrir un compromis entre un gain grand signal élevé et une efficacité supérieure à celle de la classe A, tout en assurant la linéarité de l'AP.

Tenant compte la discussion ci-dessus, l'amplificateur de puissance proposé est conçu pour opérer autour de la classe AB, ce qui permet la plus grande efficacité possible avec une grande linéarité et un gain grand signal élevé. La figure 4.7 montre le circuit de caractérisation du transistor Cree CGH40010F.

Comme nous pouvons le voir sur la figure 4.7, afin de sélectionner le point de polarisation adéquat, nous paramétrons la grille du transistor sous un balayage de tension allant de $-4V$ à $-2V$.

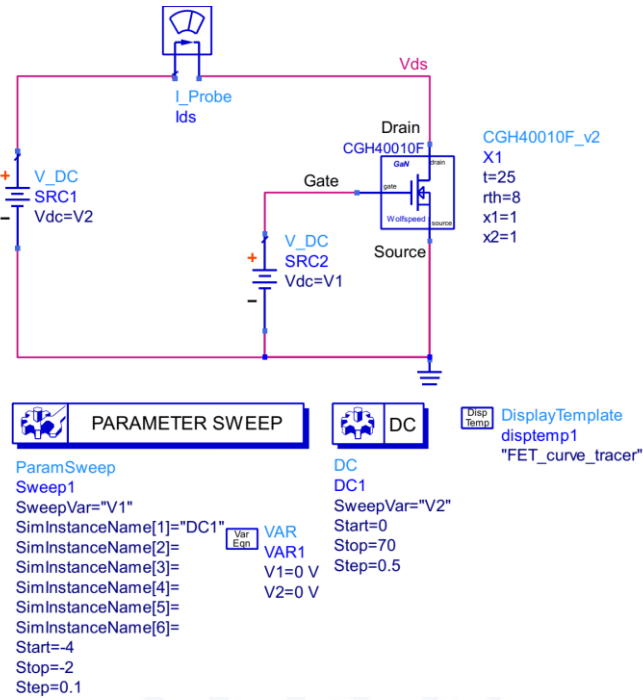


Figure 4. 7: Circuit de caractérisation du transistor Cree CGH40010F

Cette plage de tension est sélectionnée en se basant sur la fiche technique du transistor. D'autre part, parce que nous nous intéressons à tracer la ligne de charge de notre transistor, le drain de ce dernier est mis sous une tension de balayage allant de 0V jusqu'à 70V. Il convient de noter que dans le cas d'un amplificateur de puissance, il est recommandé de paramétrer la tension maximale du plan de balayage de la tension du drain pour qu'elle soit deux fois ou plus de la tension de polarisation désirée. Tenant compte de cette règle, puisque nous savons que nous allons utiliser une tension de polarisation du drain égale à 28V, alors la tension maximale du plan de balayage du drain doit être autour de 56V, mais tout extra sera plus que bienvenu. Les résultats de simulation sont figurés dans la figure 9.

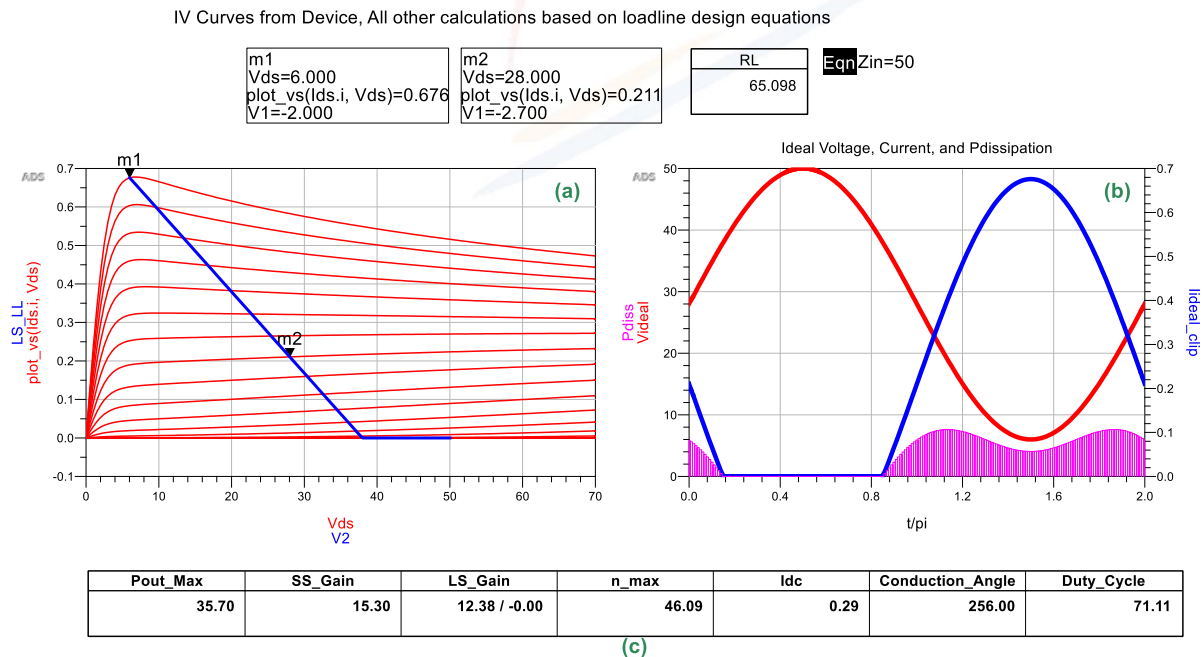


Figure 4. 8: Résultats de l'étude DC du transistors Cree CGH40010F

Comme nous pouvons le voir sur la figure 4.8, le marqueur « m1 » est placé au point correspond à I_{dss} . Cependant, sur la base du marqueur « m2 », nous aurons les formes d'onde de courant, de la tension et de la puissance dissipée dans le transistor (la figure droite de la figure 9). Egalement, les valeurs de la figure 4.8(c) sont mise à jour en fonction de la place du marqueur « m2 ». En effet, ce tableau regroupe la puissance de sortie maximale, le gain en petit signal, le gain en grand signal, l'efficacité, le courant DC, l'angle de conduction et le rapport cyclique correspondants à un point de polarisation donné.

Il convient de noter que nous avons souvent obtenu les courbes de tension et de courant en effectuant une simulation HB. Cependant, dans cette étude, nous avons obtenu ces courbes en se basant sur quelques équations, et par conséquent, nous sommes en mesure d'estimer toutes ces courbes en se basant sur les équations de conception de la droite de charge.

Alors, nous nous basons sur la fiche technique du transistor Cree CGH40010F, nous avons sélectionné le point de polarisation suivant :

$$\begin{cases} V_{DS} = 28V \\ V_{GS} = -2.7V \end{cases}$$

D'après la figure 4.8, le point de polarisation sélectionné va nous permettre d'avoir approximativement un gain grand signal autour de 12dB, avec une efficacité proche de 46%. Mais, une fois nous effectuons la simulation load-pull et nous trouvons la bonne impédance de charge, cette efficacité peut facilement dépassée 50%. Egalement, la puissance de sortie prédite selon le point de polarisation sélectionné est 35dBm, mais après l'adaptation d'impédance, nous pouvons obtenir facilement une puissance de sortie supérieure à 40 dBm. Dans l'ensemble, est un très bon point de fonctionnement où nous nous attendons à avoir un angle de conduction de 256°, ce qui donne un rapport cyclique de 71.11%. Alors, à ce stade, nous finissons la première étape.

2.3.2. Etude de stabilité

Après la sélection du point de fonctionnement adéquat, l'étape suivante consiste à effectuer une étude de stabilité. Dans le chapitre précédant, l'étude de stabilité du transistor est effectuée en utilisant un banc de test conçu par nous-même en nous basant sur les DC Blocks et les DC Feeds. Cependant, dans le présent chapitre, l'étude de stabilité va être réalisée en utilisant un analyseur réseau « NWA » sous l'ADS. La figure 4.10 montre l'analyseur réseau utilisé pour réaliser l'étude de stabilité et son circuit équivalent.

Comme nous pouvons le voir sur la figure 4.9, le circuit équivalent de l'analyseur réseau est un circuit très simple que nous pouvons le créer manuellement. Alors, afin d'étudier la stabilité de notre transistor, nous connectons ce dernier aux ports 1 et 2 tout en configurant les paramètres nécessaires tels que la gamme de fréquence, les tensions de polarisation et les impédances des ports d'entrée et de sortie. En effet, la gamme de fréquence configurée est de 0.5 GHz jusqu'à 6 GHz. D'après l'étude DC effectuée précédemment, nous avons opté pour une alimentation en double polarisation. Par conséquent, au niveau du l'analyseur réseau, nous fixons les tensions V_{Bias1} et V_{Bias2} conformément au point de fonctionnement sélectionné précédemment qui est $\{V_{DS} = 28V ; V_{GS} = -2.7V\}$. Les impédances des ports 1 et 2 ont été fixée à 50Ω.

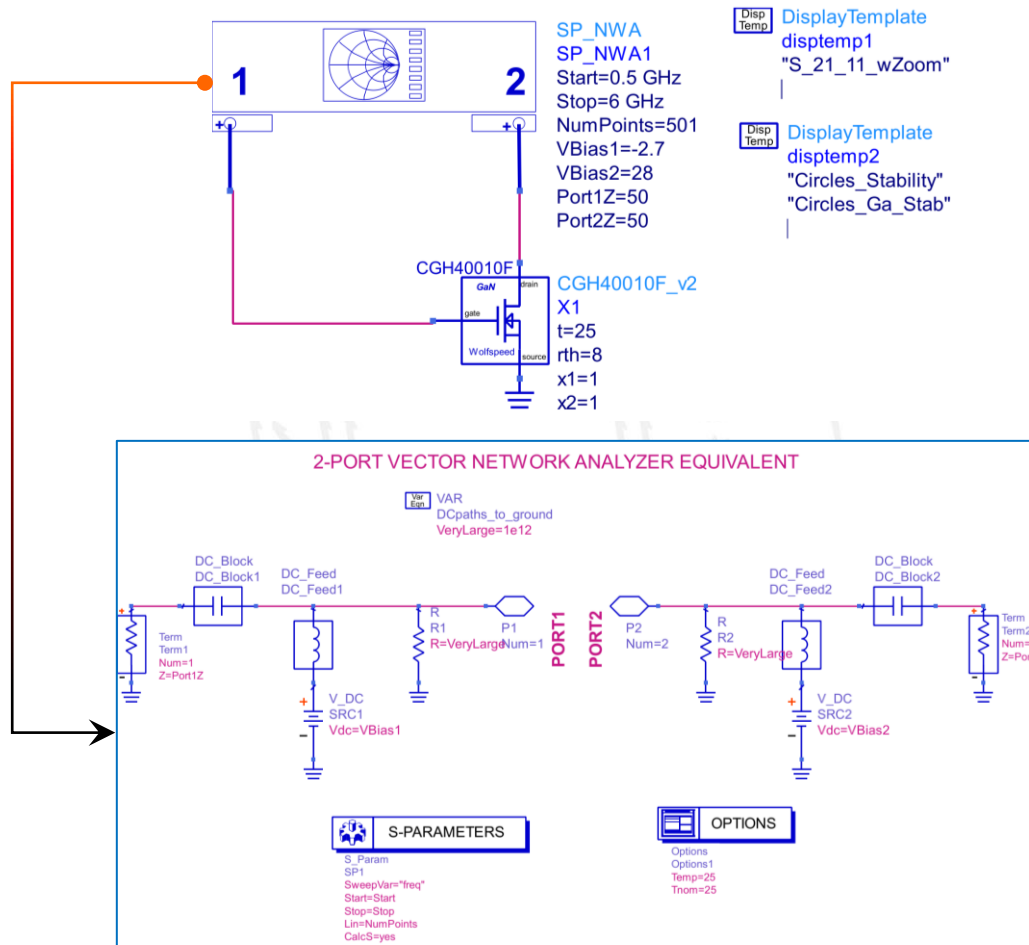


Figure 4. 9: Circuit utilisé pour l'analyse de stabilité

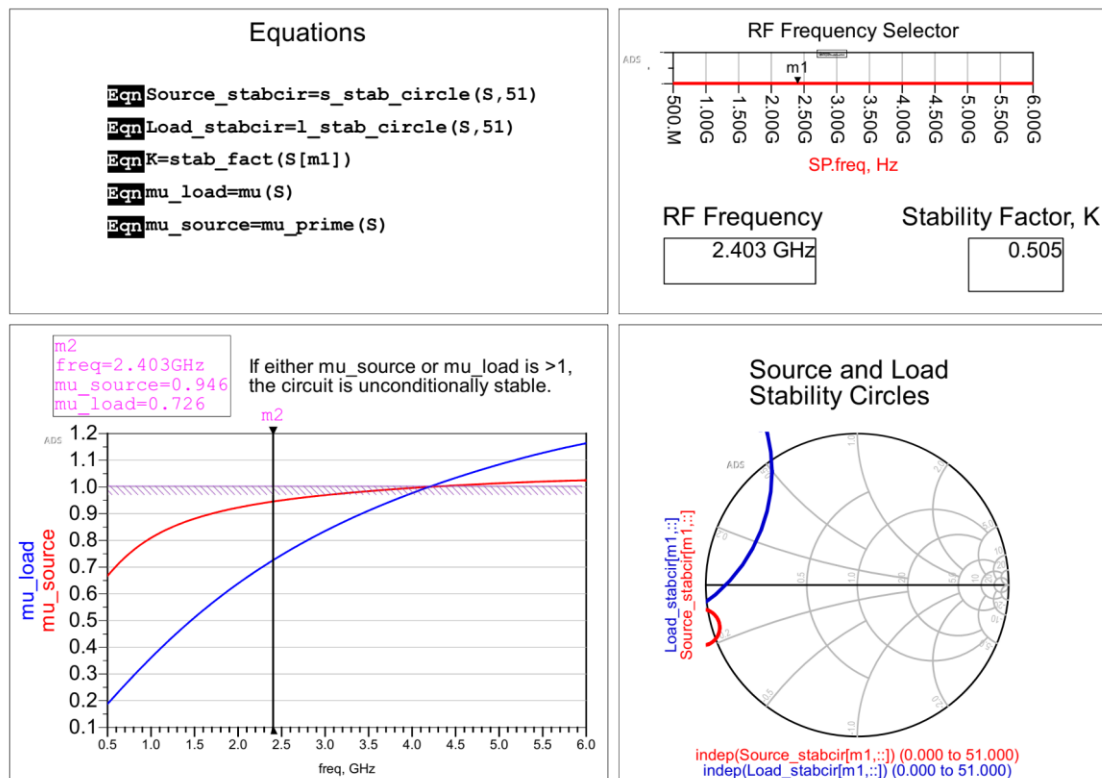


Figure 4. 10: Résultats préliminaires de l'étude de stabilité

Dans un premier temps, nous allons effectuer la simulation en utilisant le transistor uniquement. Les résultats de simulation sont présentés dans la figure 4.10.

La figure 4.10 montre les résultats de simulation en termes de cercles et facteurs de stabilité. En effet, à partir de la figure illustrant les facteurs de stabilité, nous pouvons remarquer que notre transistor n'est pas stable autour de notre fréquence centrale (2.4 GHz). En utilisant uniquement le transistor, nous obtenons

- $\mu = 0.726$
- $\mu' = 0.946$
- $K = 0.505$

Où μ est le facteur de stabilité en sortie, μ' est le facteur de stabilité en entrée et K est le facteur de stabilité de Rollet. Il convient de noter que tous ces facteurs sont mesurés autour de 2.4GHz. D'après les résultats obtenus, il est clair que nous devons stabiliser notre dispositif. Cependant, la méthodologie de stabilisation d'un transistor au sien d'un amplificateur de puissance (PA) diffère un peu de celle adoptée dans le cas d'un amplificateur faible bruit (LNA).

En effet, comme il est mentionné dans le chapitre précédent, durant le processus de stabilisation d'un LNA, il est recommandé d'éviter le maximum possible de connecter une résistance série en entrée du LNA, cela va dégrader la performance du LNA en termes de la figure de bruit. Toutefois, dans le cas d'un PA c'est le contraire. En fait, il est recommandé d'éviter de brancher une résistance série en sortie, car il va dégrader les performances du PA en termes de gain et de puissance de sortie. Alors, quel que soit le gain et la puissance de sortie obtenues, nous ne voulons pas de sacrifier avec en branchant une résistance série en sortie. Tenant compte cette discussion, le circuit de stabilité proposé est illustré dans la figure 4.11.

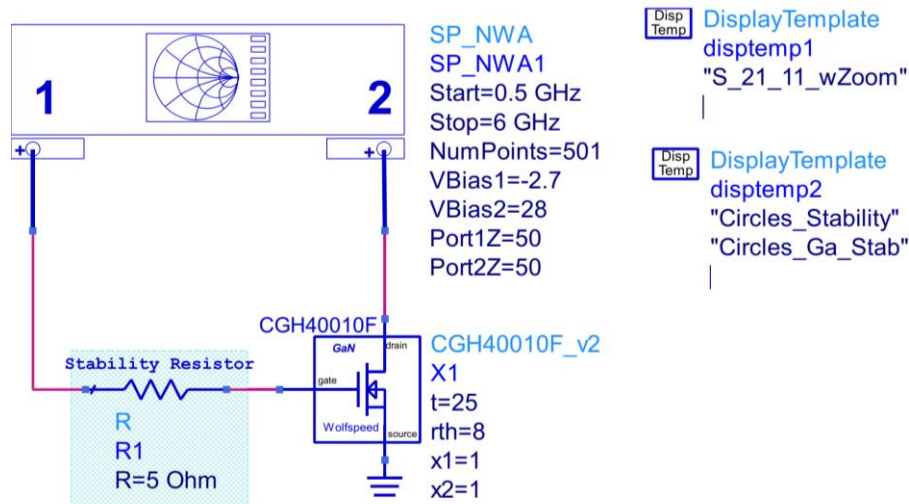


Figure 4. 11: Le circuit de stabilité du transistor en utilisant une résistance série en entrée

Avec l'insertion d'une résistance série de 5Ω en entrée du transistor, nous avons pu stabiliser notre dispositif actif comme nous pouvons le voir sur la figure 4.12. En effet, en termes de μ et μ' , notre transistor est inconditionnellement stable le long de la plage de fréquence allant de 1 GHz jusqu'à 6 GHz. Aussi, en termes de facteur de Rollet, nous obtenons $K = 2.24$ autour de la fréquence centrale, ce qui confirme la stabilité de notre dispositif actif autour de 2.4 GHz.

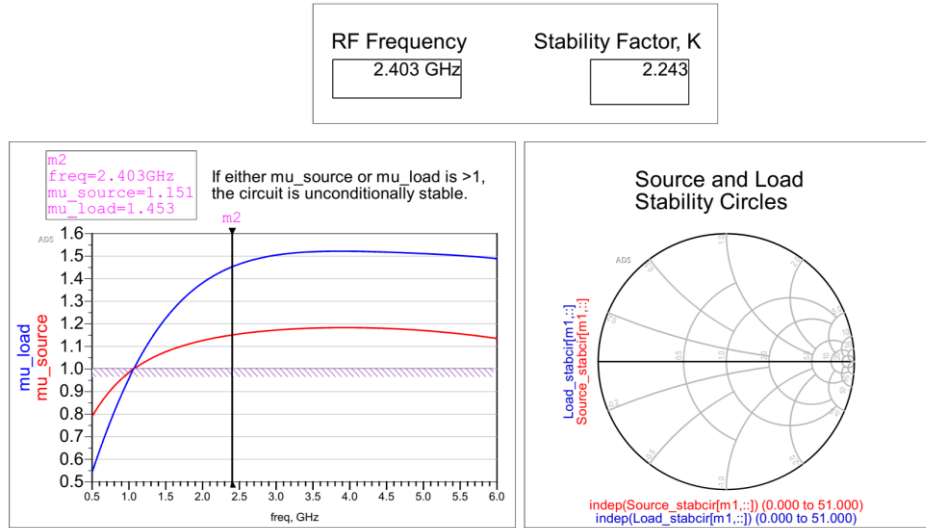


Figure 4. 12: Résultats de simulation des facteurs de stabilité après l'intégration de la résistance série en entrée du transistor

De plus, comme nous pouvons le voir sur la même figure, les cercles de stabilité en entrée et en sortie du transistor, tous les deux sont dehors de l'abaque de Smith, ce qui confirme encore une fois la stabilité de notre transistor.

D'autre part, dans le cas d'un amplificateur de puissance, ce n'est pas une bonne idée de continuer à regarder uniquement les facteurs de bruit μ , μ' et K , mais nous devons également préoccupé de l'effet de l'insertion du réseau de stabilité sur le gain. La figure 4.13 montre de combien le gain du transistor est dégradé due à la résistance de stabilité.

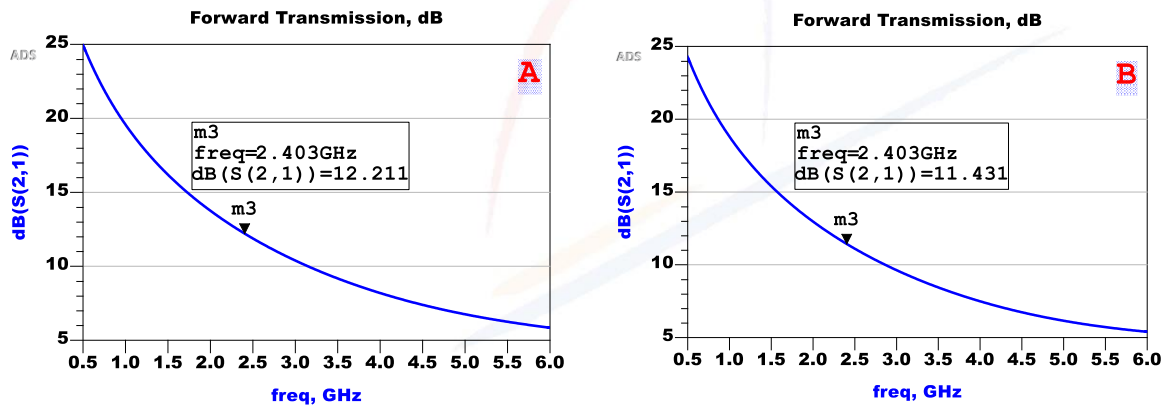


Figure 4. 13: Effet de l'insertion du réseau de stabilité sur le gain du transistor : (A) : le gain du transistor autour de 2.4 GHz avant l'intégration du réseau de stabilité, (B) : après l'intégration du réseau de stabilité

Comme nous pouvons le voir sur la figure 4.13, après l'insertion de notre réseau de stabilité, nous obtenons un gain en petit signal de 11.4 dB (figure 14-B), ce qui est un bon gain (au-dessus du gain définie dans le cahier des charges). De plus, lorsque nous allons effectuer l'adaptation d'impédance, ce gain va être amélioré. Alors, avec une résistance de 5Ω nous avons pu stabiliser notre transistor sans trop dégrader le gain petit signal.

2.4. Simulation Load-Pull

Cette section représente la deuxième étape dans le processus de conception de notre PA. En effet, après l'arrêt du point de polarisation et la validation de la stabilité de notre PA, nous allons maintenant procéder à la simulation load-pull. Dans un premier temps, nous allons

effectuer une simulation load-pull initiale dans le but d'arrêter l'impédance de charge adéquate pour obtenir la puissance de sortie et l'efficacité demandées dans le cahier des charges susmentionné, et par la suite, nous allons passer vers à une simulation 3dB load-pull. Le but de cette dernière est de finaliser les impédances de la source et de la charge qui permettent d'atteindre les spécifications du cahier des charges en termes de puissance de sortie, d'efficacité, de gain grand signal, de la compression du gain, etc. Et finalement nous allons terminer la simulation load-pull par la validation des impédances sélectionnées durant cette simulation.

2.4.1. Simulation Load-Pull initiale

La Template adoptée pour effectuer cette simulation est illustrée dans la figure 4.14. En fait, c'est une Template prédéfinie au niveau de l'ADS. Comme nous pouvons le voir sur la figure 4.14, ladite Template est basée sur un instrument load-pull « one-Tone », auquel notre transistor et son circuit de stabilité sont connectés.

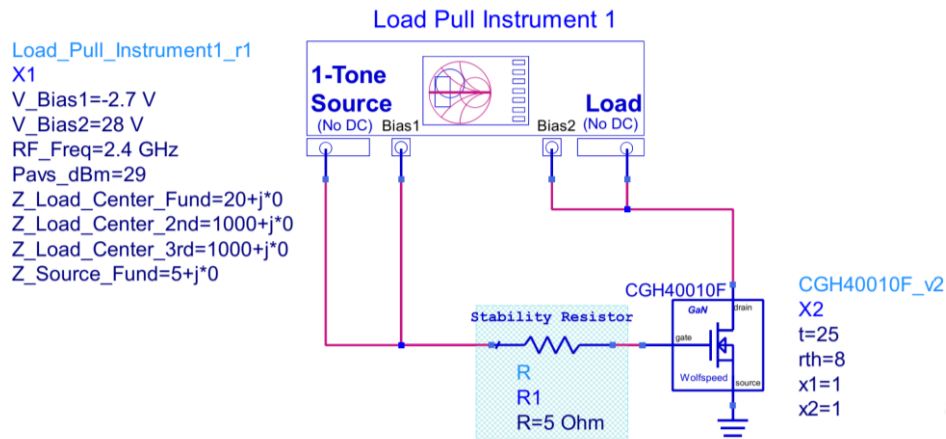


Figure 4. 14: Simulation Load-Pull one-Tone (Constant Available Source Power template)

Nous commençons la simulation par la configuration de l'instrument illustré dans la figure 4.14. En effet, les tensions de polarisation V_{Bias1} et V_{Bias2} sont paramétrées en fonction du point de polarisation sélectionné précédemment. Aussi le paramètre RF_{Freq} est paramétré selon notre fréquence centrale. Puisque nous sommes attendus une puissance de sortie supérieure ou égale à 40 dBm et un gain supérieur à 10 dB, nous fixons la puissance d'entrée disponible P_{avs} à une valeur autour de 29 dBm. D'autre part, l'impédance de charge $Z_{Load-CenterFund}$ et celle de la source $Z_{Source-Fund}$ représentent les impédances d'entrée et de sortie du transistor. Leurs valeurs sont paramétrées approximativement autour de la fréquence centrale en se basant sur la fiche technique du transistor.

Les impédances de charge à la deuxième composante harmonique $Z_{Load-Center-2nd}$ et celle de la troisième composante harmonique $Z_{Load-Center-3rd}$ peuvent être paramétrées d'une manière de présenter que ce soit un circuit-ouvert ou un court-circuit à ces harmoniques. Dans le présent travail, nous optons pour un circuit ouvert ($1000 + j * 0$), ce qui nous permet à focaliser sur la fréquence centrale. La figure 16 présente les résultats de la simulation en termes de contours de la puissance fournit à la charge ainsi que l'efficacité ajoutée.

D'après la figure 4.15, nous pouvons remarquer que nous sommes capables d'atteindre plus de 40 dBm en termes de puissance fournie à partir de notre transistor avec une efficacité bien supérieure à 50%. La même figure nous indique qu'une impédance de charge autour de

$13 + j * 2$ va nous permettre d'atteindre une puissance fournie maximale de 41.55 dBm, tandis qu'une impédance de charge autour de $11.6 + j * 2$ va nous permettre d'obtenir une efficacité ajoutée maximale autour de 65%.

D'autre part, la figure 4.16 nous donne la condition qui nous permet d'atteindre le gain grand signal maximal et la puissance fournie maximale. Ladite condition est donnée en termes d'impédances d'entrée et de sortie. Alors, avec des impédances proches de

$$\begin{cases} Z_{in} = 5.7 + j * 4.2 \\ Z_{out} = 13.2 + j * 1.9 \end{cases}$$

Nous pouvons obtenir une puissance fournie maximale autour de 41.6 dBm avec un gain maximal proche de 12.6 dB et une efficacité maximale autour de 57%.

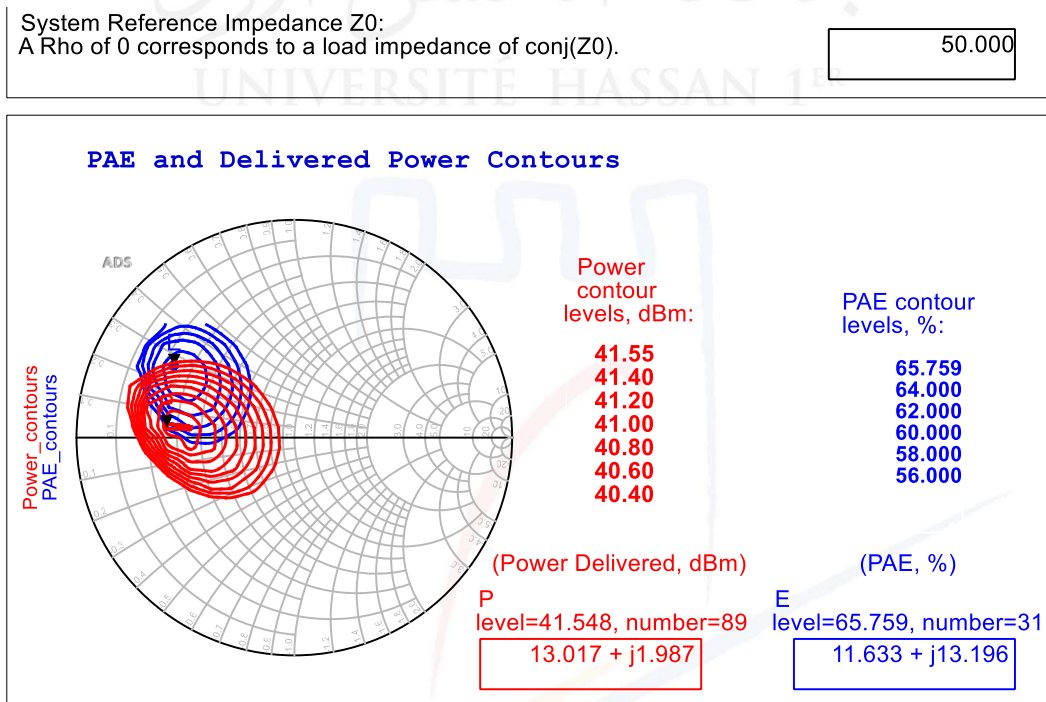


Figure 4. 15: Les contours de la puissance fournie à la charge & l'efficacité ajoutée (PAE) autour de 2.4 GHz

At load that gives maximum power (and gain):		
PAE at MaxPower	Gain at MaxPower	Pdel_dBm_Max
57.023	12.589	41.589
Zload at MaxPower	Z In at MaxPower	
13.189 + j1.883	5.696 + j4.211	
BiasCurrent at MaxPower	MaxPowerRho	
0.860	0.583 / 175.365	

Figure 4. 16: à l'impédance de charge qui donne la puissance maximale (et le gain max)

Tandis que, avec des impédances autour de :

$$\begin{cases} Z_{in} = 5.75 + j * 5 \\ Z_{out} = 11.65 + j * 13.1 \end{cases}$$

At load that gives maximum PAE:		
Pdel_dBm_at_MaxPAE	Gain_at_MaxPAE	PAEmax
39.965	10.965	65.825
Z_In_at_MaxPAE	Zload_at_MaxPAE	
5.745 + j4.924	11.632 + j13.092	
BiasCurrent_at_MaxPAE	MaxPAE_Rho	
0.503	0.643 / 149.166	

Figure 4. 17: à l'impédance de charge qui donne l'efficacité ajoutée (PAE) maximale

nous sommes en mesure d'atteindre une efficacité ajoutée maximale (PAE) autour de 65.8%, avec un gain grand signal maximal proche de 11 dB et une puissance fournit maximale autour de 40 dBm.

A ce stade, nous avons une décision à prendre. Car, en utilisant la simulation load-pull, nous sommes en mesure d'atteindre la puissance de sortie souhaitée ainsi que l'efficacité ajoutée désirée. Alors, si notre objectif est d'avoir une puissance de sortie maximale, et un gain grand signal maximal, nous pouvons juste utiliser les impédances de charge et de source indiquées dans la figure 4.16, tandis que si notre but est d'obtenir une efficacité maximale, nous pouvons utiliser les impédances mentionnées dans la figure 4.17 et procéder à la conception des réseaux d'adaptation d'impédance sans passer par la simulation source-pull. Cependant, est-il recommandé de passer directement à l'adaptation d'impédance ? car comme nous avons vue ci-dessus, nous avons pu obtenir les impédances de charge et de source qui permettent d'atteindre que ce soit une puissance fournit maximale, ou une efficacité ajoutée maximale, mais nous n'avons aucune information à propos de la compression du gain ou bien sur l'intermodulation d'ordre 3 (IM3). Tenant compte de cette discussion, l'étape suivante est d'effectuer la simulation 3-dB Load Pull.

2.4.2. Simulation 3-dB Load Pull

Après avoir effectué une simulation Load-Pull initiale, maintenant nous allons procéder à une simulation 3-dB Load-Pull dans le but d'obtenir des indicateurs à propos de la compression du gain grand signal ainsi que la finalisation des impédances de source et de charge.

Alors, en termes de configuration, puisque nous nous sommes intéressés par la compression du gain, la première action à faire à part la configuration de la fréquence fondamentale et les tensions de polarisation, est la configuration de la puissance d'entrée disponible. En effet, au contraire au simulation Load-Pull initiale, ou nous avons fixé la puissance d'entrée à une valeur fixe de 29 dBm, ici nous allons faire balayer la puissance d'entrée en fonction d'une plage de puissance allant de -30 dBm jusqu'à 10 dBm.

D'autre part, dans le présent travail nous avons opté pour avoir une puissance de sortie maximale, par conséquent, l'impédance d'entrée va prendre la valeur conjuguée de celle obtenue dans la figure 4.16, qui est $5.7 - j * 4.2$. Il convient de noter que la simulation Load-Pull initiale est une étape fondamentale afin d'arrêter l'impédance de charge adéquate qui nous permet d'atteindre la puissance de sortie maximale et bien sur le gain maximal.

En effectuant la simulation Load-Pull à 3dB de compression du gain (à l'aide d'une Template sous ADS), nous avons pu obtenir les résultats illustrés dans la figure 4.18. Les

résultats rouges correspondent à l'efficacité ajoutée maximale, tandis que les résultats bleus correspondent à la puissance fournie maximale. Pour un fonctionnement à 3dB, des impédances proches de $Z_{in} = 6.5 + j * 3.8$ et $Z_{load} = 28 + j * 0.5$ permettent d'atteindre une puissance maximale autour de 41 dBm (~12 Watts) avec une efficacité ajoutée autour de 57% et un gain grand signal maximal proche de 12.7 dB.

Pdel_dBm_at_max_PAE	Pdel_dBm_at_XdB_max
40.525	41.457
PAE_at_XdB_max	PAE_at_max_Power
66.824	57.254
Zload_Fund_at_max_PAE	Zload_Fund_at_max_Power
22.133 + j16.627	28.115 + j0.497
Zin_Fund_at_max_PAE	Zin_Fund_at_max_Power
6.084 + j4.049	6.575 + j3.783
Gain_at_max_PAE	Gain_at_max_Power
12.935	12.686
Pavs_dBm_at_max_PAE	Pavs_dBm_at_max_Power
27.590	28.770

Figure 4. 18: Résultats de simulation 3dB Load-pull

D'autre part, une combinaison d'impédances proches de $Z_{in} = 6 + j * 4$ et $Z_{load} = 22 + j * 16.6$ permettent d'atteindre une efficacité ajoutée maximale proche de 67%, avec une puissance de sortie maximale autour de 40dBm et un gain grand signal proche de 13dB.

Comme nous pouvons le remarquer sur la figure 4.18, les deux approches sont très proches, par conséquent, si nous optons pour une puissance fournie maximale, nous serons encore en mesure d'avoir un gain grand signal supérieur à 12dB et une efficacité ajoutée autour de 60%.

D'autre part, avant d'entamer la conception des réseaux d'adaptation d'impédance, nous aimerons bien de savoir à quoi ressemblerait un amplificateur de puissance parfaitement adapté en utilisant les impédances d'entrée et de sortie obtenus. Pour cela, nous allons mener une étude d'adaptation d'impédance dans la sous-section suivante.

2.4.3. Etude d'adaptation d'impédance

L'objectif de cette étude est de prévoir à quoi ressemblerait notre amplificateur de puissance quand il est parfaitement adapté. Pour cela, nous allons créer le schéma illustré dans la figure 4.19, où nous vérifions nos exigences en termes d'adaptation d'impédance en effectuant la simulation des paramètres S et la simulation *Harmonic balance*.

Comme nous pouvons le voir sur la figure 4.19, nous avons configuré trois blocs de variables. Le premier bloc (VAR1) regroupe la fréquence fondamentale et les tensions de polarisation (obtenus d'après l'étude DC), tandis que le deuxième bloc (VAR2) contient la puissance d'entrée et le niveau de compression du gain grand signal, par contre le troisième bloc (VAR3) englobe les impédances de charge et de source (correspondent à la puissance de sortie maximale) obtenus d'après la simulation Load-Pull. Pour mener à bien cette étude, nous avons défini également quelques équations afin de mesurer la puissance fournie en watts et en dBm, la puissance continue, l'efficacité ajoutée (PAE) en %, l'efficacité du drain en % et le gain grand signal en dB.

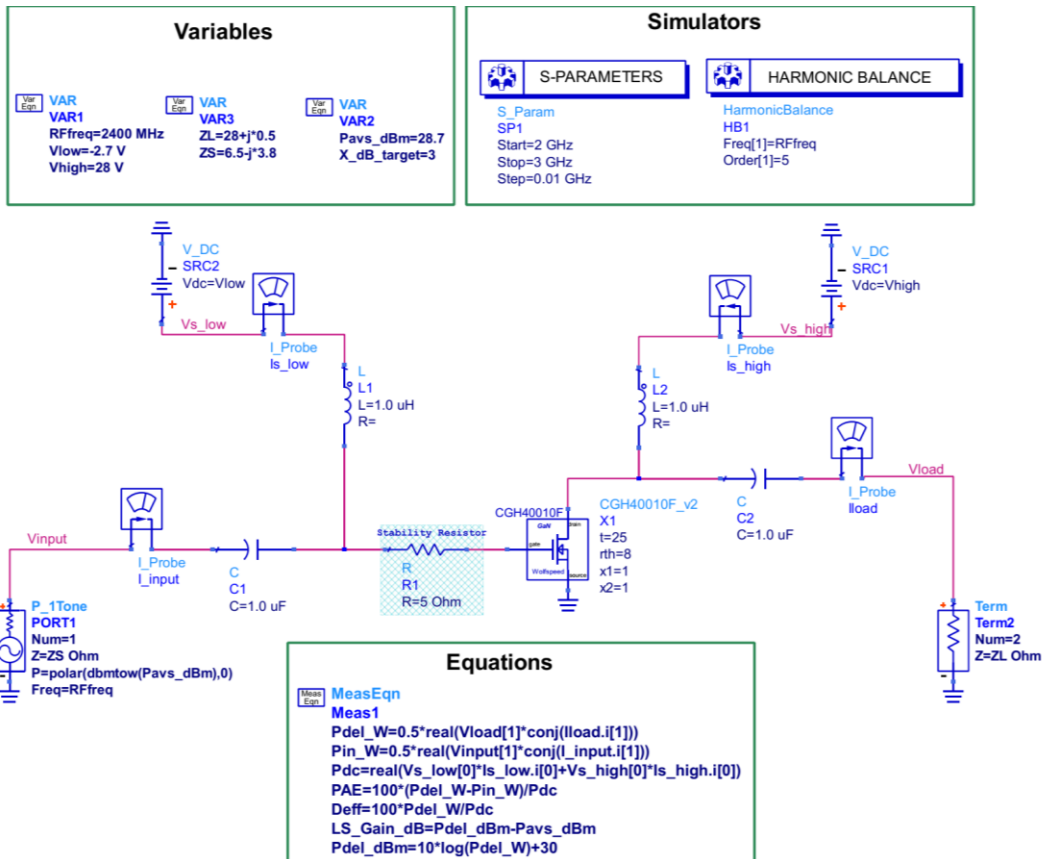


Figure 4. 19: Le circuit adopté pour l'étude d'adaptation d'impédance

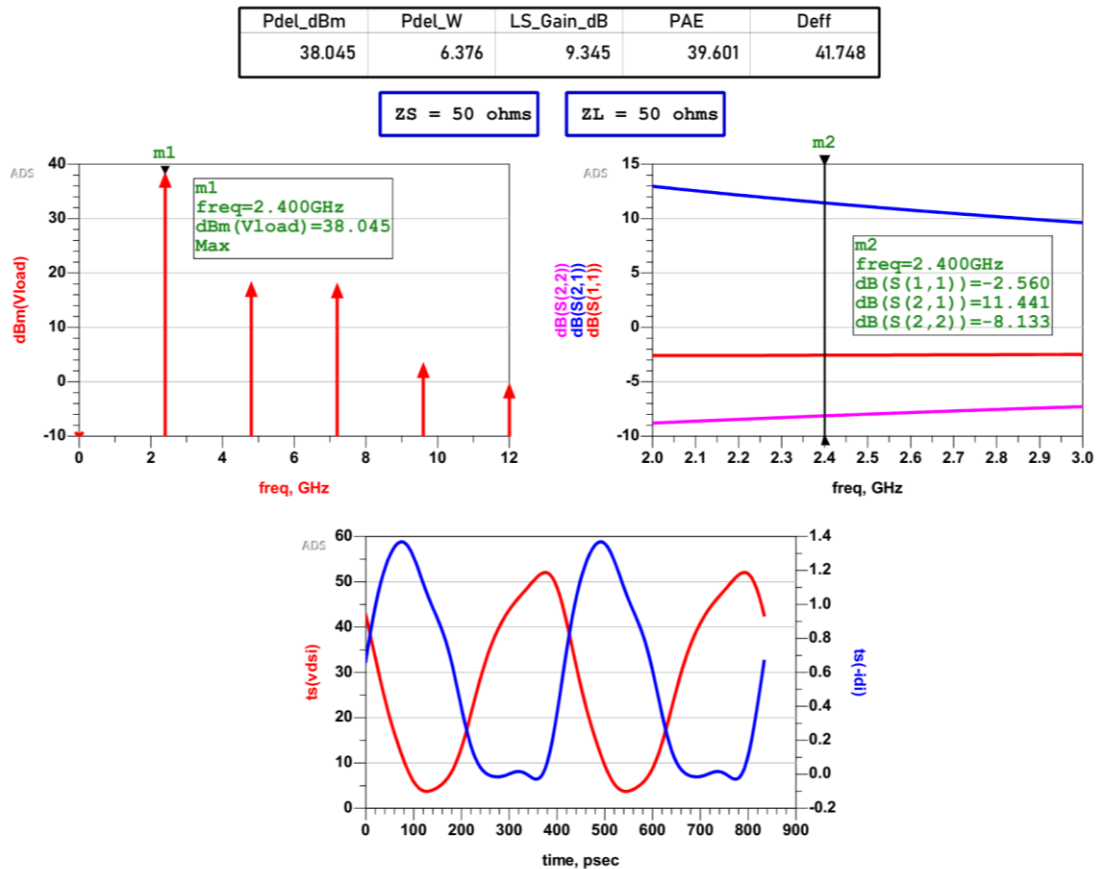


Figure 4. 20: Résultats de simulation pour $Z_S=Z_L=50 \Omega$

Dans un premier temps nous allons étudier le comportement de notre dispositif à 50 ohms. Les résultats de simulation pour $Z_S = Z_L = 50\Omega$ sont illustrés dans la figure 4.20. Comme nous pouvons le voir sur cette figure, autour de 2400 MHz, avec lesdites impédances nous avons obtenu une puissance de sortie autour de 38 dBm (~6 watts) avec une efficacité ajoutée (PAE) autour de 39% et une efficacité du drain proche de 42%. En termes de gain, nous avons obtenu un gain petit signal proche de 11.5 dB et un gain grand signal autour de 9 dB.

Nous avons également tracé la courbe du courant intrinsèque du drain (id_i) et celle du voltage intrinsèque de la grille (vds_i). En effet, id_i et vds_i donnent une vraie image sur les profils du courant et de voltage à l'intérieur du transistor. Ils seront très utiles dans le cas où nous voulons tracer la droite de charge dynamique.

Après avoir visualisé le comportement de notre amplificateur idéal à 50 ohms, maintenant nous allons visualiser la réponse de notre amplificateur en fonction des impédances obtenues d'après la simulation load-pull. En effet, pour l'impédance de la source, nous allons la changer pour qu'elle puisse prendre la valeur conjuguée de l'impédance d'entrée obtenue, tandis que l'impédance de sortie va prendre la même valeur de l'impédance de charge obtenue. Ces impédances représentent la condition d'adaptation parfaite pour une puissance de sortie maximale autour de la fréquence fondamentale. Cependant, pour les composantes harmoniques ils vont voir les mêmes impédances que la fréquence fondamentale (puisque nous avons effectué la simulation load-pull juste pour la fréquence fondamentale). La figure 4.21 montre les nouveaux résultats de simulation.

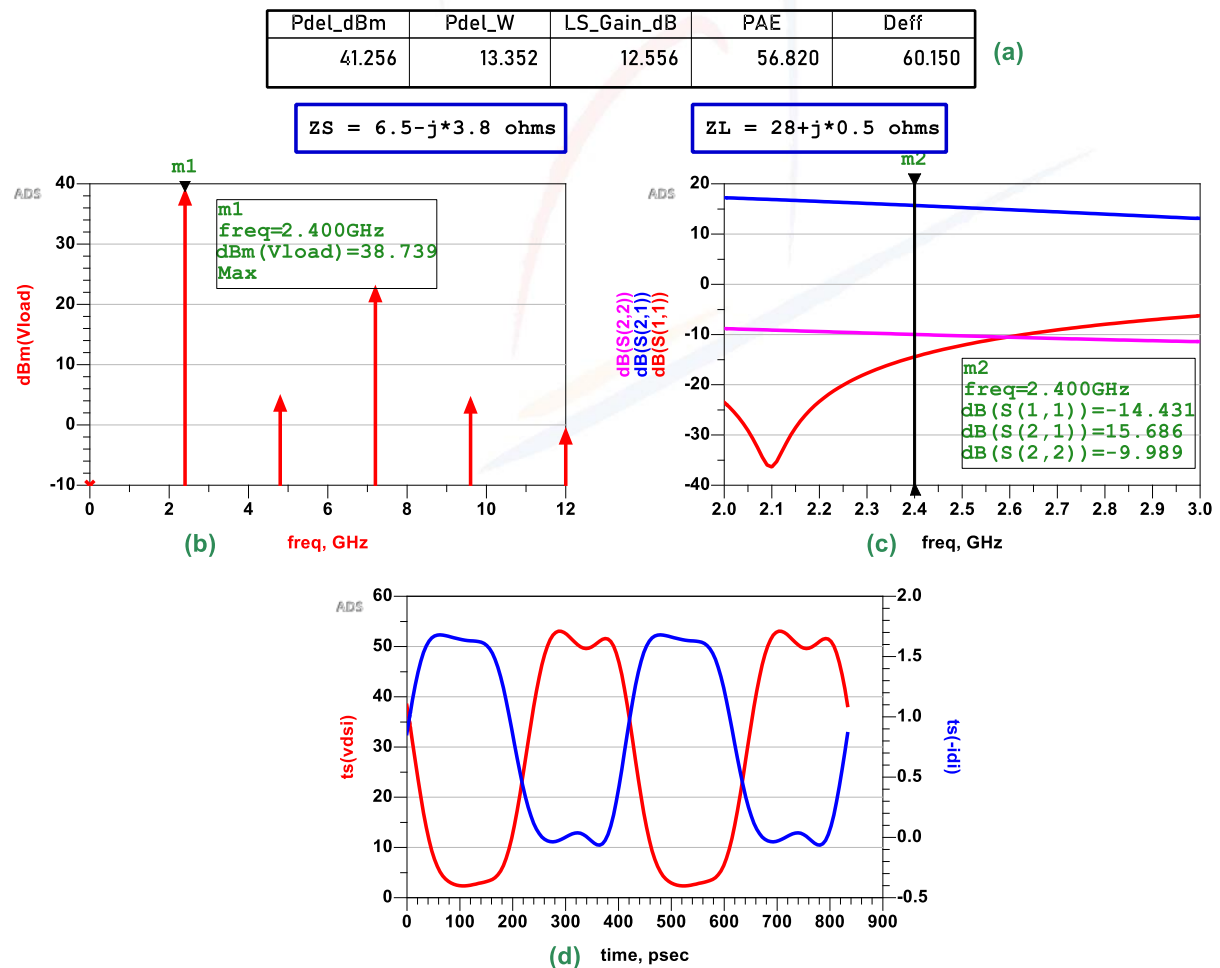


Figure 4. 21: Résultats de simulation en fonction des impédances obtenues d'après la simulation load-pull

En analysant les résultats obtenus, nous pouvons remarquer que la puissance de sortie obtenue est autour de celle prédite par la simulation load-pull, ce qui permet d'obtenir plus de 13 watts comme puissance de sortie, avec une efficacité ajoutée proche de 57% et une efficacité du drain autour de 60% (qui est plus proche de celle mentionnée au niveau de la fiche technique du transistor) et un gain grand signal autour de 12.5dB.

Il convient de noter que d'après la représentation spectrale de la puissance de sortie, la puissance obtenue autour de la fréquence fondamentale est autour de 38dBm, tandis que la puissance de sortie indiquée dans la figure 4.21(a) est autour de 41 dBm. Cette discordance est due à l'impédance de charge de référence. En fait, la puissance montrée dans la figure 4.21(a) est calculée en utilisant les équations suivantes :

$$P_{del}(W) = 0.5 * real(Vload[1] * conj(Iload.i[1])) \quad (4.1)$$

$$P_{del}(dBm) = 10 * log(P_{del}(W)) + 30 \quad (4.2)$$

Comme nous pouvons le voir, cette puissance est obtenue en fonction de la tension de sortie $Vload$ et du courant de sortie $Iload$. Ces derniers ont en fonction de l'impédance de charge $Z_L = 28 + j * 0.5$, alors la puissance de sortie de 41.52 dBm est obtenue par rapport à cette impédance de charge. Cependant, au niveau de la représentation spectrale de la puissance de sortie, cette dernière est calculée par rapport à 50 ohms.

D'autre part, d'après les courbes des paramètres S illustrées dans la figure 4.21, nous pouvons remarquer que le gain petit signal obtenu est d'environ 15.6 dB, tandis que nous avons obtenu une adaptation petit signal modérée autour de 2.4 GHz. Cela est tout à fait normal, car les impédances obtenues d'après la simulation load-pull correspondent à une adaptation grand signal.

Après avoir validé les impédances d'entrée et de sortie qui permettent d'atteindre la puissance de sortie maximale, l'étape suivante est de commencer la conception des réseaux d'adaptation d'impédance.

2.5. Conception des réseaux d'adaptation d'impédance

Cette section sera dédiée à la conception des réseaux d'adaptation d'impédance. Cependant, dans le cas d'un amplificateur de puissance RF, il est recommandé de commencer par la conception du circuit d'adaptation de sortie, car il est relativement simple.

Alors, dans un premier temps, nous allons commencer par la réalisation des circuits d'adaptation d'impédance idéaux, c'est-à-dire que les dimensions des lignes de transmission constituant lesdits circuits sont en fonction de la longueur électrique et de l'impédance de la ligne. Par la suite nous allons convertir les circuits conçus à la base des lignes de transmission idéaux en circuits physiques. Le substrat utilisé dans ce chapitre était le Rogers RO4350B.

D'autre part, dans le présent travail, les circuits de polarisation seront intégrés dans les réseaux d'adaptation. En fait, ce sont des circuits basés sur les lignes de transmission micro-ruban. Comme il est mentionné ci-dessus, l'amplificateur de puissance proposé sera alimenté via double polarisation.

2.5.1. Conception du circuit d'adaptation de sortie – Circuit idéal

Comme il est mentionné dans les chapitres précédents, il y a plusieurs techniques qui peuvent être utilisées afin de concevoir des circuits d'adaptation d'impédance RF. Par exemple, au niveau d'ADS, nous pouvons utiliser l'un des utilitaires dédiés à l'adaptation d'impédance (comme l'utilitaire « Smith Chart » ou « Impedance Matchning ») dans le but de synthétiser nos réseaux d'adaptation d'impédance. Cependant, dans le cas d'un amplificateur de puissance, ces utilitaires ne permettent pas d'atteindre les résultats souhaités facilement. Par conséquent, dans ce chapitre une technique un peu spéciale était élaborée.

Généralement, cette technique consiste à utiliser l'impédance de sortie obtenue d'après la simulation load-pull comme un objectif cible dans le processus d'optimisation. En effet, la première étape consiste à définir quelques variables comme le montre la figure 4.22.

Variables	
VAR1 f=2400E6	VAR2 Z1_real=28 Z1_imag=0.5 Z2_real=0 Z2_imag=-0 Z3_real=0 Z3_imag=-0 Z4_imag=-0

Figure 4. 22: Variables utilisées dans le processus d'optimisation du circuit d'adaptation d'impédance en sortie

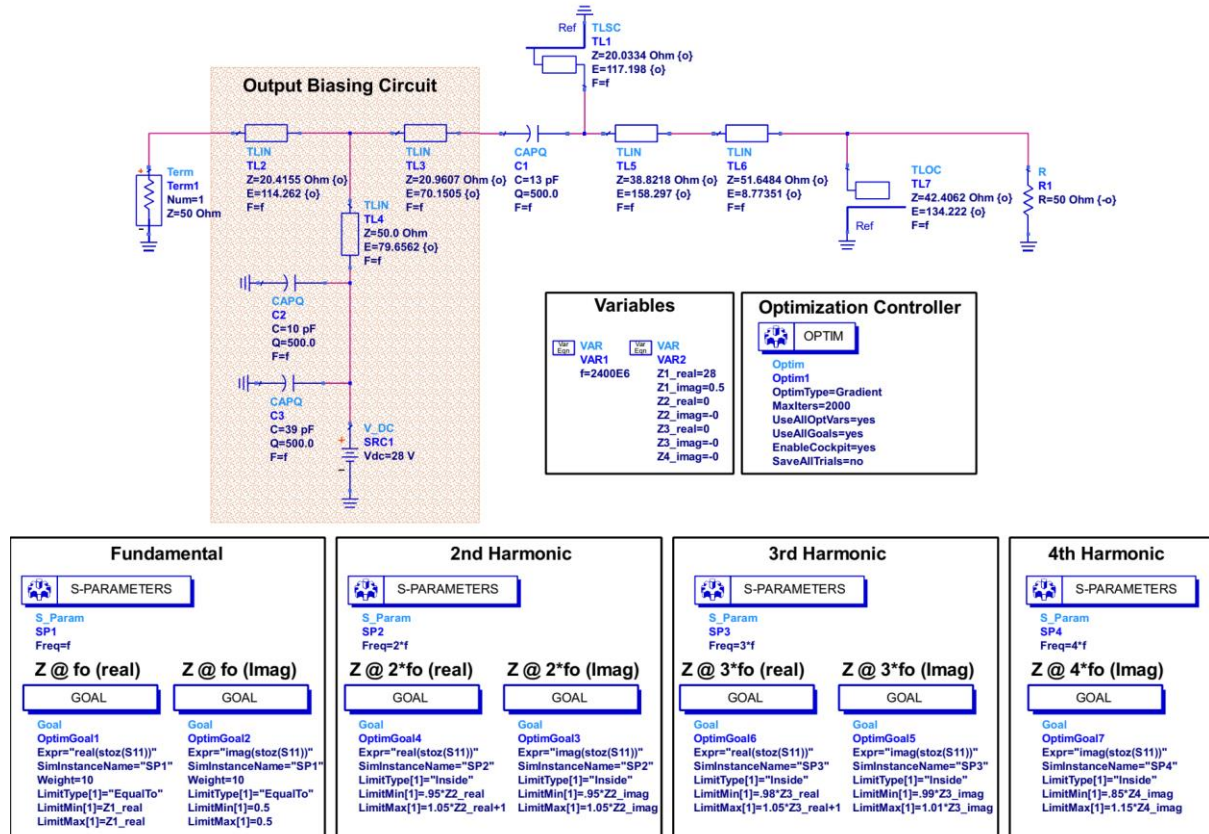


Figure 4. 23: Le circuit d'adaptation d'impédance en sortie (idéal) proposé avec les éléments d'optimisation

A part de la variable « VAR1 », qui correspond à la fréquence fondamentale $f = 2400 \text{ MHz}$, les autres variables représentent les impédances cibles durant la phase d'optimisation. Comme il est indiqué dans la figure 4.22, l'impédance cible autour de la fréquence fondamentale est celle obtenue d'après la simulation load-pull, qui a comme partie

réel $Z1_{real} = 28\Omega$ et comme partie imaginaire $Z1_{imag} = 0.5\Omega$. Cependant, nous avons opté de court-circuiter notre amplificateur autour des composantes harmoniques, pour cela, $Z2_{real} = Z2_{imag} = 0\Omega$, $Z3_{real} = Z3_{imag} = 0\Omega$, et concernant la quatrième harmonique, nous optimisons juste la partie imaginaire $Z4_{imag} = 0\Omega$.

La figure 4.23 représente le circuit d'adaptation d'impédance proposé. Le circuit de polarisation du drain sera intégré dans le circuit d'adaptation. Dans le cas d'un amplificateur de puissance, le circuit de polarisation en sortie va conduire un courant élevé vers le drain du transistor, et par conséquent, la ligne de transmission quart d'onde TL4 doit être suffisamment large pour qu'elle puisse supporter le courant qu'il la traverse ainsi que la température résultante. Alors, comme nous pouvons le voir, nous allons optimiser juste la longueur électrique de la ligne TL4 tout en fixant leur largeur à 50 ohms. Une ligne de transmission de 50 ohms autour de 2.4 GHz est une ligne assez large quel que soit le substrat utilisé.

Sur la même figure, nous avons une condensateur de couplage C_1 qui serve à bloquer la partie DC de se propager vers le port de sortie. Comme nous pouvons le remarquer, nous avons utilisé quelques stubs. Ces derniers vont nous permettre d'atteindre les performances harmoniques que nous cherchons. En fait, le premier stub est un stub court-circuité tandis que le deuxième est un stub en circuit ouvert, et ils vont servir d'assurer la rejection harmonique requise.

D'autre part, durant la conception d'un circuit d'adaptation d'impédance ordinaire, nous pouvons configurer un seul balayage des paramètres S couvrant toute la bande de fréquences de fonctionnement et tout va bien. Cependant, dans notre cas, puisque nous avons des objectifs précis à atteindre à des fréquences précises, nous allons adopter une configuration un peu spéciale. Alors, cette dernière consiste à définir un contrôleur des paramètres S pour chaque fréquence, et par la suite nous allons définir nos objectifs en fonction de chaque contrôleur comme nous pouvons le voir sur la figure 4.24.

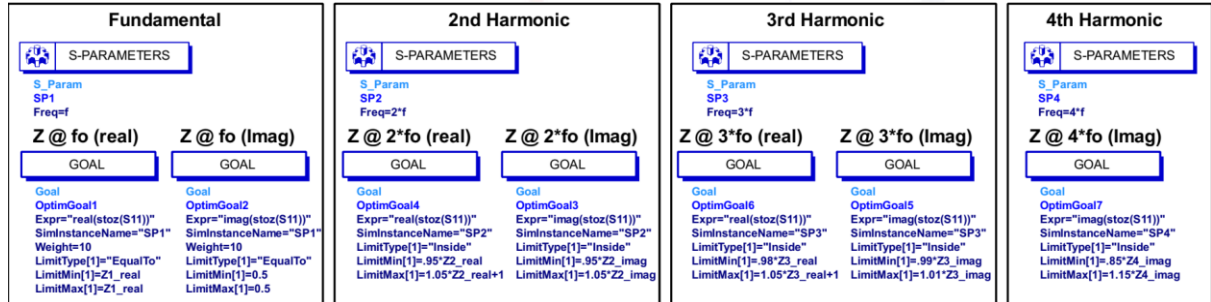


Figure 4. 24: Configuration & définition des objectifs cibles de l'optimisation

Donc le premier contrôleur des paramètres S « SP1 » est configuré pour qu'il puisse couvrir juste la fréquence fondamentale. Notre objectif principal autour de cette fréquence est d'avoir une impédance cible égale à l'impédance de sortie obtenue d'après la simulation load-pull. Cette impédance représente l'impédance parfaite qui permet d'atteindre une puissance de sortie maximale. Pour atteindre notre objectif principal autour de la fréquence fondamentale, deux objectifs ont été défini. Puisque notre objectif principale était défini en termes d'impédance, notre premier objectif consiste à avoir une partie réel du paramètre Z_{11} égale exactement à 28 ohms ($Z1_{réel}$) tandis que notre deuxième objectif cible consiste à avoir une partie imaginaire du paramètre Z_{11} égale exactement à 0.5 ohms ($Z1_{imag}$). Cependant, une conversion des paramètres S en paramètres Z était nécessaire. Cette conversion était effectuée via la fonction *stoz()*. De la même manière, autour de la 2^{ème}, 3^{ème} et la 4^{ème} composante

harmonique, si nous obtiendrions quelque chose proche de 0 serait acceptable. Alors, durant le processus d'optimisation, les caractéristiques des lignes de transmission constituant le circuit d'adaptation seront optimisées en fonction de ces objectifs cibles. La figure 4.25 montre les résultats d'optimisation obtenus.

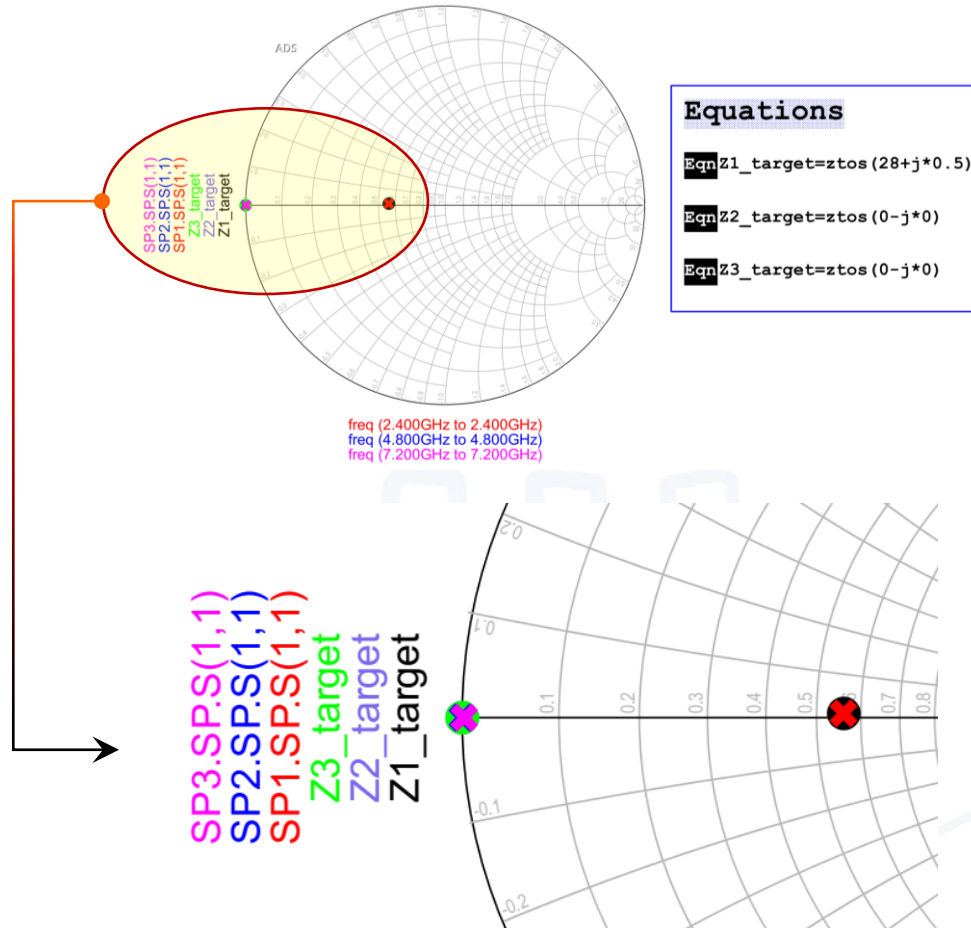


Figure 4. 25: Résultats d'optimisation du circuit d'adaptation d'impédance en sortie

Comme nous pouvons le voir sur la figure 4.25, nous avons tracé les trois impédances cibles ainsi que celle obtenues. Les impédances cibles sont représentées par les cercles tandis que les impédances obtenues après l'optimisation sont symbolisées par X. Comme il est indiqué sur la figure 4.25, les impédances obtenues sont superposées sur les impédances cibles, ce qui signifie que nous avons pu atteindre nos objectifs cibles que ce soit pour la fréquence fondamentale, ou bien pour les autres composantes harmoniques.

Dans l'ensemble, le réseau d'adaptation proposé nous donne la réponse souhaitée que nous recherchons pour adapter notre amplificateur de puissance. Maintenant, l'étape suivante est d'intégrer le circuit d'adaptation proposé au sein de notre PA et analyser leur comportement.

La figure 4.26 montre le circuit de notre PA y compris le circuit d'adaptation proposé comme un sous-circuit. Alors le rôle du circuit d'adaptation proposé est de transformer l'impédance de sortie du transistor, qui est $Z = 28 + j * 0.5\Omega$ en une impédance de 50 ohms. Comme nous pouvons le voir sur la figure 4.26, en entrée de l'AP, nous avons encore utilisé l'impédance optimale Z_S obtenue d'après la simulation load-pull. Les résultats de simulation obtenus sont illustrés dans la figure 4.27.

Comme il est indiqué dans la figure 4.27, en termes de performance grand signal, avec

le circuit d'adaptation d'impédance proposé, nous avons pu obtenir une puissance de sortie proche de 41dBm (~12 watts) avec une efficacité ajoutée (PAE) autour de 49% et un gain grand signal supérieur à 12 B.

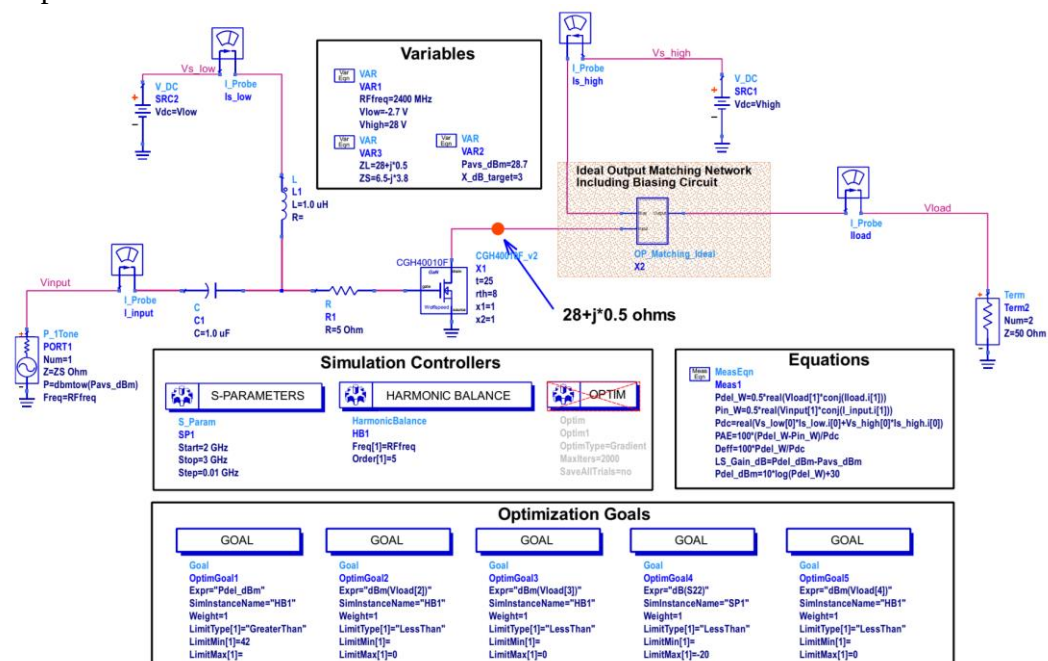


Figure 4. 26: Le circuit de PA y compris le circuit d'adaptation proposé

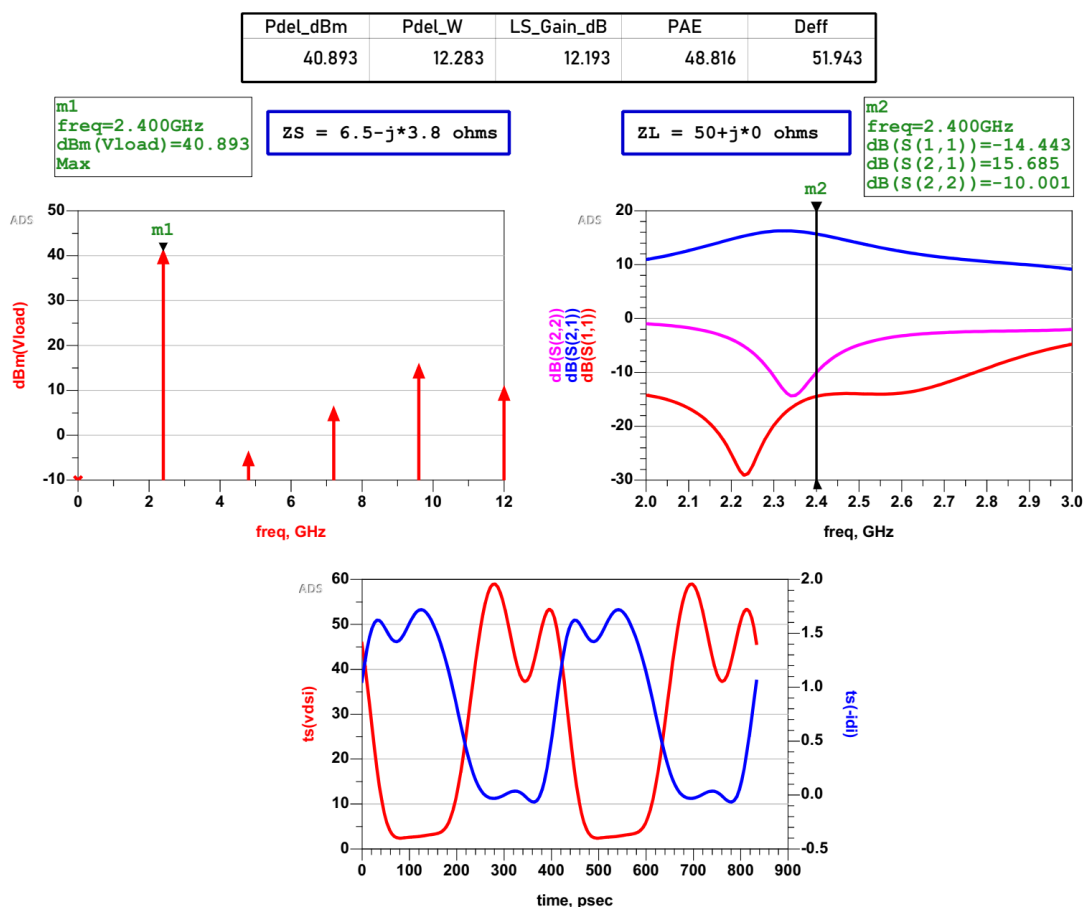


Figure 4. 27: Résultats obtenues après l'intégration du circuit d'adaptation d'impédance de sortie

Cependant, en termes de performance petit signal, nous avons réussi d'atteindre le gain

que nous attendions, mais en termes de coefficients de réflexion (S_{11} & S_{22}), les résultats obtenus s'avèrent qu'ils ne sont pas les résultats optimaux. Par conséquent, un deuxième niveau d'optimisation du circuit d'adaptation d'impédance au sein de notre PA est nécessaire afin de valider le réseau d'adaptation proposé. Dans ce cas, nous devons définir nouveaux objectifs. En se référant à la figure 4.27, les nouveaux objectifs cibles que nous voulions atteindre sont les suivants :

Tableau 4. 4: Les nouveaux objectifs cibles

N°	Expression	Commentaire
#1	"Pdel_dBm" ≥ 42 dBm	Puissance de sortie
#2	"dBm(Vload[2])" ≤ 0 dBm	La 2 ^{ème} composante harmonique (nous voulons la court-circuitée)
#3	"dBm(Vload[3])" ≤ 0 dBm	La 3 ^{ème} composante harmonique (nous voulons la court-circuitée)
#4	"dBm(Vload[4])" ≤ 0 dBm	La 4 ^{ème} composante harmonique (nous voulons la court-circuitée)
#5	"dB(S22)" ≤ -20	Le coefficient de réflexion en sortie

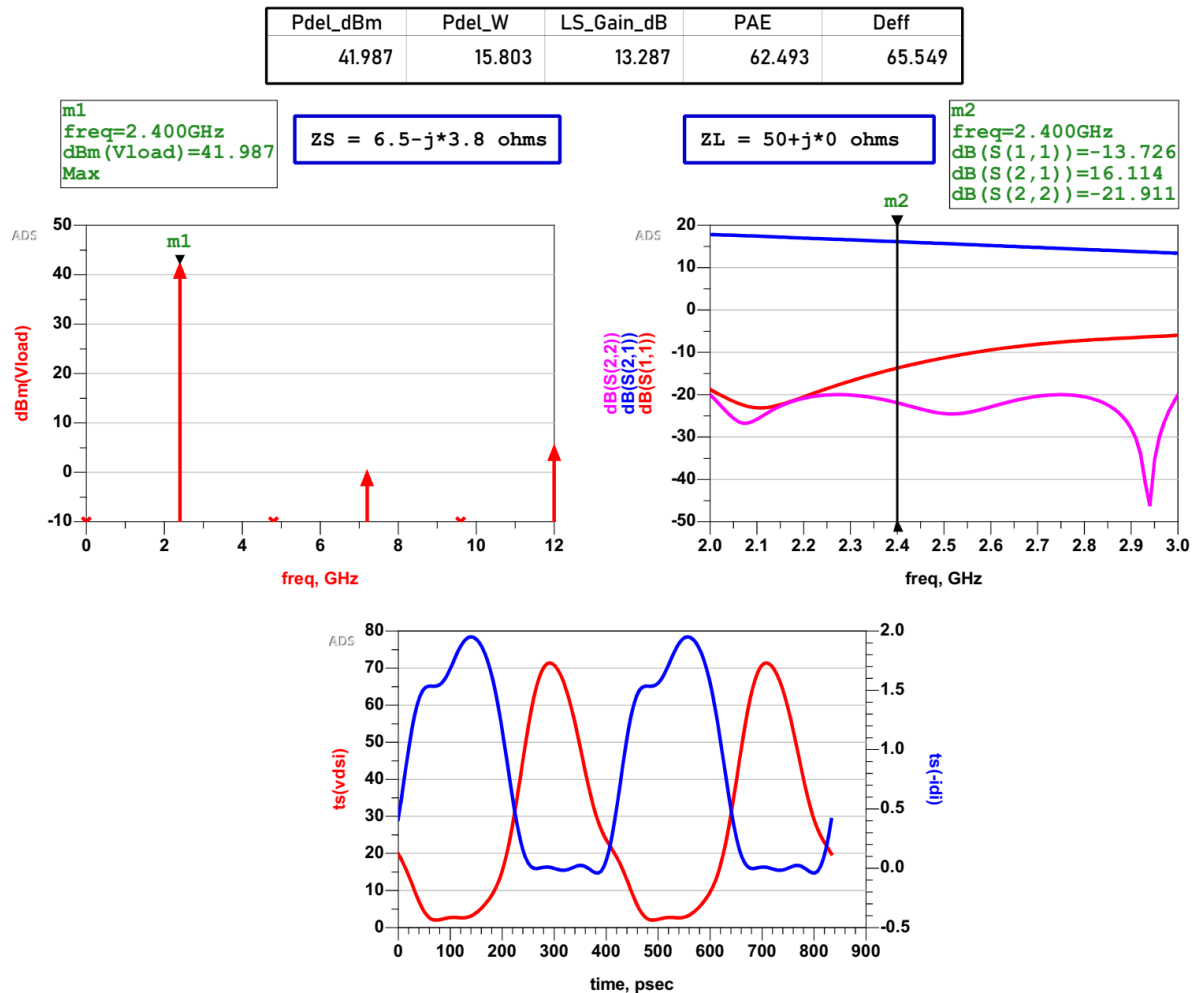


Figure 4. 28: Résultats de simulation après l'optimisation

Ainsi, après avoir optimisé le circuit d'adaptation proposé, nous avons obtenu les résultats illustrés dans la figure 4.28. Comme nous pouvons le voir, nous avons pu satisfaire les objectifs cibles définis dans le tableau 4.4. A ce stade, nous avons terminé la conception et

la validation du réseau d'adaptation d'impédance (idéal) de sortie, alors, l'étape logique suivante est de passer vers la conception du réseau d'adaptation d'impédance d'entrée, qui est l'objet de la section suivante.

2.5.2. Conception du circuit d'adaptation d'entrée – Circuit idéal

Puisque nous connaissons la valeur de l'impédance de source ainsi que celle d'entrée du transistor que nous devons faire adapter (obtenue d'après la simulation load-pull), alors nous pouvons tout simplement adopter une approche d'adaptation d'impédance traditionnelle basée sur l'abaque de Smith afin de concevoir notre réseau d'adaptation d'entrée. Ce dernier va transformer 50 ohms (impédance d'entrée du PA) en $6.5 - j * 3.8$ ohms (impédance d'entrée conjuguée du transistor).

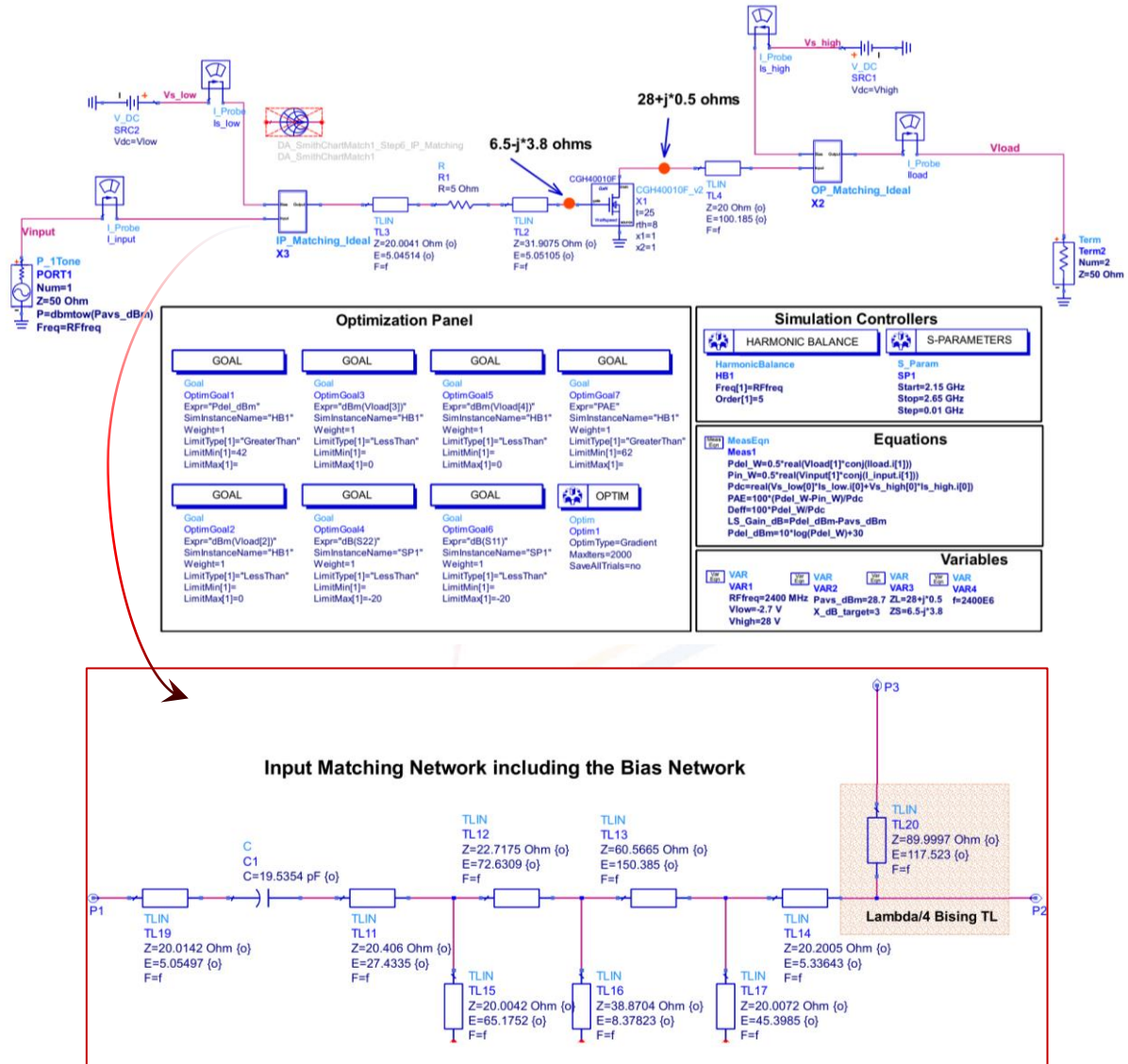


Figure 4. 29: Circuit de l'amplificateur de puissance proposé y compris les réseaux de polarisation et d'adaptation idéaux

Cependant, durant la conception d'un amplificateur de puissance, si nous nous intéressons à atteindre certains critères harmoniques, la même technique d'adaptation d'impédance adoptée pendant la conception du circuit d'adaptation de sortie peut être réutilisée en entrée. Par contre, dans notre cas, ce n'était pas nécessaire. La figure 4.29 montre le circuit

de l'amplificateur de puissance proposé y compris les circuits d'adaptation d'entrée et de sortie.

Comme nous pouvons le remarquer d'après la figure 4.29, le circuit d'adaptation d'impédance d'entrée également comprend le circuit de polarisation. Cependant, puisque le courant propagé dans la grille du transistor est faible, nous disposons de plus de liberté de jouer avec la largeur de la ligne de transmission quart d'onde (TL20) constituant le circuit de polarisation d'entrée. Une autre remarque concernant le circuit de la figure 30 est que les impédances d'entrée et de sortie de l'amplificateur proposé sont revenues à 50 ohms. Egalement, nous avons ajouté les segments TL2, TL3 et TL4, car lorsque nous passons vers la réalisation physique de l'amplificateur proposé, nous aurons besoin des emplacements pour souder le transistor et le reste des éléments localisés.

D'autre part, lorsque nous ajoutons le circuit d'adaptation d'impédance d'entrée avec les autres segments au circuit de la figure 4.26, sûrement les résultats obtenus précédemment seront décalés légèrement. Alors, de nouveau, une opération d'optimisation est nécessaire afin d'atteindre les résultats souhaités. Cette dernière est effectuée en fonction des objectifs cités dans le tableau 4.5. En fait, ce tableau contient les mêmes objectifs cités dans le tableau 4.4 tout en ajoutant d'autres objectifs à propos de l'efficacité ajoutée (PAE) et le coefficient de réflexion en entrée (S_{11}).

Tableau 4. 5: Objectifs de l'optimisation

N°	Expression	Commentaire
#1	"Pdel_dBm" $\geq$ 42	Puissance de sortie [dBm]
#2	"dBm(Vload[2])" $\leq$ 0	La 2 ^{ème} composante harmonique (nous voulons la court-circuitée) [dBm]
#3	"dBm(Vload[3])" 0	La 3 ^{ème} composante harmonique (nous voulons la court-circuitée) [dBm]
#4	"dBm(Vload[4])" 0	La 4 ^{ème} composante harmonique (nous voulons la court-circuitée) [dBm]
#5	"dB(S11)" $\leq$ -20	Le coefficient de réflexion en entrée [dB]
#6	"dB(S22)" $\leq$ -20	Le coefficient de réflexion en sortie [dB]
#7	"PAE"	L'efficacité ajoutée [%]

La figure 4.30 montre les résultats obtenus après l'optimisation. Comme il est indiqué sur la figure ci-après, avec les circuits d'adaptation proposés, en termes de performance grand signal, nous avons pu obtenir une puissance de sortie proche de 42dBm (~15.5 watts) avec une efficacité ajoutée (PAE) autour de 65.5% et un gain grand signal autour de 13dB. En revanche, en termes de performance petit signal, nous avons réussi à obtenir des coefficients de réflexion en entrée et en sortie inférieurs strictement à -15dB sur presque toute la bande de de fréquence allant de 2.15GHz jusqu'à 2.65GHz. Egalement, nous avons obtenu un gain petit signal plat de 16 ± 0.5 dB sur toute la bande de fréquence de fonctionnement. Ainsi, à ce stade, nous avons obtenu notre amplificateur de puissance avec toutes les lignes de transmission, les condensateurs, etc.

Alors, l'étape suivante dans le processus de conception de notre PA est de convertir les réseaux d'adaptation d'impédance idéaux en des circuits pratique, c'est-à-dire en fonction d'un substrat.

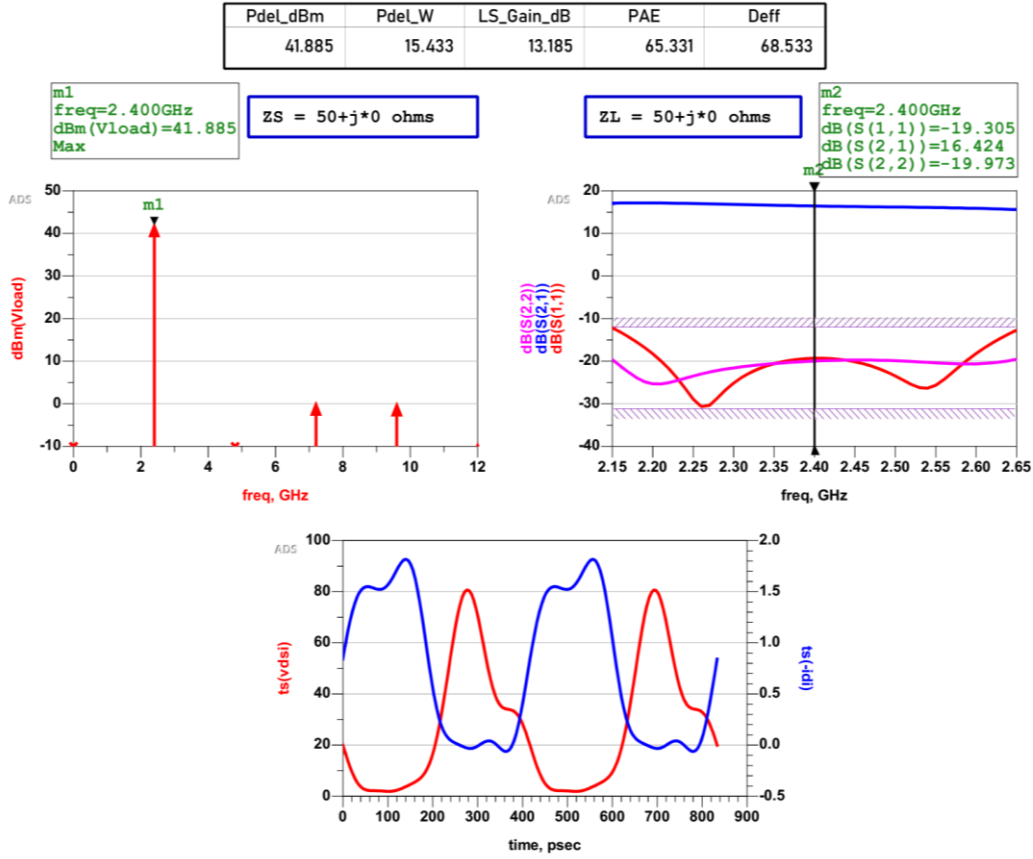


Figure 4. 30: Résultats obtenus après l'opération d'optimisation

2.5.3. Transformation des circuits d'adaptation idéaux en circuits micro-ruban

A ce stade, nous sommes arrivés à la dernière étape dans la conception des circuits d'adaptation, qui est la transformation des circuits idéaux conçus en des circuits pratiques. Pour cela, nous devons d'abord arrêter le substrat. Dans le présent travail, le Rogers 4350 a été utilisé comme substrat. Les propriétés de ce dernier sont présentées dans le tableau ci-après.

Tableau 4. 6: Les propriétés du substrat Rogers RO4350B

Rogers RO4350B			
Symbole	Désignation	Valeur	Unité
h	Hauteur du substrat	0.508	mm
ϵ_r	Permittivité relative du Substrat	3.66	--
σ	Conductivité	5.8×10^7	S/m
t	Epaisseur du conducteur	0.070	mm
δ	Pertes tangentielle	0.0001	--

Dans le présent travail, nous avons utilisé le même substrat adopté dans le chapitre précédent à la différence que l'épaisseur du métal conducteur (le cuivre) est plus épais (70 μ m) que celle utilisé dans le LNA.

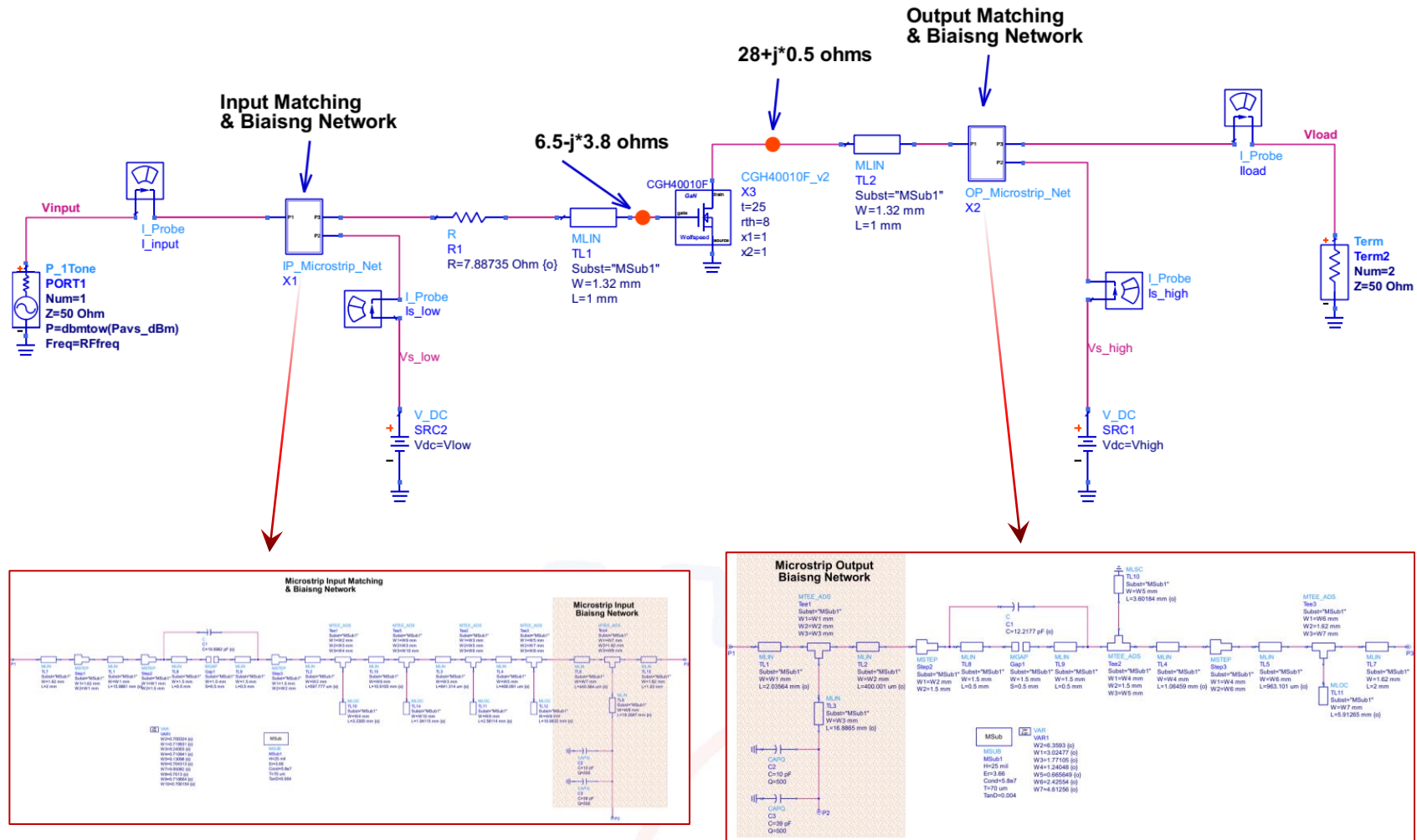


Figure 4. 31: Le circuit complet de l'amplificateur de puissance proposé après la transformation des réseaux d'adaptation idéaux

En effet, dans le cas d'un amplificateur de puissance, il est recommandé d'utiliser un substrat qui a un métal conducteur relativement épais pour qu'il puisse supporter les niveaux de courant propagés dedans. La figure 4.31 montre le circuit complet de l'amplificateur de puissance proposé après la transformation des circuits d'adaptation idéaux en circuits micro-ruban, tandis que la figure 4.32 montre les résultats obtenus.

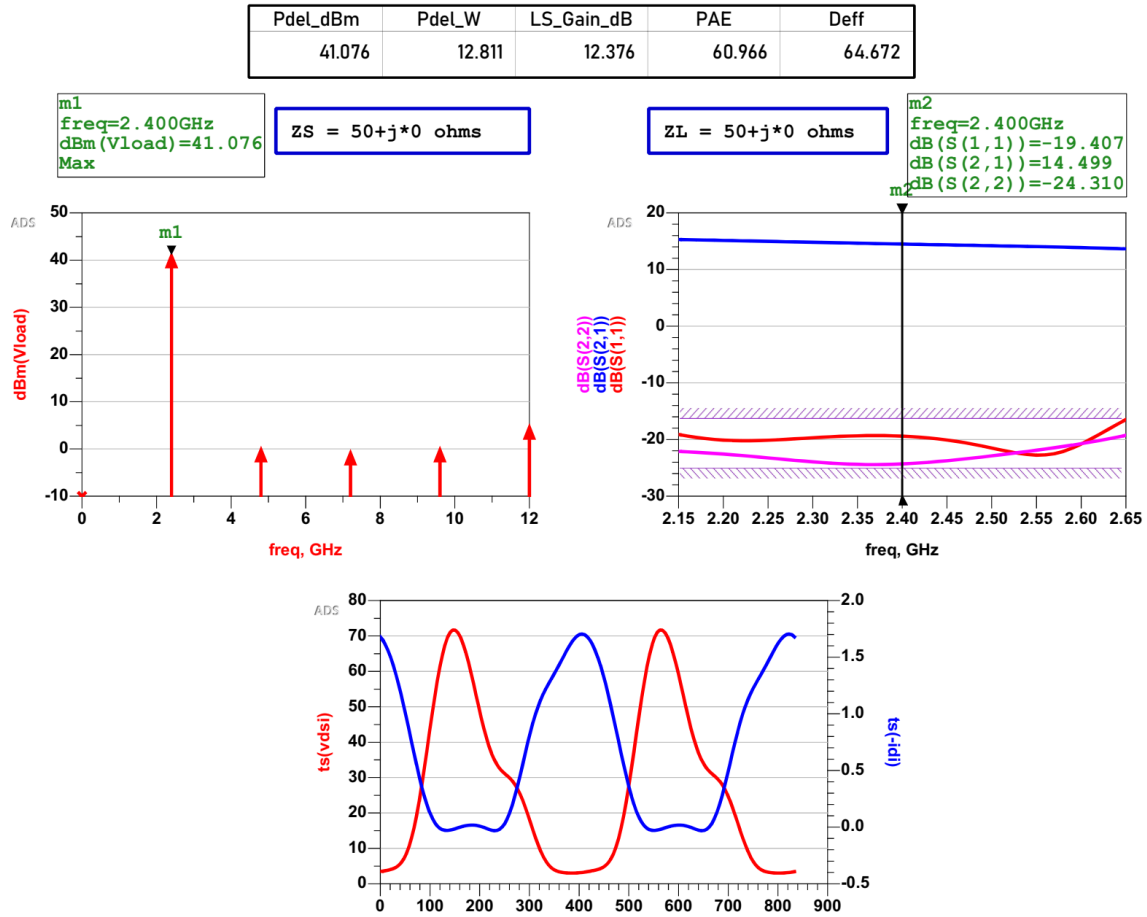


Figure 4. 32: Résultats obtenus après la transformation des circuits d'adaptation idéaux en circuits micro-ruban

Comme il est indiqué sur la figure 34.3, après la transformation des circuits d'adaptation idéaux en circuits micro-ruban, nous avons pu obtenir une puissance de sortie autour de 41dBm (~13 watts) avec un gain grand signal autour de 12dBm et une efficacité ajoutée (PAE) proche de 61% autour de la fréquence fondamentale. Egalement, en termes de performance petit signal, nous avons pu obtenir des coefficients de réflexion que ce soit en entrée ou en sortie autour de -20dB sur toute la bande de fréquence allant de 2.15GHz jusqu'à 2.65 GHz. De plus, les circuits d'adaptation proposés nous permettent d'obtenir un gain petit signal plat de 15 ± 0.5 dB le long de la bande de fréquence de fonctionnement.

2.6. Simulation Harmonic Balance 1-tone : Etude de compression

Dans les sections précédentes, nous avons calculé la puissance de sortie en fonction d'une puissance d'entrée fixe, qui est de 28.7dBm. Par contre, dans cette section, nous allons examiner la puissance de sortie et la valider en fonction d'une plage de puissance d'entrée. Par la suite, nous allons étudier la compression de l'amplificateur proposé tout en indiquant les points de compression en entrée et en sortie à 1-dB et à 3-dB respectivement. La figure 4.33 montre les résultats obtenus en termes de puissance de sortie, gain grand signal et PAE.

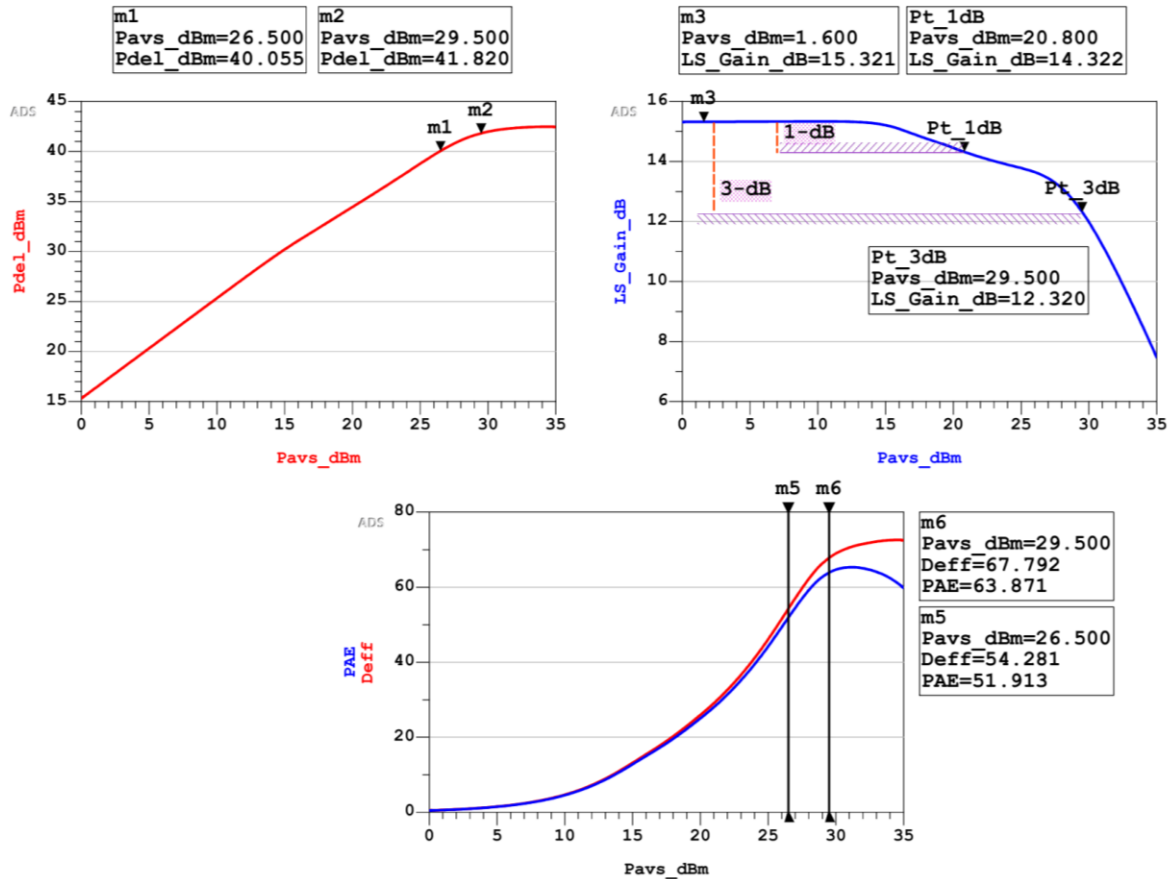


Figure 4.33: Les courbes de la puissances de sortie, le grain grand signal et l'efficacité ajoutée (PAE) en fonction de la puissance d'entrée

D'après la figure 4.33, comme il est indiqué sur la courbe du gain, avec les réseaux d'adaptation proposés, nous avons pu obtenir un gain grand signal de 15.3dB autour de la fréquence fondamentale. Cependant, d'après la même figure (courbe du gain grand signal), la puissance d'entrée nécessaire pour atteindre une compression du gain de 3dB est 29.5dBm, tandis que pour atteindre une compression du gain de 1dB, il nous faut une puissance d'entrée de 20.8dBm.

D'autre part, d'après la courbe de la puissance de sortie, au point correspond à une compression de 3 dB, nous avons pu obtenir une puissance de sortie de 41.8 dBm autour de la fréquence fondamentale avec une efficacité ajoutée (PAE) proche de 64%, qui est beaucoup plus grande que celle définie dans le cahier des charges.

2.7. Simulation Harmonic Balance 2-tones : Etude de IMD3

Le circuit utilisé pour la simulation HB 2-tones est illustré dans la figure 4.34. Comme nous pouvons le voir, nous avons connecté une source de puissance « n-Tone » en entrée de l'amplificateur proposé. Ladite source de puissance a été configurée (pour un niveau de puissance particulier) pour qu'elle puisse opérer en deux fréquences : la première {Freq [1]} est la fréquence fondamentale moins un offset de 1MHz, tandis que la deuxième fréquence {Freq [2]} est la fréquence fondamentale plus le même offset. Durant la simulation HB 2-tones, afin d'avoir des résultats exacts, la puissance d'entrée de l'amplificateur P_{avs_dBm} doit être sélectionné à partir de la région linéaire de la puissance de sortie, ici nous utilisons 20dBm.

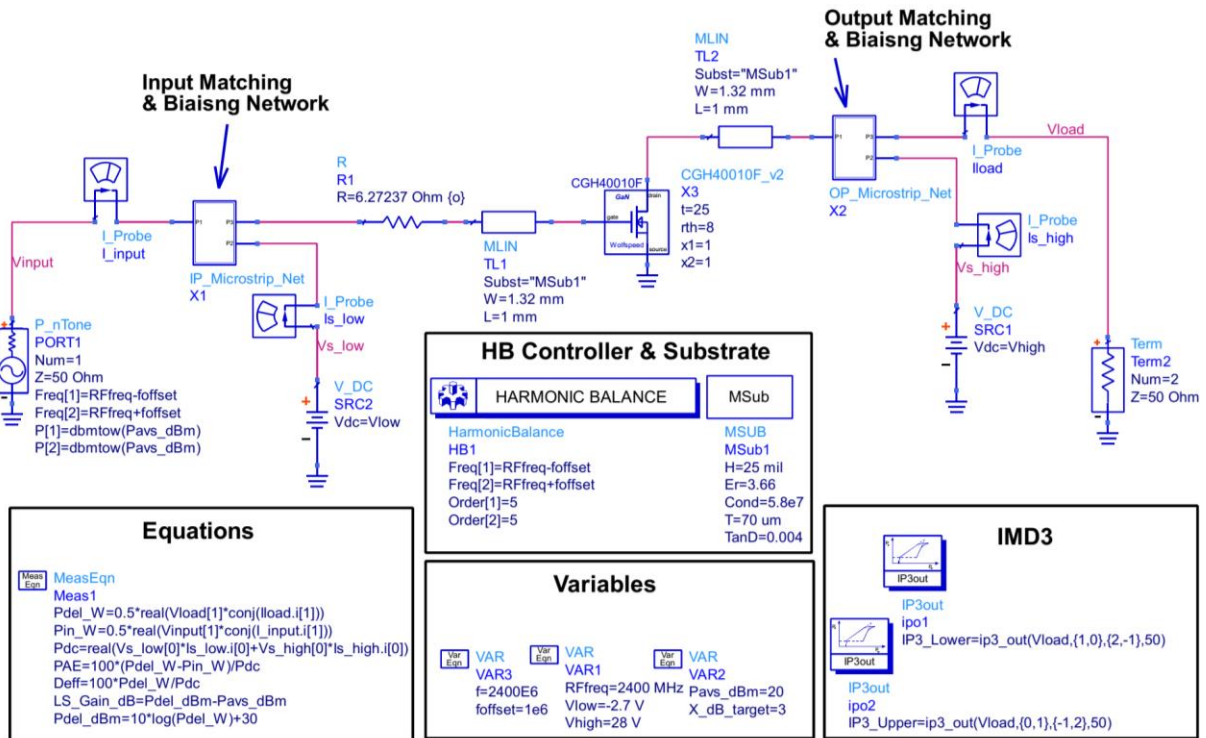


Figure 4. 34: Le circuit adopté pendant la simulation HB 2-tones

D'autre part, afin de déterminer le point d'interception d'ordre 3 en sortie, nous avons utilisé le bloc « IP3out ». Comme nous pouvons le remarquer, nous avons utilisé deux blocs « IP3out », un pour le côté inférieur et l'autre pour le côté supérieur. Les résultats de simulation sont présentés dans la figure 4.35.

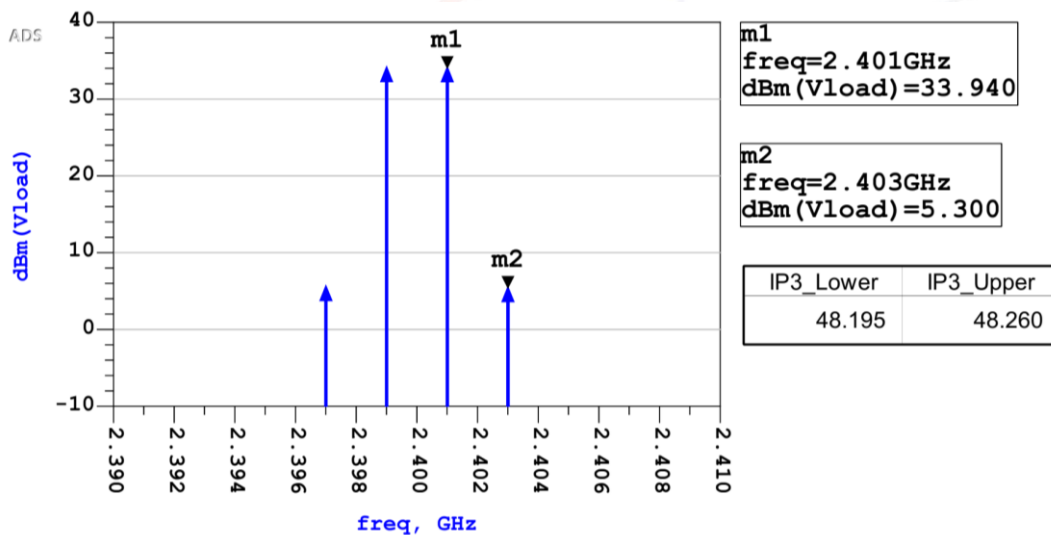


Figure 4. 35: Résultats de simulation HB 2-tones

Comme nous pouvons le voir sur la figure 4.35, le point d'interception d'ordre 3 en sortie de l'amplificateur proposé est déterminé autour de 48 dBm. Nous rappelons que notre objectif était d'avoir un IP3 autour de 45 dBm. Alors, nous avons pu satisfaire cet objectif.

Dans l'ensemble, nous avons pu satisfaire tous les objectifs mentionnés dans le cahier des charges. Donc, afin de valider les résultats obtenus, il nous reste une dernière étape, qui est la EM Co-simulation.

2.8. EM Co-Simulation

Afin d'effectuer la EM Co-Simulation, nous devons d'abord créer le masque PCB de notre PA y compris les réseaux d'adaptation d'impédance et celle de polarisation.

2.8.1. Masque PCB & Simulation Momentum

En utilisant les techniques discutées dans le chapitre 3, le masque de l'amplificateur proposé est illustré dans la figure 4.36. Alors, après la génération du masque, l'étape suivante consiste à configurer la simulation Momentum. Cette configuration comprend la définition du substrat, la définition de la plage des fréquences, la création du modèle EM, etc.

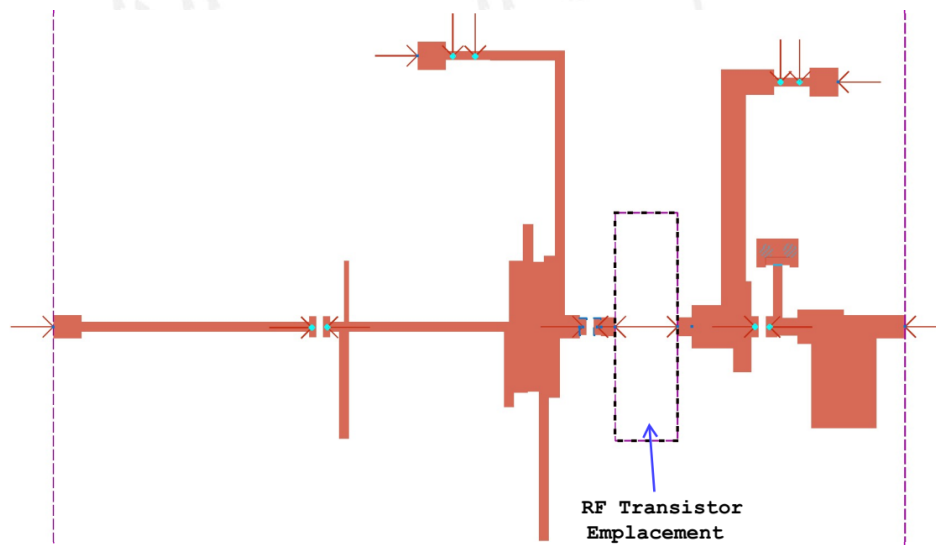


Figure 4. 36: Masque PCB de l'amplificateur proposé

A propos de la plage des fréquences, cette dernière doit commencer à partir de 0 GHz (pour tenir compte le point de polarisation), tandis que la fréquence de stop doit être sélectionnée d'une manière pour que cette plage de fréquence puisse couvrir les 5 ou bien les 7 premières composantes harmoniques. Dans notre cas, nous avons défini une plage allant de 0 GHz jusqu'à 12.5 GHz. Comme nous pouvons le voir sur la figure 4.36, pour des fins de Co-Simulation, nous avons placé plusieurs ports dans les endroits où nous voulions connecter le transistor, les condensateurs, etc. Une autre remarque concernant le masque PCB, comme il est indiqué dans la figure 4.36, l'étage de sortie de l'amplificateur proposé contient un stub en court-circuit, par conséquent, afin de relier ce stub à la masse, quelques trous (vias) à l'extrémité de ce stub ont été mis en place. Egalement, nous avons réservé une place pour le transistor RF en se basant sur la fiche technique de ce dernier.

D'autre part, la simulation Momentum tout court ne permet pas de caractériser l'AP proposé, car, ce dernier contient des éléments localisés et la simulation Momentum ne peut pas prendre en charge leurs comportement EM.

Pour cette raison, nous devons effectuer la EM Co-Simulation. En effet, à partir de la simulation Momentum, nous avons obtenu le modèle EM de notre amplificateur (modélisant juste la partie microstrip) mais sans tenir compte les composants électroniques discrets tout en générant un symbole équivalent. Alors, au niveau schématique, nous allons reconstruire notre PA en utilisant ledit symbole et les autres composants électroniques. Et comme une dernière étape, nous allons effectuer la simulation petit/grand signaux afin de valider les performances de l'amplificateur proposé.

2.8.2. EM Co-Simulation

Le circuit adopté pendant la EM Co-Simulation est présenté dans la figure 4.37. Comme nous pouvons le remarquer, c'est le même circuit de la figure 4.36, juste en intégrant les éléments localisés, le transistor et les sources de polarisation.

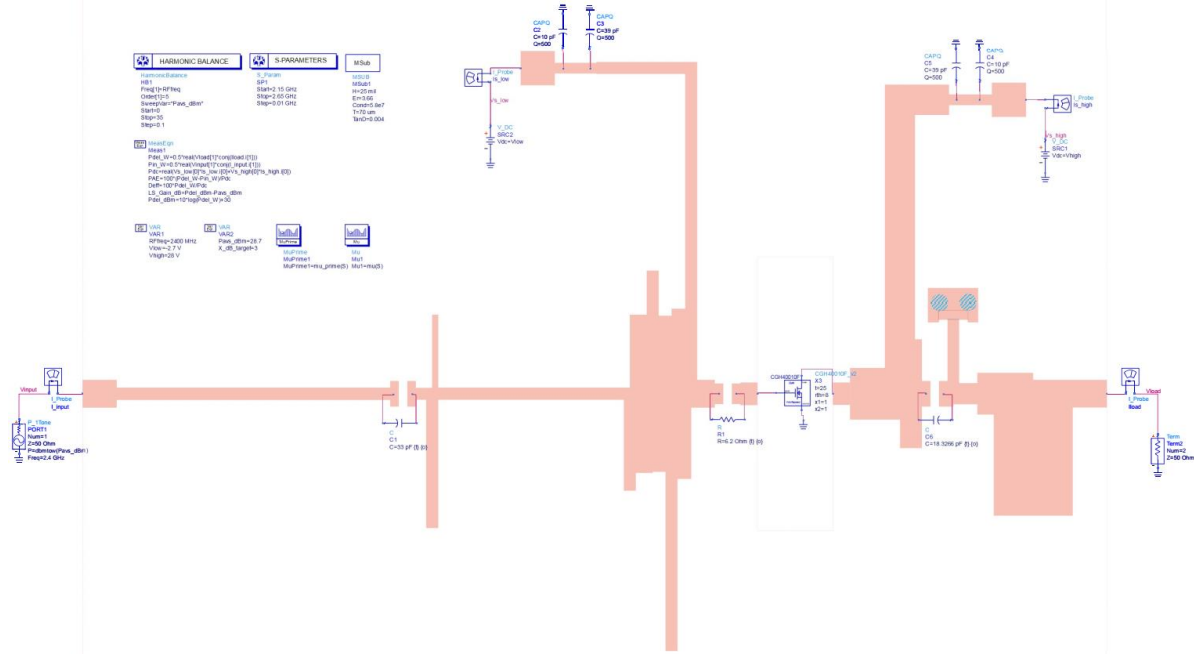


Figure 4. 37: Le circuit adopté pour la EM Co-Simulation

Les résultats de la Co-Simulation en référence de la simulation ordinaire (schématique) sont présentés dans les figures 4.38 et 4.39. En termes de performances petits signaux, nous avons pu atteindre une stabilité inconditionnelle sur toute la gamme de fréquence allant de 0.15 GHz jusqu'à 2.65 GHz avec un gain petit signal légèrement un peu plus grand que celle obtenu de la simulation schématique. Par contre, les coefficients de réflexion en entrée et en sortie ont été légèrement dégradés par rapport aux résultats présentés dans la figure 4.32. D'autre part, en termes de performances grands signaux (figure 4.39), nous avons obtenu une concordance presque parfaite avec les résultats présentés dans la figure 4.33.

Dans l'ensemble, l'amplificateur proposé a réussi d'atteindre d'excellents résultats en termes de performances petits et grands signaux. En fait, nous avons pu atteindre un gain petit signal autour de 15dB le long de la plage de fréquence allant de 2.15GHz jusqu'à 2.65GHz avec une bonne adaptation d'impédance en entrée et en sortie.

De plus, l'amplificateur proposé permet d'obtenir une puissance de sortie maximale de 41.3dBm, qui est l'équivalent de ~13.6 watts, avec une efficacité ajoutée maximale proche de 65% et un gain grand signal autour de 15dB.

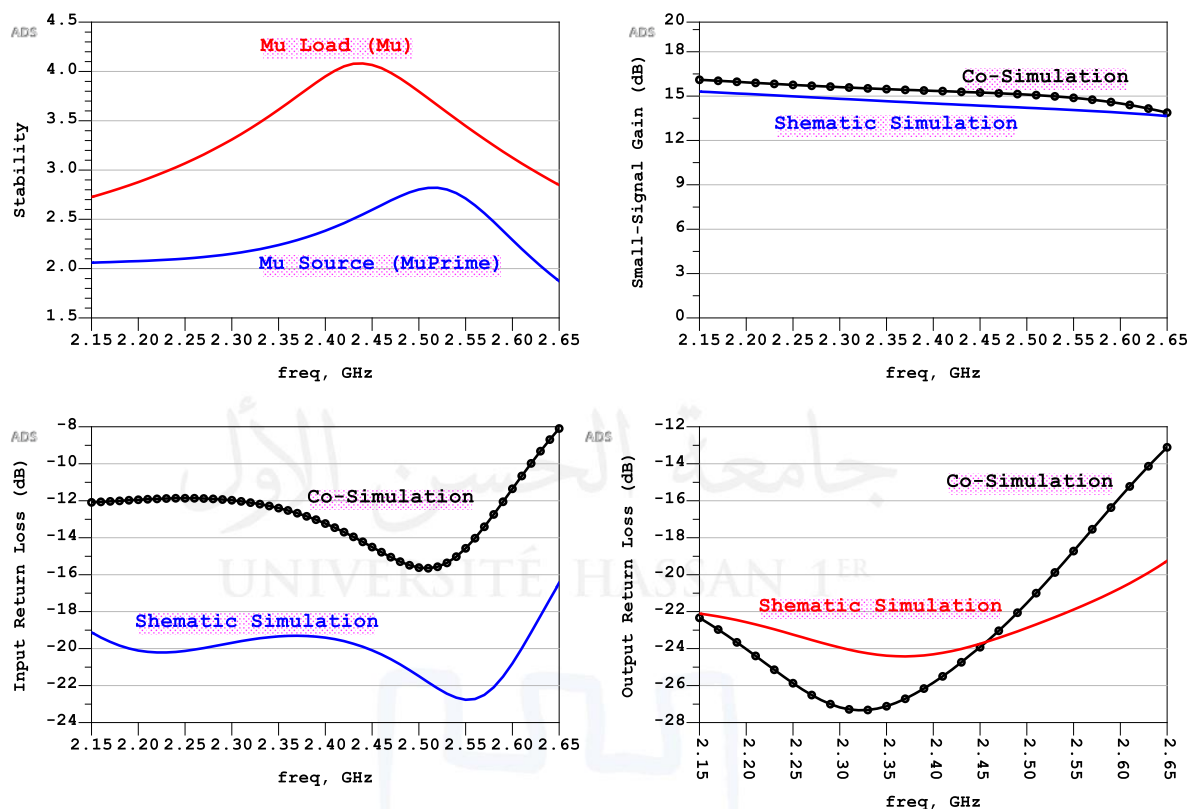


Figure 4.38: Performances petits signaux

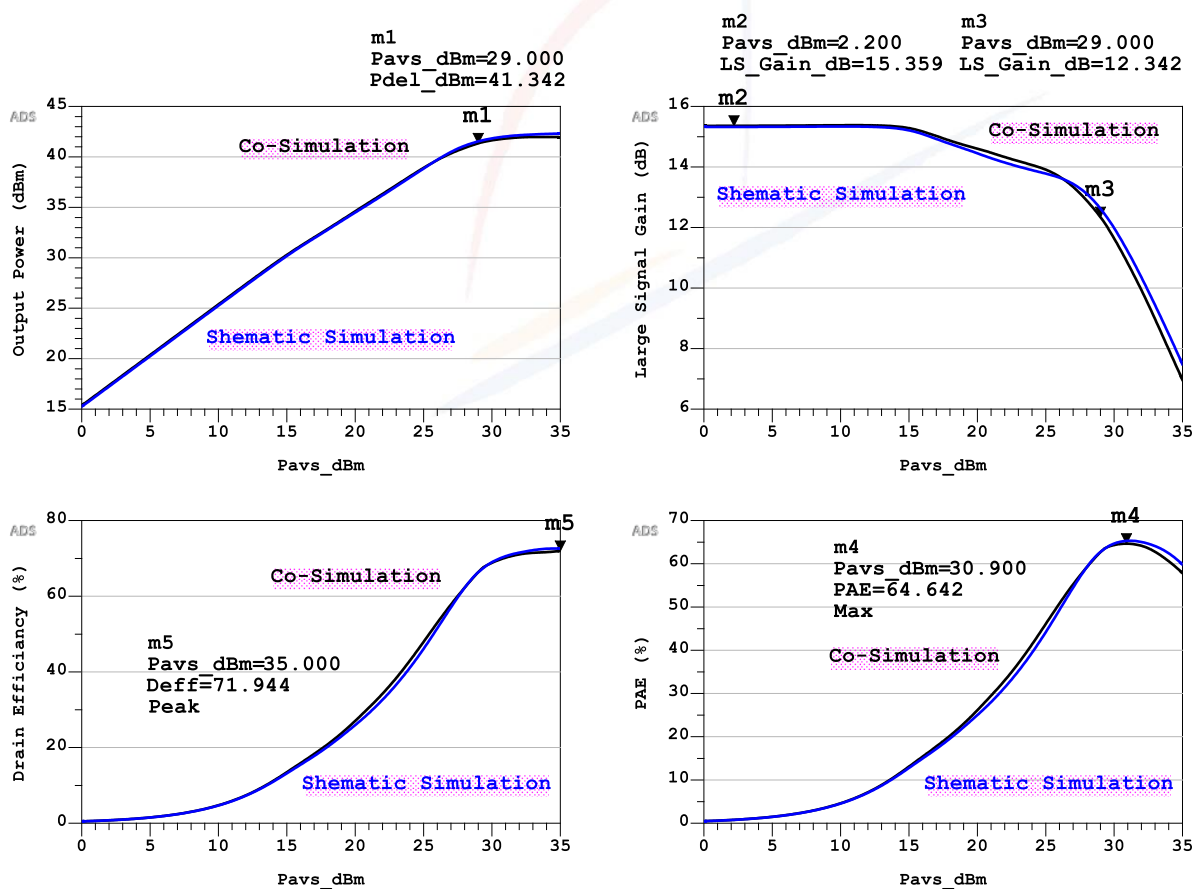


Figure 4.39: Performances grands signaux

2.9. Benchmarking

Le tableau ci-après compare les caractéristiques de l'amplificateur proposé avec des travaux récemment publiés.

Tableau 4. 7: Comparaison des performances de l'amplificateur proposé avec des travaux récemment publiés

Réf.	[26]	[27]	[28]	[29]	Ce travail
Fréquence (GHz)	2.19	2.4	2.14	2.6	2.15 – 2.65
Configuration (étages)	2	2	2	2	1
Gain (dB)	23	15	16.6	7.5	15.35
Pout (dBm) @ -3dB	38	37.3	36.9	41.63	41.34
PAE (%) @ -3dB	70%	63.3	55.7	49.48	64.64
DE (%)	75%	68	57.0	58.2	71.94
OIP3 (dBm)	NA	NA	NA	NA	48

Comme nous pouvons le remarquer d'après le tableau 4.7, l'amplificateur de puissance proposé se compare favorablement par rapport aux travaux récemment publiés. En fait, avec un seul étage, nous avons pu atteindre une puissance de sortie de 41.34 dBm (~13 watts) avec une efficacité ajoutée de 64.64% au point de compression 3dB et un gain grand signal autour de 15 dB sur une plage de fréquence allant de 2.15 GHz jusqu'à 2.65 GHz.

3. Conclusion

Dans ce chapitre, l'étude et la conception d'un amplificateur de puissance (PA) de haute efficacité ajoutée et de haute puissance de sortie en utilisant la technique « load-pull » a été présenté. Ledit amplificateur a été basé sur un transistor GaN (Cree CGH40010F) et implémenté sur le substrat Rogers RO4350B. Le PA proposé a été conçu pour fonctionner dans la bande de fréquence allant de 2.15 GHz jusqu'à 2.65 GHz.

Le processus de conception a été segmenté en trois parties. La première partie a été consacrée à l'étude DC/Stabilité et l'étude & simulation load-pull. Le but de cette partie, était l'arrête du point de fonctionnement de notre transistor (en fonction de la classe de fonctionnement et les spécifications techniques souhaitées), l'étude et la validation de la stabilité de notre dispositif actif ainsi que l'étude et la simulation load-pull. Cette dernière nous a permet de déterminer les impédances d'entrée et de la sortie du transistor qu'ils nous permettent d'obtenir le maximum possible du gain grand signal et de la puissance de sortie. D'autre part, la deuxième partie a été réservée pour l'étude et la conception des réseaux d'adaptation d'impédance en entrée et en sortie en se basant sur les impédances optimales obtenues d'après la simulation load-pull. Par contre, la troisième partie a été dédiée pour la simulation Harmonic Balanc (HB) 1-tone et 2-tones ainsi que la EM Co-Simulation.

Les techniques déployées dans ce travail en termes de stabilité, de polarisation et d'adaptation d'impédance permettent d'atteindre les objectifs déclarés au niveau du cahier des charges, et parfois plus qui a été attendu. En termes de résultats petits signaux, l'amplificateur proposé a réussi d'atteindre une stabilité inconditionnelle sur toute la bande de fréquence allant de 2.15 GHz jusqu'à 2.65 GHz. De plus, nous avons pu obtenir une excellente adaptation en

entrée et en sortie avec un gain petit signal plat autour de 15 dB.

En revanche, nous avons pu obtenir de très bon résultats en termes de performances grands signaux. En fait, à l'aide des impédances optimales obtenues d'après la simulation load-pull ainsi que les réseaux d'adaptation d'impédance synthétisées en fonction de ces impédances, nous avons pu obtenir une puissance de sortie maximale autour de 41 dBm (~13 Watts) avec une efficacité ajoutée proche de 65% et un gain grand signal autour de 15 dB.

Dans l'ensemble, un amplificateur de puissance d'une haute efficacité ajouté (PAE) et d'une haute puissance de sortie avec d'excellentes performances a été introduit dans le présent chapitre. Comparé avec les travaux récemment publiés, le PA proposé montre d'excellents résultats petits & grands signaux. Un amplificateur comme celui présenté dans ce chapitre sera très utile pour les systèmes de télécommunication sans fils fonctionnant autour de la fréquence 2.4 GHz (par exemple : station de base LTE...).

4. Références

- [1]. H. Sobol et al., "Milestones of microwaves", in IEEE Transactions on Microwave Theory and Techniques, vol. 50, no. 3, pp. 594-611, March 2002
- [2]. M. Skolnik, "Role of radar in microwaves", in IEEE Transactions on Microwave Theory and Techniques, vol. 50, no. 3, pp. 625-632, March 2002
- [3]. W. Keydel, "Future radar systems for remote sensing", IEEE Workshop on The Future of Radar in the UK and Europe (Ref. No. 1999/186), pp. 7/1-7/6, 1999.
- [4]. B. A. Kopp, et al., "Transmit/receive modules", in IEEE Transactions on Microwave Theory and Techniques, vol. 50, no. 3, pp. 827-834, March 2002.
- [5]. J. M. Osepchuk, "Microwave power applications", in IEEE Transactions on Microwave Theory and Techniques, vol. 50, no. 3, pp. 975-985, March 2002.
- [6]. J. M. Osepchuk, "A History of Microwave Heating Applications", in IEEE Transactions on Microwave Theory and Techniques, vol. 32, no. 9, pp. 1200-1224, September 1984.
- [7]. K. Kurokawa, "Power waves and scattering matrix", in IEEE Transactions on Microwave Theory and Techniques, Vol. 13, N. 2, pp. 194-202, March 1965.
- [8]. R.B. Marks, D. F. Williams, "A general waveguide circuit theory", J. Res. National Institute of Standards and Technology, Vol. 97, N. 5, pp. 533-562, Sep.-Oct. 1992.
- [9]. V. Teppati, et al., "Load-pull techniques", Encyclopedia of RF and Microwave Engineering, New York, Wiley-Interscience, 2005.
- [10]. J.E. Muller, "Comparison of active versus passive on-wafer load-pull characterization of microwave and mm-wave power devices", IEEE MTT-S Intern. Microwave Symp. Digest, Vol. 2, pp. 1077-1080, May 1994.
- [11]. C.E. McIntosh, et.al "Novel MMIC source-impedance tuners for on-wafer microwave noise-parameter measurements", in IEEE Transactions on Microwave Theory and Techniques, Vol. 47, N. 2, pp. 125-131, Feb. 1999.
- [12]. F. Sechi, et.al "A computer controlled microwave tuner for automated load pull", RCA Review, Vol. 44, p. 566-583, Dec. 1983.
- [13]. V. Adamian, "2-26.5 GHz on-wafer noise and S-parameter measurements using a solid state tuner", 34th ARFTG Conference Digest, pp. 33-40, Dec. 1989.
- [14]. C. Tsironis, "A novel design method of wideband power amplifier", Microwave Journal, Vol. 35, pp. 303-304, 1992.
- [15]. Y. Takayama, "A New Load-Pull Characterization Method for Microwave Power Transistors", 1976 IEEE-MTT-S International Microwave Symposium, 1976, pp. 218-220.
- [16]. F.M. Ghannouchi et al. "A new multi-harmonic loading method for large signal microwave and millimeter-wave transistor characterization", in IEEE Transactions on Microwave Theory and Techniques, Vol. 39, N. 6, pp. 986-992, June 1991.

- [17]. R. Hajji et al. "Multitone power and intermodulation load-pull characterization of microwave transistors suitable for linear SSPA's design", in IEEE Transactions on Microwave Theory and Techniques, Vol. 45, N. 7, pp. 1093–1099, July 1997.
- [18]. P. Berini et al. "An experimental study of the effects of harmonic loading on microwave MESFET oscillators and amplifiers", in IEEE Transactions on Microwave Theory and Techniques, Vol. 42, N. 6, pp. 943–950, June 1994.
- [19]. R.B. Stancliff et al., "Harmonic load-pull", IEEE MTT-S International Microwave Symposium Digest, Vol. 79, N. 1, pp. 18–187, Apr 1979.
- [20]. F. Sechi, "High efficiency microwave FET power amplifier", Microwave Journal, Vol. 24, Nov. pp. 59–62, 66, 1981.
- [21]. F. Blache et al. "A novel computerized multi-harmonic active load-pull system for the optimization of high efficiency operating classes in power transistors", IEEE MTT-S International Microwave Symposium Digest, Vol. 3, pp. 1037–1040, May 1995.
- [22]. G.L. Heiter, "Characterization of nonlinearities in microwave devices and systems", in IEEE Transactions on Microwave Theory and Techniques, Vol. 21, N. 12, pp. 797–805, Dec 1973.
- [23]. J.M. Cusack et al. "Automatic load contour mapping for microwave power transistors", in IEEE Transactions on Microwave Theory and Techniques, Vol. 22, N. 12, Part II, pp. 1146–1152, Dec. 1974.
- [24]. V. Teppati et al. , "New perspectives in nonlinear device and amplifier characterization", GAAS02 Conf. Proc., Milan, Italy, Sept. 2002.
- [25]. R.A. Speciale, "Multiport network analyzers: meeting the design need", Microwave System News, Vol. 10, N. 6, pp. 67–89, June 1980.
- [26]. Y. Takagi, et al., "High-Efficiency Asymmetric Doherty Power Amplifier with Spurious Suppression Circuit", 2020 50th European Microwave Conference (EuMC), pp. 308-311, 2021.
- [27]. J. Kim, "Highly Efficient Asymmetric Class-F-1/F GaN Doherty Amplifier," in IEEE Transactions on Microwave Theory and Techniques, vol. 66, no. 9, pp. 4070-4077, Sept. 2018.
- [28]. H. Oh et al., "Doherty Power Amplifier Based on the Fundamental Current Ratio for Asymmetric cells", in IEEE Transactions on Microwave Theory and Techniques, vol. 65, no. 11, pp. 4190-4197, Nov. 2017.
- [29]. J. Son, et al., "A highly efficient asymmetric Doherty Power Amplifier with a new output combining circuit", 2011 IEEE International Conference on Microwaves, Communications, Antennas and Electronic Systems (COMCAS 2011), pp. 1-4, 2011.

CHAPITRE 5

Développement des Structures d'Amplificateurs Hyperfréquences Large Bande dans les Bandes S et L

1. Aperçu

Le marché des télécommunications a connu une forte croissance durant la dernière décennie avec l'apparition du smartphone et la diversité des applications proposées. Cette croissance s'est accentuée avec l'adoption de nouveaux standards de communication tel que l'UMTS (Universal Mobile Telecommunications Systems), LTE (Long Term Evolution), etc. [1] Cependant, afin d'accompagner cette expansion, les terminaux mobiles doivent impérativement proposer plus de fonctionnalités tout en assurant une autonomie de batterie et un encombrement maîtrisés. Ceci a un impact direct sur l'infrastructure des systèmes de communication et leurs architectures, qui doivent intégrer plus de dispositifs (amplificateurs de puissance, filtres, antennes, ...) afin de traiter des signaux plus complexes tout en couvrant des bandes de fréquences plus larges [2]. Toutefois, la réalisation de cet objectif a comme conséquences l'augmentation de l'encombrement et la dégradation des performances en termes d'efficacité énergétique globale du système, la puissance dissipée, etc. [3-5]

D'autre part, comme il est mentionné dans les chapitres précédents, quelle que soit sa configuration physique, un amplificateur RF est un bloc essentiel dans la chaîne de transmission RF, jouant un rôle clé dans la réalisation de nombreux systèmes de communication sans fils [6]. Cependant, pour s'adapter aux nouveaux enjeux du marché de télécommunication, et notamment de couvrir des bandes de fréquences multiples et plus larges, les amplificateurs hyperfréquences large bande sont l'objet de nombreuses recherches et développements d'architectures avancées. En effet, l'utilisation de tels amplificateurs permet de couvrir un spectre fréquentiel plus large, avec moins d'encombrement, ce qui permet ainsi d'optimiser la surface du système de transmission et éventuellement sa consommation énergétique [7].

En fait, un amplificateur hyperfréquence large bande est un dispositif conçu pour fournir un gain de transmission modéré sur des bandes passantes plus longues tout en maintenant un faible facteur de bruit, un rendement en puissance ajoutée, un niveau de puissance de sortie acceptable, une stabilité inconditionnelle et une excellente adaptation d'impédance.

Dans cette section nous allons brièvement traiter les différentes techniques d'adaptation d'impédance large bande.

1.1. Topologies d'amplificateurs hyperfréquence large bande

Il existe différentes topologies de circuits qui peuvent être utilisées pour réaliser des amplificateurs large bande. Ces topologies dépendent de la technique d'adaptation utilisée. La figure 1 montre quelques configurations possibles d'amplificateurs large bande. En effet, d'après la figure 5.1, la performance large bande peut être obtenue en utilisant des réseaux d'adaptation d'impédance résistif/réactif traditionnel, la contre réaction résistive shunt ou parallèle, la configuration équilibrée (balanced configuration) ou bien des configurations distribuées [8-9].

L'amplificateur à adaptation réactive (figure 5.1.a) utilise des réseaux d'adaptation purement réactifs (à l'entrée ou à la sortie du transistor). Dans ce cas, des inductances ou des condensateurs localisés ou des lignes de transmission peuvent être utilisés. Cette configuration donne une bande passante modérée et de bonnes performances en termes de figure de bruit et puissance de sortie. Cependant, en raison de l'instabilité inhérente du transistor et de l'atténuation du gain, la conception à large bande est difficile. Cette topologie utilise également des résistances au sein de ses réseaux d'adaptation afin d'abaisser le facteur de qualité du circuit

Q et d'obtenir un gain plat sur une large bande passante [10-11].

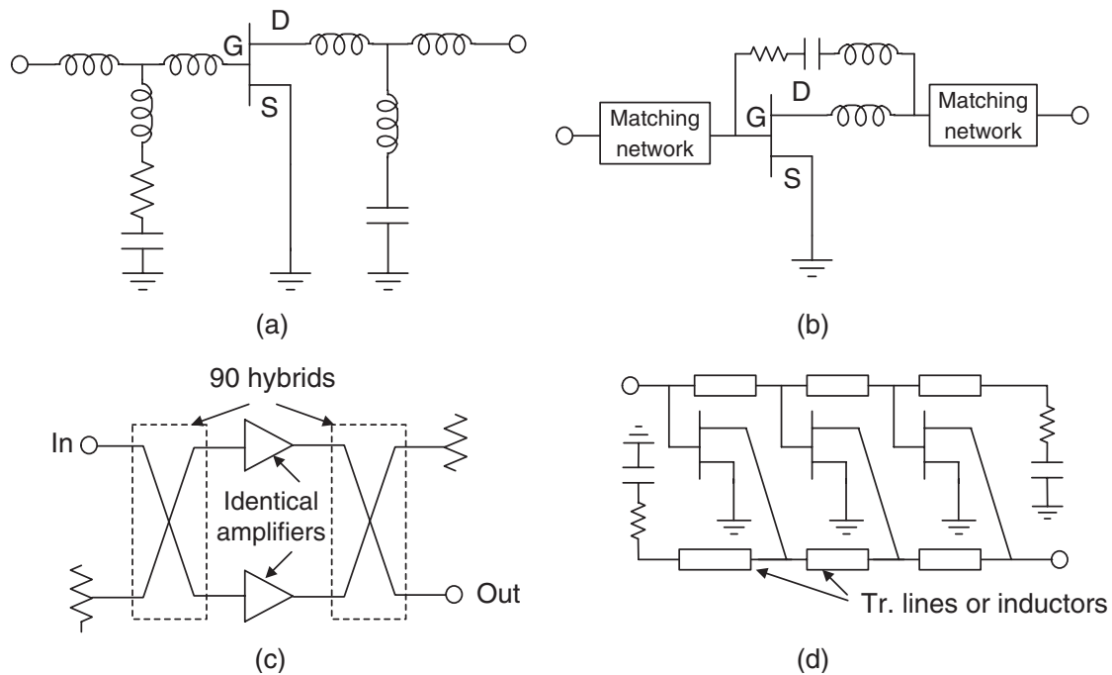


Figure 5. 1: Quelques configurations d'amplificateurs hyperfréquences large bande: (a) topologie réactive/résistive; (b) topologie à base de la contre-réaction résistive ; (c) topologie équilibrée ; (d) topologie distribuée.

D'autre part, la configuration à contre-réaction résistive (figure 5.1.b) utilise une résistance (de l'ordre de quelques ohms) entre la grille et le drain. Cela permet de stabiliser le dispositif et peut rendre les impédances d'entrée et de sortie du transistor beaucoup plus proches de 50 ohms souhaitée. Cependant, cette configuration entraîne un facteur de bruit plus élevé et une puissance de sortie plus faible à cause de la résistance de la contre-réaction. Néanmoins, ce schéma donne des bons résultats en termes de platitude du gain et le ROS [12].

En revanche, la configuration équilibrée (figure 5.1.c) permet d'obtenir un gain plus plat et de bonne performances en termes de VSWR et de bande passante. Par contre, comparée à une configuration d'un seul étage d'amplification, la configuration équilibrée donne un facteur de bruit légèrement plus élevé avec un rendement en puissance ajoutée (PAE) légèrement inférieur en raison de la perte supplémentaire de 0.3dB à 0.8dB dans le coupleur.

De l'autre côté, la configuration distribuée fournit la meilleure combinaison gain-bande passante, mais la taille physique ainsi que la faible PAE représentent les principaux défauts de cette configuration.

1.2. Techniques d'adaptation d'impédance large bande

Les techniques d'adaptation d'impédance sont traitées dans le chapitre 2. Cependant, ici nous allons présenter un bref rappel sur les techniques d'adaptation large bande.

En effet, l'adaptation d'impédance ou la transformation d'impédance est l'étape clé dans le processus de conception d'un amplificateur hyperfréquence large bande. Généralement parlant, pour un dispositif donné, lorsqu'il y a une désadaptation entre l'entrée (la source) et la sortie (la charge), l'énergie RF disponible au niveau de la source ne peut pas être délivrée d'une manière optimale à la charge, ce qui provoque une dissipation de puissance. Autrement dit, lorsqu'un signal se propage dans un circuit ayant des sections d'impédances différentes, une

partie de ce signal sera réfléchi à l'interface entre les sections désadaptées. Par conséquent, l'adaptation d'impédance est une action très importante afin d'assurer un transfert maximal de la puissance RF disponible au niveau de la source vers le dispositif actif, du dispositif actif vers la charge ou entre dispositifs [13].

Il existe de nombreuses techniques d'adaptation d'impédance qui peuvent être utilisées pour faire adapter deux impédances données parmi lesquelles nous pouvons citer : l'adaptation d'impédance via les éléments localisés ou les lignes de transmission, les transformateurs d'impédance quart d'onde, adaptation via des stubs (en circuit ouvert ou fermé), etc. Cependant, parmi les principaux facteurs à considérer pendant la sélection d'une technique d'adaptation nous trouvons la bande passante cible, la complexité, la réponse fréquentielle, la facilité d'implémentation, etc. [14]

En haute fréquence, à l'exception de la technologie MMIC (Monolithic Microwave Integrated Circuit), il est généralement difficile d'implémenter un réseau d'adaptation d'impédance basé sur les éléments localisés sur un PCB. Par contre, un réseau d'adaptation basé sur des lignes de transmission est beaucoup plus facile à implémenter sur un substrat donné [15-16]. Pour cette raison, tous les réseaux d'adaptation d'impédance des structures présentées dans ce chapitre sont basés sur des lignes de transmission. Les principales techniques d'adaptation d'impédance utilisées dans ce chapitre sont abordées ci-après.

1.2.1. Transformation approximative des éléments localisés en lignes de transmission microstrip

Cette technique consiste à transformer approximativement un réseau d'adaptation d'impédance conçu à la base des éléments localisés en lignes de transmission microstrip. Cette transformation peut se faire en remplaçant les éléments localisés par des lignes de transmission. La figure 5.2 montre un exemple d'un circuit d'adaptation basé sur les éléments localisés et le circuit équivalent en lignes de transmission.

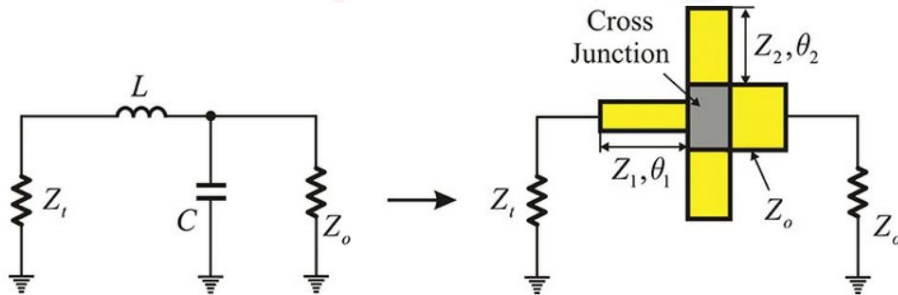


Figure 5. 2: Transformation approximative des éléments localisés en lignes de transmission

Comme nous pouvons le voir sur la figure 5.2, la ligne de transmission d'impédance caractéristique Z_1 et de longueur électrique θ_1 peut servir d'inductance série, tandis que les deux tronçons de ligne de transmission (en circuit ouvert) connectés en parallèle ayant une impédance caractéristique Z_2 et une longueur électrique θ_2 peuvent modéliser le condensateur de shunt. Les valeurs de Z_1 , θ_1 , Z_2 , et θ_2 peuvent être approximativement calculées via les équations suivantes.

$$X_1 = Z_1 \tan(\theta_1) \approx \omega L \quad (5.1)$$

$$X_2 = \frac{Z_2}{2 \tan(\theta_2)} \approx \frac{1}{\omega C} \quad (5.2)$$

Il convient de noter que, étant donné que les variables de l'équation (5.1) sont Z_1 et θ_1 , il existe deux degrés de liberté pour implémenter le modèle équivalent d'une inductance. En fait, une inductance série peut être implémentée via une ligne de transmission ayant une impédance Z_1 élevée. Cependant, puisque la plupart des composants électroniques en hyperfréquence sont des composants SMD (c'est-à-dire qu'ils sont montés et soudés au-dessus de la ligne de transmission), il ne devrait y avoir aucun problème à souder l'un de ces composants.

Les deux degrés de liberté susmentionnés sont également valables pour l'équation (5.2) et plus Z_2 est faible, plus il sera proche d'un condensateur. Cependant, étant donné que l'augmentation de la largeur d'une ligne de transmission raccourcit sa longueur, le circuit équivalent en lignes de transmission est proche de deux lignes de transmission en cascade avec une discontinuité de section plutôt qu'une connexion à jonction croisée. Pour éviter cela, les longueurs des lignes de transmission connectées au croisement sont rendues supérieures à leurs largeurs.

De plus, lorsqu'un circuit externe est connecté directement au circuit d'adaptation, le champ de la jonction transversale illustrée à la figure 5.2 peut être affecté, en particulier lorsqu'un connecteur coaxial est directement connecté au circuit d'adaptation. Pour éviter cela, une ligne de transmission de la même impédance caractéristique de la charge est insérée. Cette ligne n'a aucun effet lorsqu'elle est vue du côté de la charge. De plus, elle doit avoir une longueur suffisamment longue pour qu'elle puisse atténuer de manière adéquate les modes d'ordre supérieur apparaissant dans la jonction croisée.

1.2.2. La technique RFT (Real Frequency Technique)

La technique RFT a été introduite la première fois par Carlin [17] et constitue une solution optimale aux problèmes d'égalisation d'amplificateurs large bande [18]. Cette technique est une approche de conception assistée par ordinateur qui utilise les paramètres S du dispositif actif et un algorithme d'optimisation de Levenberg-Marquardt pour résoudre les problèmes des moindres carrés.

La RFT ne nécessite ni le choix priori de la topologie d'égaliseur ni l'expression analytique de la fonction de transfert du système. Elle peut être utilisée pour optimiser le gain transducteur, le VSWR, la figure de bruit, etc. Cette technique trouve une utilisation dans plusieurs domaines tel que les réseaux distribués sans/avec perte, les filtres actifs distribués, les amplificateurs hyperfréquence distribués, etc. [19-20]. La figure 5.3 montre une représentation d'un amplificateur distribué où nous supposons qu'il y a k transistors avec un égaliseur pour chaque transistor, plus un égaliseur final placé après le $k^{\text{ème}}$ transistor. Un étage désignera le dispositif actif et son égaliseur associé.

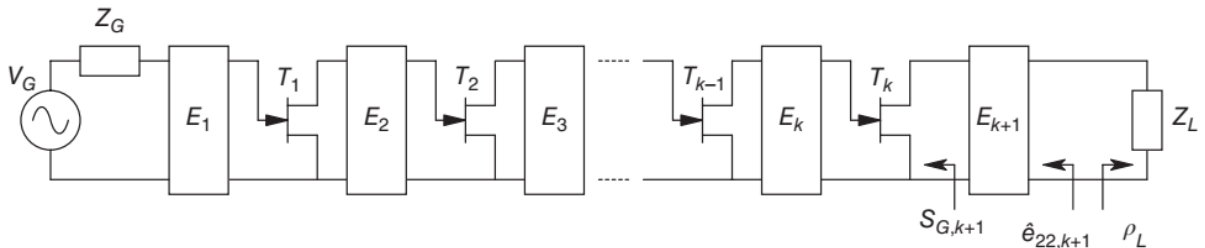


Figure 5.3: Une représentation d'un amplificateur distribué de k transistors

L'égaliseur du $k^{\text{ème}}$ étage est caractérisé par la matrice de diffusion suivante :

$$S_{E_k} = \begin{pmatrix} e_{11,k}(S) & e_{12,k}(S) \\ e_{21,k}(S) & e_{22,k}(S) \end{pmatrix} \quad (5.3)$$

Tandis que le transistor du $k^{ème}$ étage est caractérisé par la matrice de diffusion suivante :

$$S_{T_k} = \begin{pmatrix} S_{11,k}(S) & S_{12,k}(S) \\ S_{21,k}(S) & S_{22,k}(S) \end{pmatrix} \quad (5.4)$$

Dans le cas d'un amplificateur distribué, le problème consiste à définir les fonctions de paramètre de diffusion $e_{ij,k}(S)$ d'un égaliseur k qui optimisent certaines caractéristiques d'amplificateur, lorsque les paramètres de diffusion des transistors sont donnés à plusieurs points de fréquence dans la bande de fréquence cible. Les paramètres de diffusion du transistor sont soit calculés à partir du modèle équivalent, soit tabulés à partir la fiche technique du fabricant.

L'égaliseur est supposé être un quadripôle réciproque sans perte, leur matrice de diffusion peut être exprimée sous la forme :

$$S_E = \begin{pmatrix} e_{11}(S) = \frac{h(s)}{g(s)} & e_{12}(S) = \frac{f(s)}{g(s)} \\ e_{21}(S) = \frac{f(s)}{g(s)} & e_{22}(S) = \frac{-\varepsilon h(-s)}{g(s)} \end{pmatrix} \quad (5.5)$$

Où $f(s)$ est une fonction paire ou impaire. Si $f(s)$ est pair, alors $\varepsilon = 1$; et si $f(s)$ est impaire, alors $\varepsilon = -1$. De plus, la condition sans perte $|e_{11}|^2 + |e_{12}|^2 = 1$ conduit à :

$$g(s)g(-s) = h(s)h(-s) + f(s)f(-s) \quad (5.6)$$

Où $h(s)$ et $g(s)$ sont des polynômes d'ordre n à coefficients réels :

$$h(s) = h_0 + h_1s + \dots + h_{n-1}s^{n-1} + h_ns^n \quad (5.7)$$

$$g(s) = g_0 + g_1s + \dots + g_{n-1}s^{n-1} + g_ns^n \quad (5.8)$$

Dans la plupart des cas, $f(s)$ est prise comme :

$$f(s) = \pm s^k \text{ et } \varepsilon = (-1)^k \quad (5.9)$$

Le concept principal de la RFT est illustré par la figure 5.4. En se référant à la figure 5.3, $Z_{left,i}$ représente l'impédance de source Z_G tandis que l'impédance $Z_{right,i}$ représente l'impédance de charge Z_L .

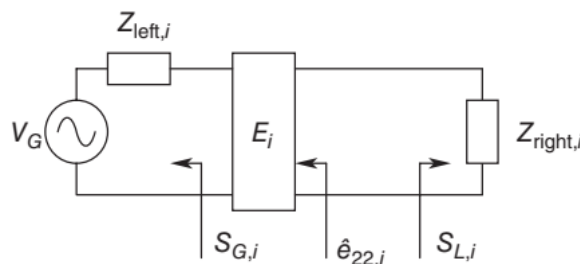


Figure 5. 4: La conception d'un égaliseur dans le cas d'un seul étage d'amplification

Le problème ici consiste à synthétiser un seul égaliseur qui peut à la fois améliorer une ou plusieurs caractéristiques fréquentielles. Par exemple, dans le cas de la figure 5.4, le gain transducteur est donné par

$$G_T = \frac{(1 - |S_{G,i}|^2)(1 - |S_{L,i}|^2)}{|1 - e_{11,i}S_{G,i}|^2|1 - S_{L,i}\hat{e}_{22,i}|^2} |e_{21,i}|^2 \quad (5.10)$$

Avec

$$S_{G,i} = \frac{Z_{left,i} - Z_0}{Z_{left,i} + Z_0} \quad (5.11)$$

$$S_{L,i} = \frac{Z_{right,i} - Z_0}{Z_{right,i} + Z_0} \quad (5.12)$$

$$\hat{e}_{22,i} = \frac{e_{22,i} + e_{21,i}^2 S_{G,i}}{1 - e_{11,i} S_{G,i}} \quad (5.13)$$

Ces quantités sont supposées dépendantes de la fréquence. Par exemple, les e_{ij} sont des polynômes décrits ci-dessus tandis que les impédances complexe $Z_{left,i}$ et $Z_{right,i}$ sont également dépendent de la fréquence des autres égaliseurs et transistors.

Dans le cas d'un amplificateur distribué, où il y a plus d'un étage, il existe trois approches principales. La première approche consiste à commencer par la gauche avec l'étage E_1T_1 , puis passer à E_2T_2 , et ainsi de suite, tandis que la deuxième approche consiste à commencer par la droite avec E_{k+1} , puis de passer à $E_{k-1}T_{k-1}$, et ainsi de suite. Par contre, la troisième approche consiste à commencer quelque part au milieu.

La conception d'un égaliseur RFT implique l'utilisation d'un processus d'optimisation basé sur l'algorithme d'optimisation Levenberg-Marquardt. L'objectif du processus d'optimisation est de trouver les coefficients polynomiaux qui minimiseront la fonction d'erreur. Cette dernière représente l'erreur entre une ou plusieurs fonctions cibles souhaitées et la réponse réelle de la structure à un certain nombre de points de fréquence dans une bande de fréquence cible.

2. Développement des structures d'amplificateurs hyperfréquences large bande

Dans cette section quatre structures d'amplificateurs hyperfréquences large bande seront présentées. Afin d'atteindre les performances large bande, la conception de chacune de ses structures implique l'utilisation de plus d'une technique d'adaptation. Comme il est mentionné dans les chapitres précédents, la conception des amplificateurs hyperfréquence implique souvent la satisfaction des caractéristiques contradictoires. Par exemple, dans le chapitre 3, la conception d'un amplificateur faible bruit aboutit à un compromis entre la stabilité, la figure de bruit et le gain, tandis que dans le chapitre 4, la conception d'un amplificateur de puissance a un autre compromis entre l'efficacité et la linéarité. Par contre, dans le présent chapitre, la conception d'un amplificateur hyperfréquence large bande implique d'équilibrer la platitude du gain, la stabilité et la taille, la complexité du circuit et la largeur de la bande passante.

2.1. Le cahier des charges

Le cahier des charges adopté durant la conception des structures proposées est présenté dans le tableau suivant :

Tableau 5. 1: Le cahier des charges adopté durant la conception des quatre structures proposées

Bande passante (BW)	± 2000 MHz
Facteur de Rollet k	> 1
Facteur de Bodway B_1	> 0
Gain petit signal	11 dB $\pm$ 3
Coefficient de réflexion en entrée (S_{11})	≤ -12 dB
Coefficient de réflexion en sortie (S_{22})	≤ -12 dB
Isolation Inverse (S_{12})	≤ -20 dB
Puissance de sortie	> 15 dBm
Rendement en Puissance ajoutée (PAE)	$> 20\%$

D'après le tableau 5.1, le cahier des charges exige une bande passante autour de 2 GHz tout en assurant un compromis entre la stabilité, l'adaptation, le gain, la puissance de sortie et le rendement en puissance ajoutée (PAE).

2.2. Structure N°1

2.2.1. La structure proposée

Alors, afin d'atteindre les spécifications techniques décrites dans le tableau ci-dessus, la première action consiste à sélectionner un dispositif actif qui peut satisfaire les critères de conception mentionnées dans le tableau 5.1 en termes de plage de fréquence, gain, puissance de sortie, etc.

Tenant compte du cahier des charges exigé et les techniques de polarisation et d'adaptation d'impédance discutées dans les chapitres précédents ainsi que celle détaillées dans le présent chapitre, le schéma global de la première structure proposée est illustré dans la figure 5.5.

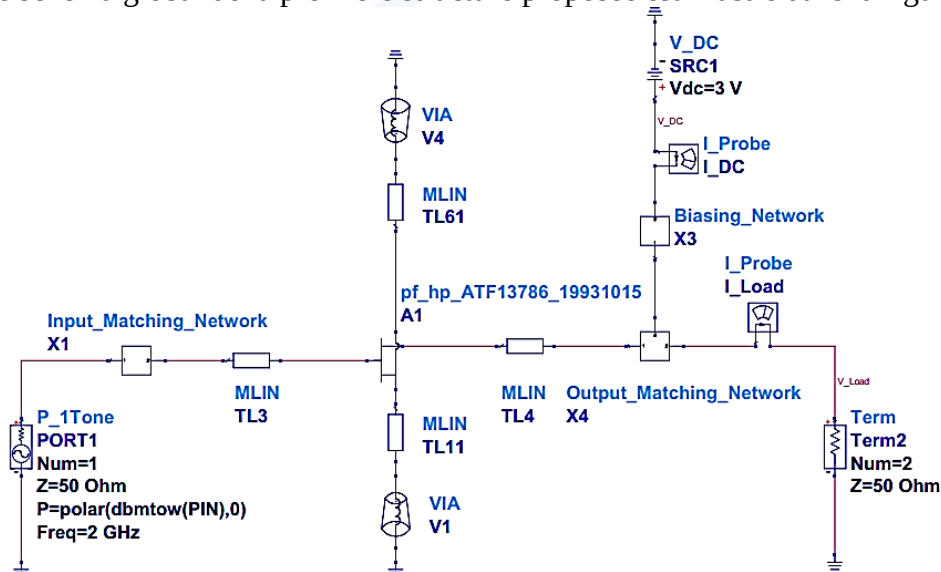


Figure 5. 5. Le schéma global de la première structure proposée

Comme nous pouvons le remarquer d'après la figure 5.5, la première structure est basée sur le transistor AT13786. Ce dernier est un transistor à effet de champ ayant une grille-barrière Schottky, basé sur la technologie GaAs. En termes de plage de fréquence, il peut fonctionner jusqu'à une fréquence de 60 GHz. L'amplificateur proposé est conçu pour qu'il soit polarisé avec une seule source d'alimentation. Par conséquent, le point de fonctionnement sélectionné est $\{V_{DS} = 3V; V_{GS} = 0V\}$.

En utilisant la théorie présentée dans les chapitres précédents concernant les techniques de polarisation hyperfréquences, le circuit de polarisation proposé est illustré dans la figure 5.6. Comme il est susmentionné, l'amplificateur proposé est polarisé avec une seule source d'alimentation, et par conséquent, nous aurons besoin juste d'un seul circuit de polarisation en sortie. Le substrat utilisé ici est le FR4.

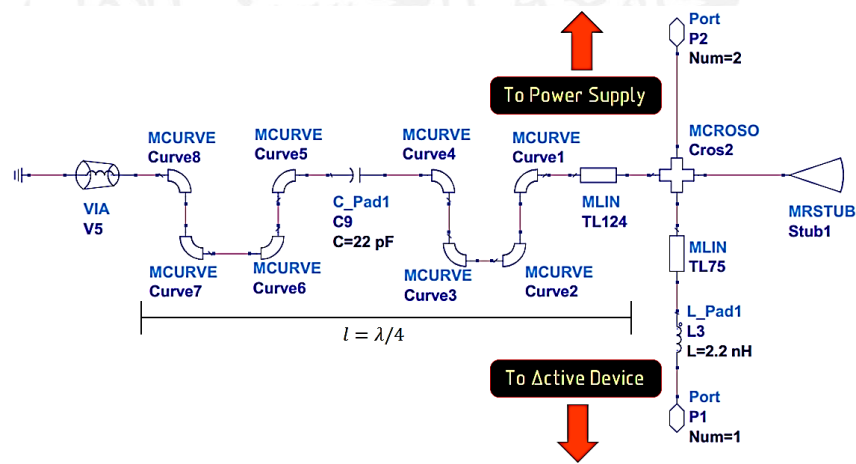


Figure 5. 6: Le circuit de polarisation proposé

Dans le cas où une haute puissance de sortie n'est pas une exigence, la polarisation via un seul circuit de polarisation (self-biasing) peut être utilisés afin d'améliorer la stabilité du transistor.

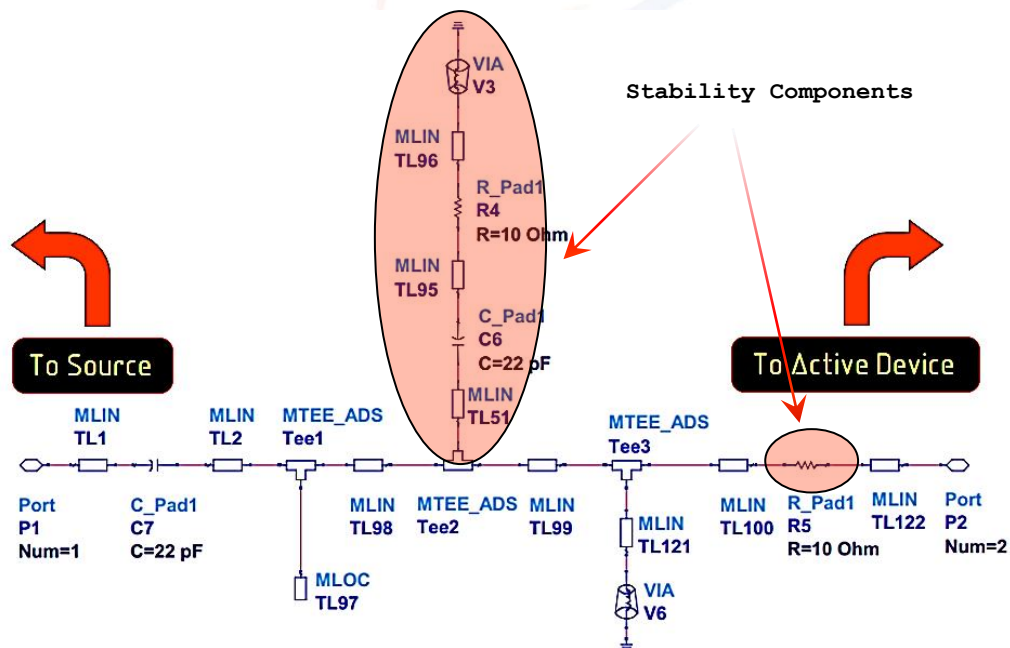


Figure 5. 7: Le circuit d'adaptation d'impédance en entrée y compris les éléments de stabilité

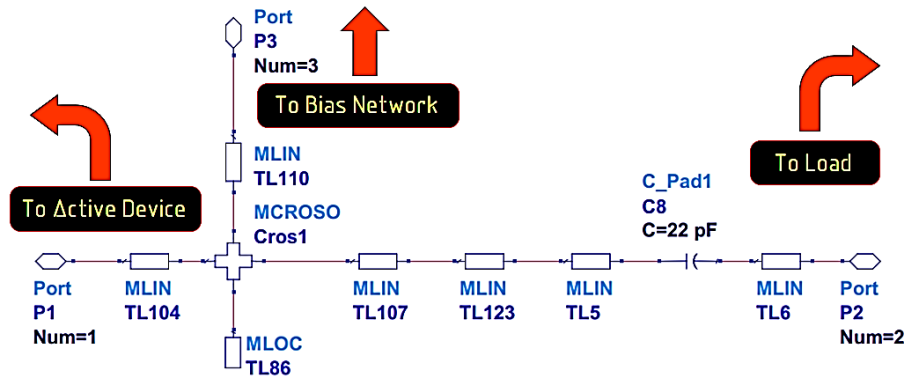


Figure 5. 8: Le circuit d'adaptation d'impédance en sortie

Les circuits d'adaptation en entrée et en sortie proposés sont présentés dans la figure 5.7 et 5.8 respectivement. Comme il est montré dans la figure 5.7, les composants de stabilité représente une partie intégrale dans le circuit d'adaptation en entrée. Durant la conception de ces réseaux d'adaptation, une attention appropriée a été accordée à la modélisation de toutes les discontinuités afin de tenir compte leurs effets durant la phase d'optimisation.

Dans cette structure, les réseaux d'adaptation proposés sont conçus en utilisant des transformateurs d'impédance multi-section, des stubs en circuit ouvert (TL 86, TL97) ainsi que des stubs en circuit fermé (TL121), tout en optimisant leurs topologies afin d'atteindre les performances souhaitées. Les condensateurs C7 en entrée et C8 en sortie sont intégrées afin de bloquer le signal DC de se propager vers la source ou vers la charge.

Comme nous pouvons le voir sur la figure 5.5, les tronçons de lignes de transmission TL1, TL3, TL4 et TL61 sont ajoutés afin de faciliter la connexion du transistor RF. Le masque correspond à la première structure est illustré dans la figure 5.9 sur lequel la forme physique des réseaux d'adaptation et de polarisation proposés est visualisée. Le circuit proposé atteint une taille relativement plus grande que celle des amplificateurs discutés dans les chapitres précédents. Ceci est à cause de la performance large bande des réseaux d'adaptation.

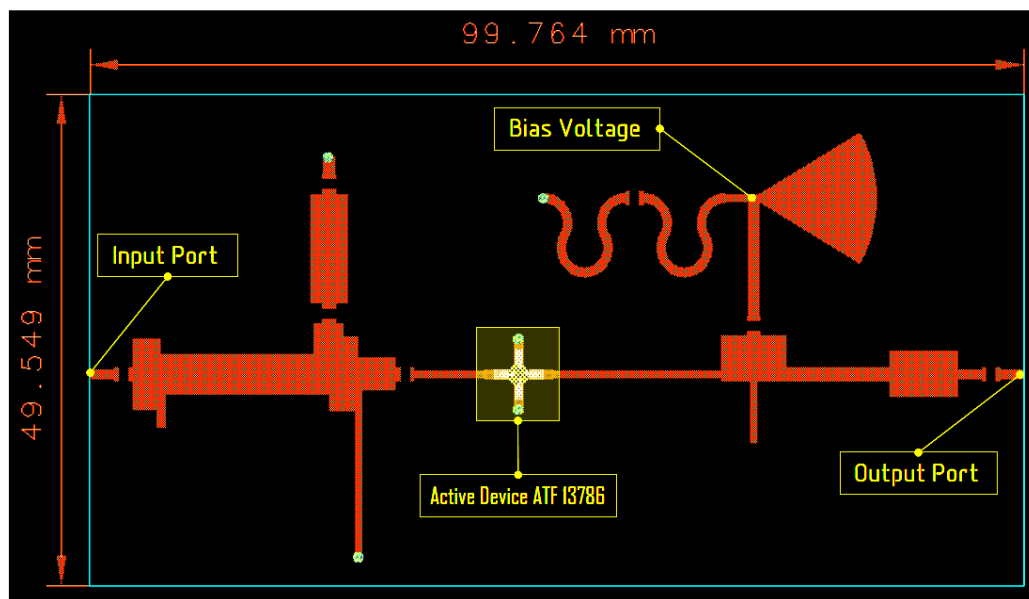


Figure 5. 9: Le masque de la première structure propose

2.2.2. Etude de stabilité

Les résultats de la simulation des facteurs de stabilité en termes de facteur de Rollet k et de facteur de Bodway B_1 sont présentés dans la figure 5.10.

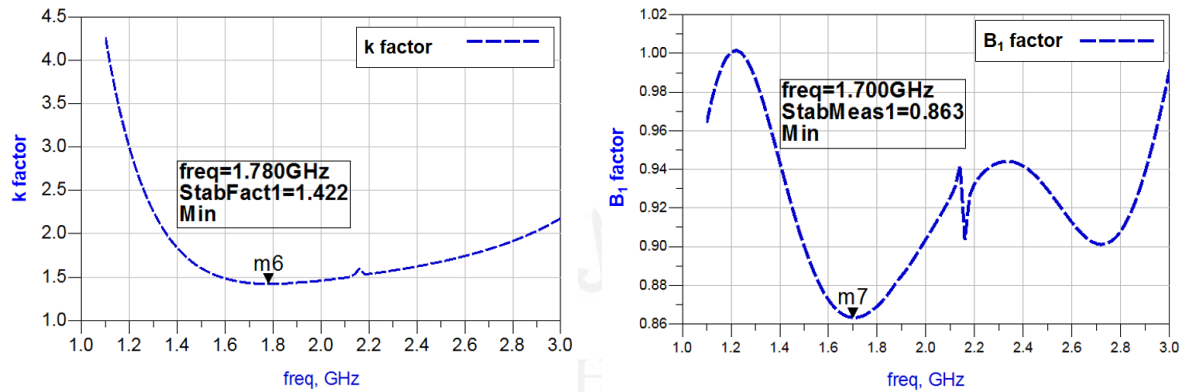


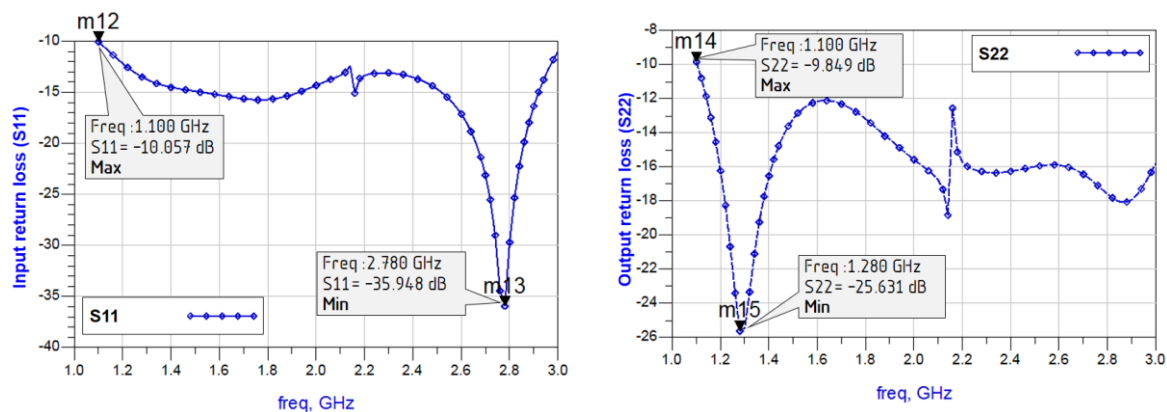
Figure 5. 10: Courbes des facteurs de stabilité de la structure proposée

Comme nous pouvons le voir, la structure proposée a réussi d'atteindre une stabilité inconditionnelle sur toute la bande de fréquence allant de 1.1 GHz jusqu'à 3 GHz, ce qui valide la bonne performance des composants de stabilité proposés. En effet, en termes de facteur de Rollet, la valeur minimale obtenue est autour de 1.4 tandis que la valeur minimale obtenue pour le facteur de Bodway est autour de 0.86. Il convient de noter que les critères relatifs à la stabilité de la structure, arrêtés au niveau du cahier des charges étaient d'avoir : $k > 1$ & $B_1 > 0$.

2.2.3. Simulation petit signal

Les résultats de la simulation petit signal en termes de coefficients de réflexion, de gain et de coefficient d'isolation inverse sont présentés dans la figure 5.11.

D'après les résultats de la simulation petit signal présentés ci-dessus, les réseaux d'adaptation et de polarisation proposés nous ont permis d'atteindre d'excellentes performances en termes de la large bande adaptation en entrée et en sortie. En fait, nous avons pu obtenir un coefficient de réflexion en entrée (S_{11}) varie entre ~ -36 dB et -10 dB, tandis que le coefficient de réflexion en sortie obtenu (S_{22}) bascule entre -25 dB et -10 dB sur toute la bande de fréquence allant de 1.1GHz jusqu'à 3GHz.



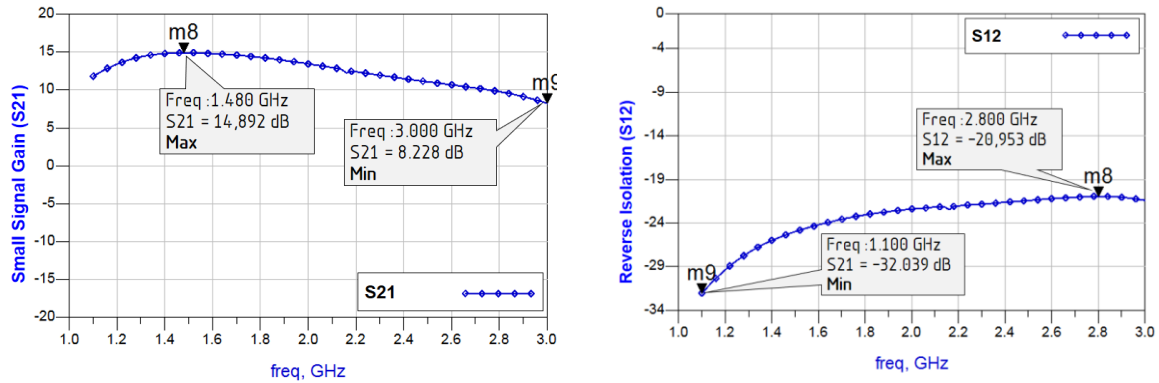


Figure 5.11: Résultats de simulation petit signal

En plus, nous avons obtenu un gain petit signal encadré entre 8 dB et 15 dB avec un coefficient d'isolation inverse au-dessous de -20 dB sur toute la plage de fréquence de fonctionnement. Par conséquent, d'après les résultats obtenus, nous avons pu satisfaire le cahier des charges susmentionné.

2.2.4. Simulation grand signal

Les résultats de la simulation grand signal sont illustrés dans la figure 5.12. Comme nous pouvons le voir, les techniques déployées dans la conception de cette structure nous ont permis d'avoir une puissance de sortie saturée autour de 17 dBm (~50 mW), avec un point de compression 1-dB en entrée autour de 4 dBm et en sortie autour de 16 dBm. Egalement, à 2GHz, nous avons obtenu un rendement en puissance ajoutée autour de 20 %.

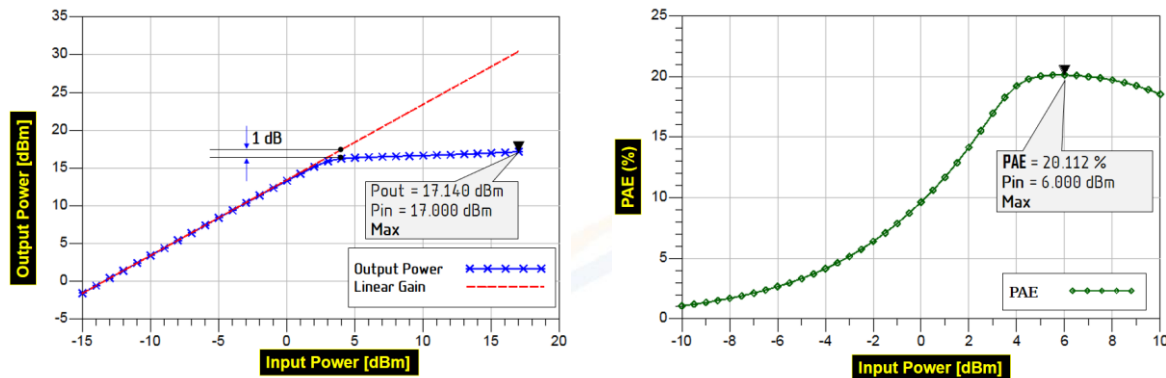


Figure 5.12: Performance grand signal de la première structure

2.3. Structure N°2

Comme nous pouvons le remarquer d'après les résultats de simulation de la structure N°1, la bande passante achevée par cette structure représente presque 90% de la bande passante arrêtée dans le cahier des charges. Alors, afin de satisfaire cette contrainte, nous avons développé une autre structure d'amplificateur hyperfréquence large bande.

2.3.1. La structure proposée

La figure ci-dessous montre le schéma de la deuxième structure proposée. Cette dernière est conçue pour fonctionner dans la bande de fréquence allant de 1.25 GHz jusqu'à 3.3 GHz.

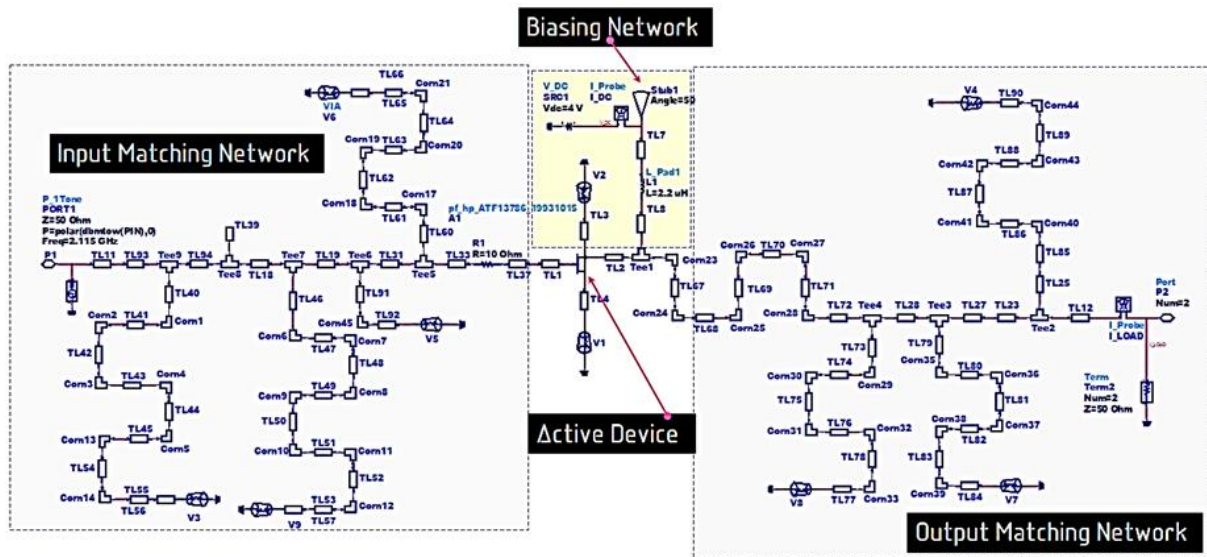


Figure 5.13: Le schéma de la deuxième structure proposée

Elle est basée sur le même transistor de la structure précédente (ATF13786). Afin d'atteindre la performance large bande, les circuits d'adaptation sont conçus en utilisant des techniques d'adaptation hybrides. Par exemple, nous avons utilisé des transformateurs d'impédance comme des stubs en court-circuit tout en optimisant leurs dimensions. Egalement ici nous avons alimenté l'amplificateur proposé via un seul circuit de polarisation. Comme il est susmentionné, lorsque la puissance de sortie n'est pas la critère clé de l'amplificateur, il est recommandé d'utiliser un seul circuit de polarisation afin de renforcer la stabilité des régions basse fréquences.

2.3.2. Etude de stabilité

La stabilité de la structure proposée dans la figure 5.13 est évaluée en se basant sur les facteurs de stabilité de Rollet k et Bodway B_1 . Les courbes de ces derniers sont présentés dans la figure 5.14.

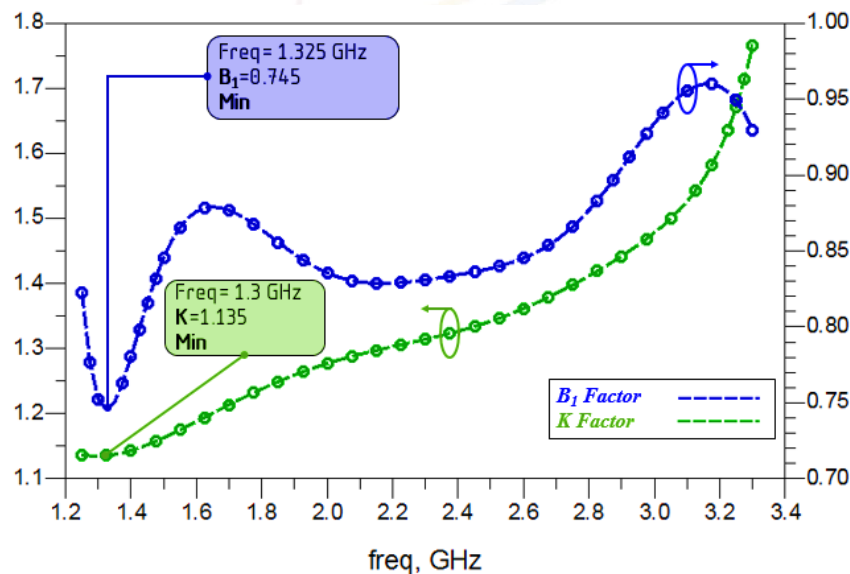


Figure 5.14: Facteurs de stabilité de la deuxième structure proposée

Comme nous pouvons le constater d'après la figure 5.14, la structure proposée est

inconditionnellement stable sur toute la bande de fréquence allant de 1.25GHz jusqu'à 3.3GHz ($k > 1, B_1 > 0$).

2.3.3. Simulation petit signal

Les résultats de la simulation petit signal de la structure proposée sont présentés dans la figure 5.15. En termes de coefficients de réflexion, les réseaux d'adaptation proposés nous ont permis d'obtenir de bonne performance en termes d'adaptation d'impédance. En fait, le coefficient de réflexion en entrée (S_{11}) obtenu, varie entre -18dB et -10dB, tandis que S_{22} (coefficient de réflexion en sortie) bascule entre -27dB et -10dB, sur toute la bande passante allant de 1.25GHz jusqu'à 3.3GHz. De plus, nous avons pu obtenir un gain petit signal relativement plat, varie entre 8dB et 17dB, avec un coefficient d'isolation inverse au-dessous de -18dB.

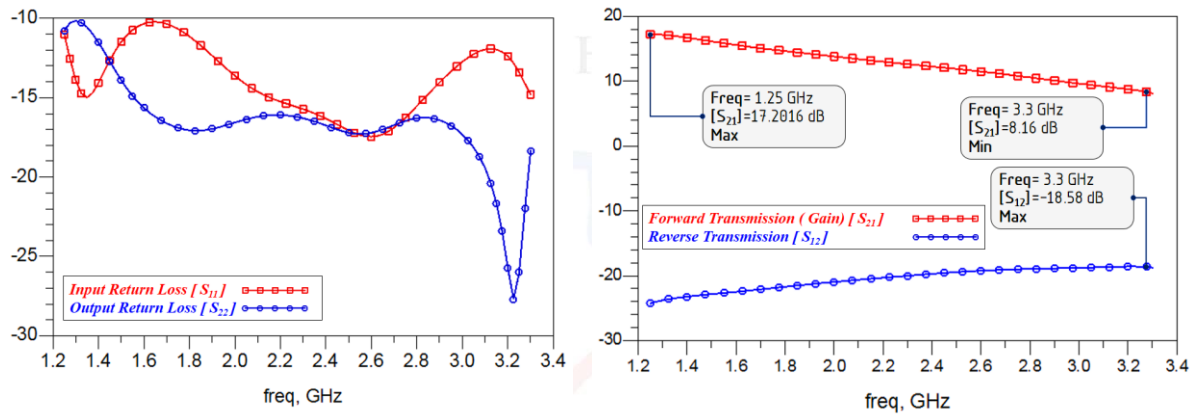


Figure 5.15: Résultats de la simulation petit signal de la deuxième structure

2.3.4. Simulation grand signal

Les courbes de la puissance de sortie ainsi que du rendement en puissance ajoutée sont présentées dans la figure 5.16. D'après les résultats obtenus, la structure proposée a pu atteindre une puissance de sortie saturée autour de 18dBm, avec un point de compression 1-dB en entrée autour de 5dBm et en sortie autour de 17dBm. En plus, l'amplificateur proposé a pu atteindre un rendement en puissance ajoutée (PAE) autour de 27%.

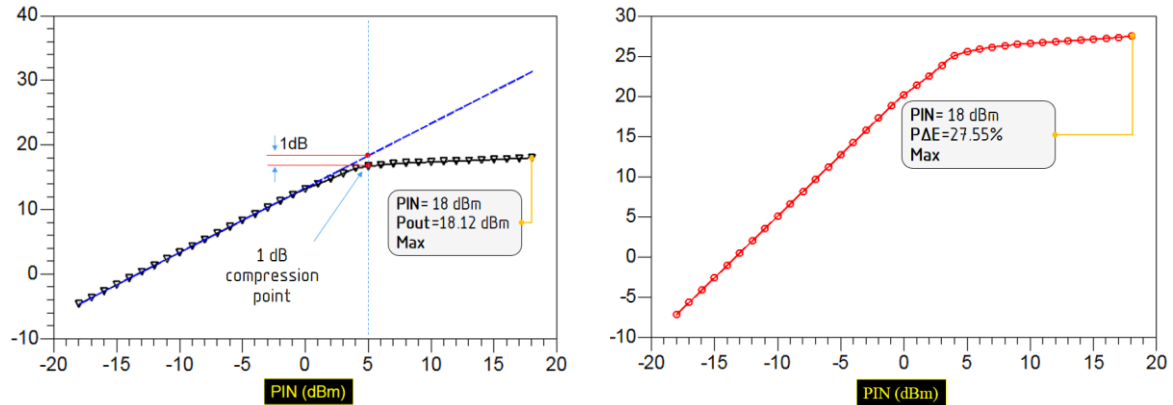


Figure 5.16: Courbes de la puissance de sortie et du rendement en puissance ajoutée de la deuxième structure

2.4. Structure N°3

Comme nous pouvons le constater d'après les résultats de la deuxième structure, nous avons pu améliorer légèrement la bande passante (nous avons obtenu ~ 2050 MHz) ainsi que le rendement en puissance ajoutée et la puissance de sortie, mais en même temps nous avons obtenu une topologie d'une taille relativement grande et plus complexe. Alors, la structure N° 3 est proposée dans le but de réduire la taille du circuit final tout en réalisant les objectifs arrêtés dans le cahier des charges susmentionné.

2.4.1. La structure proposée

Le schéma de la structure proposée est présenté dans la figure 5.17.

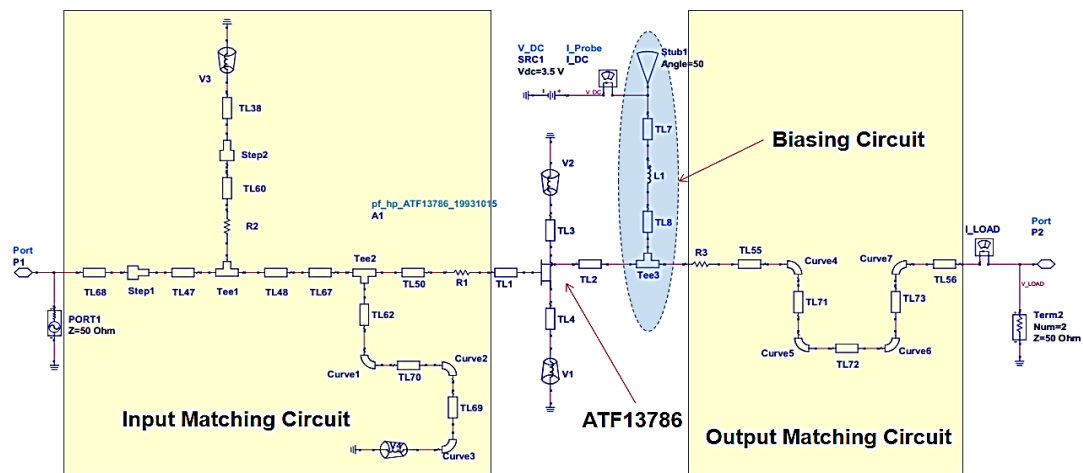


Figure 5. 17: Le schéma de la troisième structure proposée

Comme nous pouvons le voir d'après la figure 5.17, l'amplificateur proposé est basé sur le même transistor des structures précédentes. Ici nous avons essayé au maximum de simplifier la structure tout en assurant la réalisation des objectifs du cahier des charges. Les réseaux d'adaptation en entrée et en sortie sont conçus en se basant sur une approche hybride. En fait, afin d'atteindre les performances large bande, des transformateurs d'impédance, des stubs à base des transformateurs multi-sections ainsi qu'un processus d'optimisation ont été utilisés. Ici, puisque la puissance de sortie n'est pas une exigence, l'alimentation via un seul circuit de polarisation est utilisée. Cette technique permet de stabiliser la région des basses fréquences. Le masque correspondant à la troisième structure est présenté dans la figure 5.18. Le substrat utilisé est le FR4.

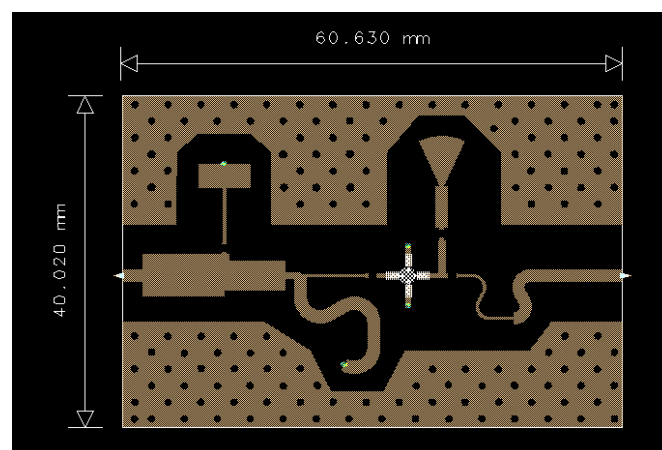


Figure 5. 18: Le masque de la troisième structure proposée

2.4.2. Etude de stabilité

Les courbes des facteurs de stabilité sont présentées dans la figure 5.19. La structure proposée est inconditionnellement stable sur toute la bande de fréquence entre 1.2GHz et 3.2GHz.

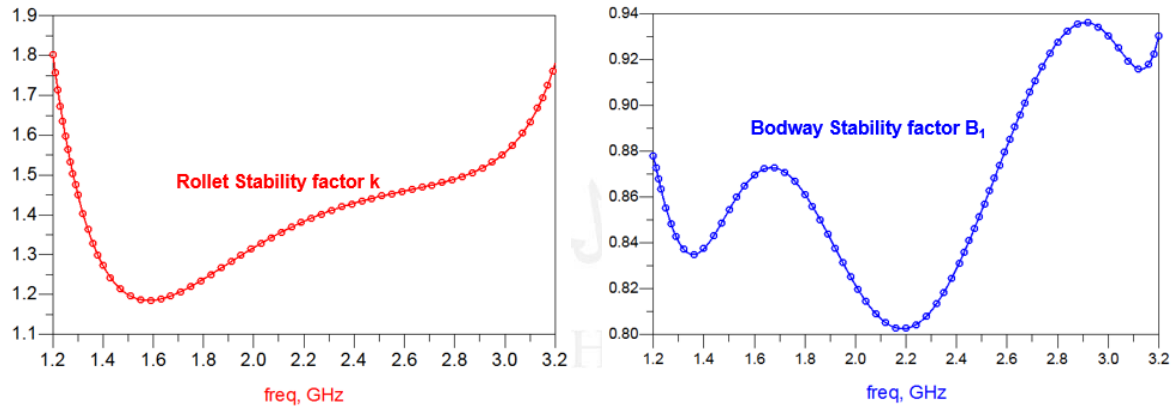


Figure 5. 19: Les courbes des facteurs de Rollet et de Bodway

2.4.3. Simulation petit signal

Les résultats de la simulation petit signal sont illustrés dans la figure 5.20. La structure proposée a réussi d'atteindre des bonnes performances petits signaux sur une bande passante de 2 GHz. En effet, nous avons obtenu des coefficients de réflexion variant entre -10 dB et -20 dB sur toute la bande de fréquence de fonctionnement, avec un gain petit signal basculant entre 10 dB et 18.5 dB et un coefficient d'isolation inverse au-dessous de -18 dB.

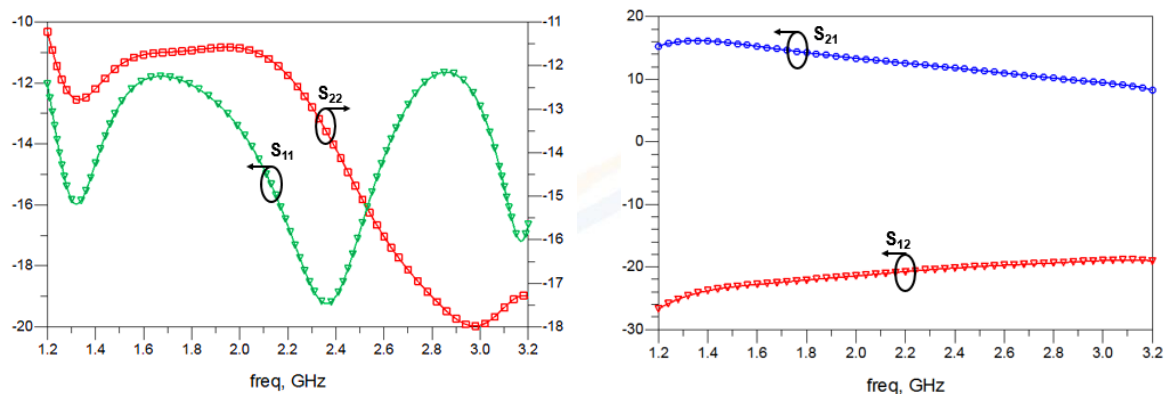


Figure 5. 20: résultats de simulation petit signal de la troisième structure

2.4.4. Simulation grand signal

Les résultats de la simulation grand signal sont présentés dans la figure 5.21. En termes de puissance de sortie, la structure proposée a pu atteindre une puissance de sortie saturée autour de 18 dBm (~ 77 mW), avec un point de compression 1-dB en entrée autour de 6 dBm et en sortie autour de 17 dBm. D'autre part, la structure proposée a réussi d'atteindre un rendement en puissance ajouté autour de 36%.

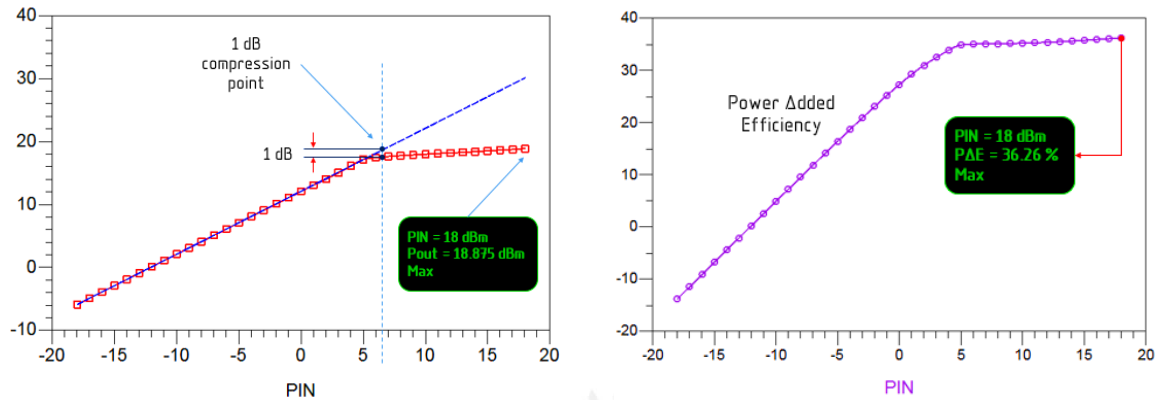


Figure 5. 21: Résultats de simulation grand signal de la troisième structure

2.5. Structure N°4

Comme nous pouvons le remarquer d'après les résultats de la structure précédente, le rendement en puissance ajoutée (PAE), la taille de l'amplificateur les coefficients de réflexion, la platitude du gain petit signal ainsi que la bande passante ont été légèrement améliorés comparés aux structures précédentes. Par contre, est-t-il possible d'obtenir les mêmes performances tout en réduisant encore la taille de l'amplificateur ? c'est dans cette perspective la quatrième structure est proposée.

2.5.1. La structure proposée

Le schéma de la structure proposée est présenté dans la figure 5.22. Comme les structures précédentes, cette structure est basée sur un transistor ATF13786 et implémentée sur un substrat FR4. Egalement, elle est polarisée via un seul circuit de polarisation. Comme il est déjà noté, la polarisation via une seule source d'alimentation permet de stabiliser la région des basses fréquences. Comme il est déjà mentionné, l'objectif de cette structure est de réduire la taille de l'amplificateur tout en maintenant le maximum possible les résultats obtenus précédemment. Encore une fois, les réseaux d'adaptation d'impédance sont conçus en utilisant l'approche hybride décrite dans les structures précédentes. Durant la conception de cet amplificateur, nous avons essayé au maximum de modéliser les discontinuités avant d'entamer le processus d'optimisation. Les stubs en court-circuit ont été pliés d'un 90° afin de réduire la largeur de l'amplificateur (figure 5.22). Le masque correspondant à la quatrième structure proposée est présenté dans la figure 5.23.

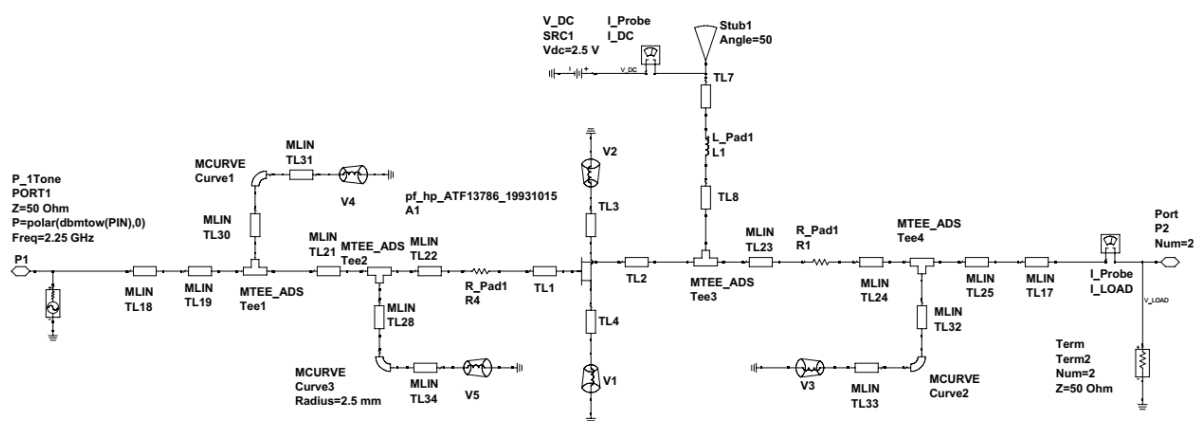


Figure 5. 22: Schéma de la quatrième structure proposée

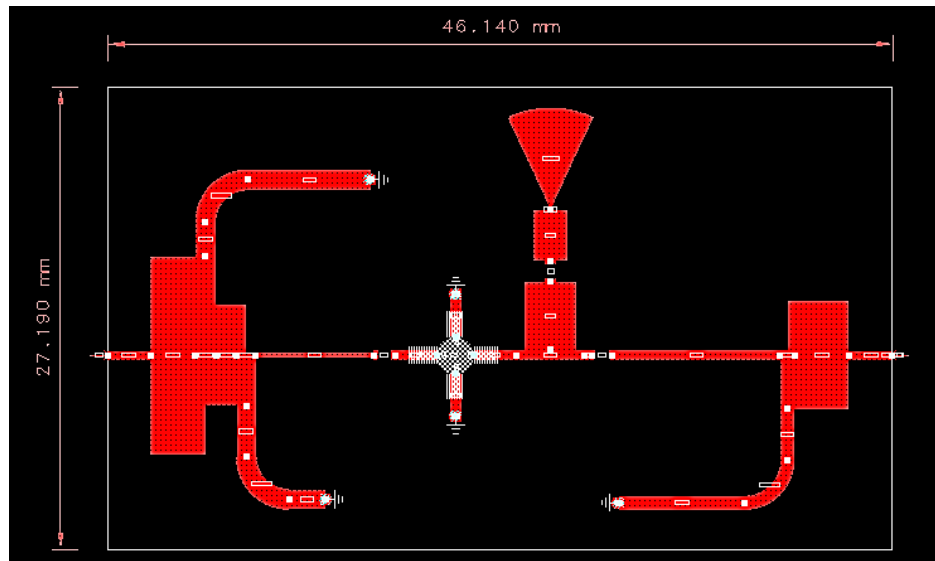


Figure 5. 23: Le masque de la quatrième structure proposée

Comme nous pouvons le constater d'après la figure 5.23, nous avons pu réduire la taille de la première structure presque de 50%. nous rappelons que la taille de la première structure était $50 \times 99 \text{ mm}$. Egalement, nous avons pu réduire la complexité de la deuxième structure. De plus, la longueur de la quatrième structure comparée avec la troisième structure présente presque la moitié.

2.5.2. Etude de stabilité

Les courbes de facteurs de Rollet et de Bodway sont présentées dans la figure 5.24. Comme il est indiqué sur cette figure, l'amplificateur proposé a pu atteindre une stabilité inconditionnelle sur une bande passante allant de 1.5GHz jusqu'à 3GHz.

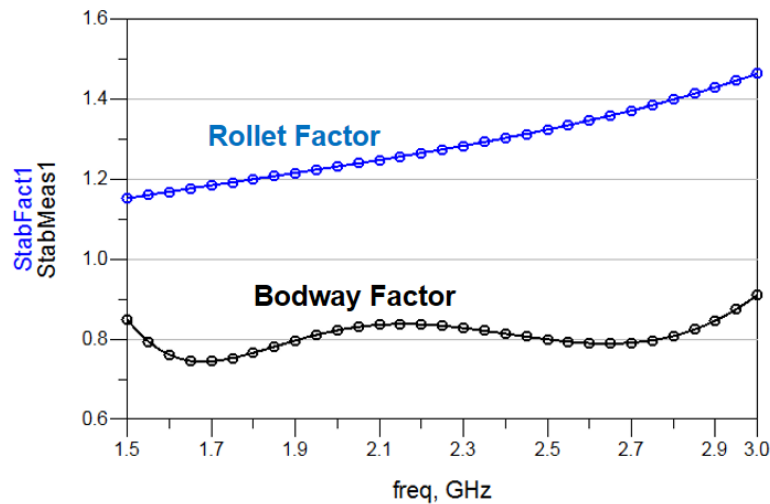


Figure 5. 24: Courbes de facteurs de stabilité de la quatrième structure

2.5.3. Simulation petit signal

Les résultats de la simulation petit signal sont présentés dans la figure 5.25. La structure proposée a pu atteindre d'excellentes performances en termes de coefficients de réflexion. Ces derniers sont autour de -15 dB sur toute la bande passante allant de 1.5 GHz jusqu'à 3 GHz. En même temps, nous avons pu obtenir un gain petit signal variant entre 10 dB et 18 dB avec un coefficient d'isolation inverse au-dessous de -18 dB.

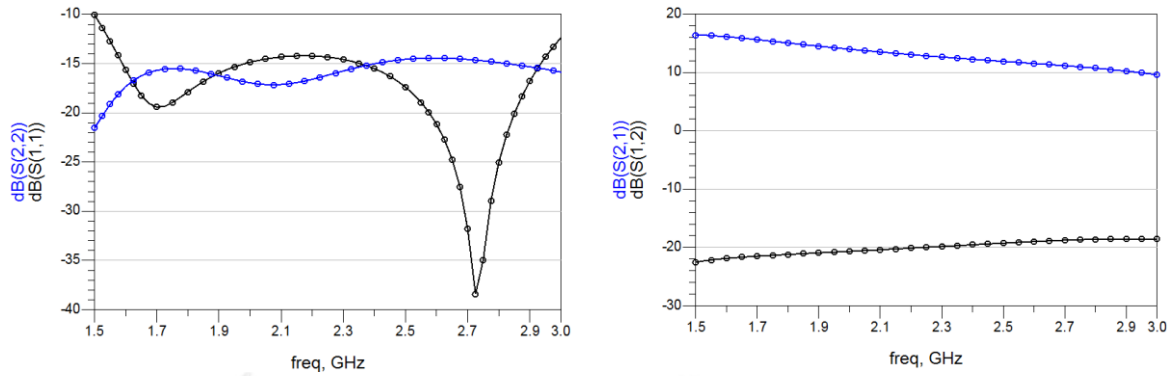


Figure 5. 25: Résultats de la simulation petit signal de la quatrième structure

2.5.4. Simulation grand signal

Les résultats de la simulation grand signal sont montrés dans la figure suivante.

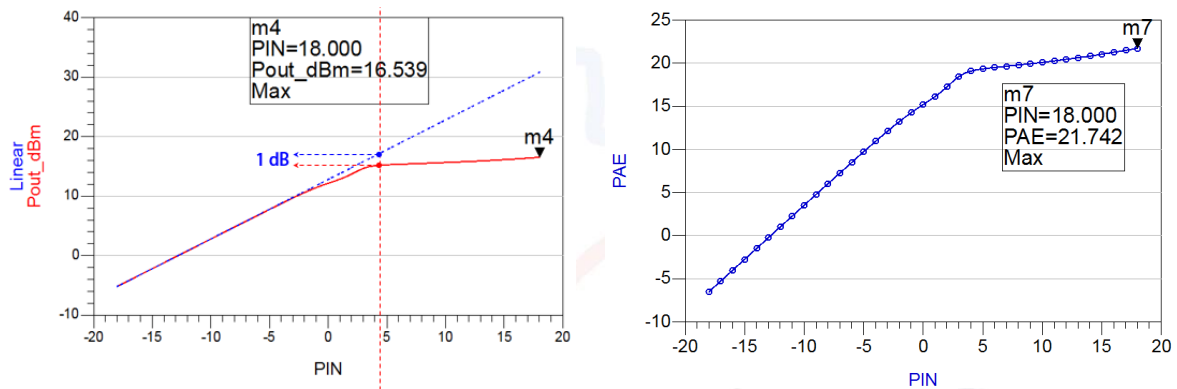


Figure 5. 26: Résultats de simulation grand signal de la quatrième structure

Comme nous pouvons le voir d'après la figure 5.26, nous avons pu atteindre une puissance de sortie saturée autour de 16dBm avec un point de compression 1-dB en entrée autour de 4dBm et en sortie autour de 15dBm et un rendement en puissance ajoutée (PAE) proche de 22%. Comparé aux structures précédentes, l'amplificateur proposé ici présent d'excellentes performances en termes d'adaptation d'impédance, complexité et taille. Par contre, il offre une bande passante inférieure à celle obtenue par les autres structures. Alors, comme il est déjà mentionné, la conception d'un amplificateur hyperfréquence large bande abouti, généralement, à un compromis, essayant de répondre à plusieurs exigences contradictoires telles que la taille par rapport à la performance large bande, linéarité par rapport à l'efficacité, etc.

2.6. Tableau comparatif des performances des structures proposées

Le tableau 5.2 reprend les principales caractéristiques des structures proposées. D'après ce tableau, nous pouvons clairement constater que la conception d'un amplificateur hyperfréquence large bande est généralement abouti à un compromis, essayant d'équilibrer plusieurs paramètres contradictoires. Tenant compte les spécifications techniques mentionnées dans le cahier des charges, la structure N°3 est la seule structure qui a pu satisfaire les exigences du cahier des charges tout en gardant une topologie simple avec une taille relativement petite comparée aux autres structures.

Tableau 5. 2: Tableau comparatif des performances des structures proposées

Structure	N°1	N°2	N°3	N°4
Fréquence [GHz]	1.1 ~ 3.0	1.25 ~ 3.3	1.2 ~ 3.2	1.5 ~ 3.0
Bande Passante [MHz]	1900	2050	2000	1500
Gain [dB]	8 15	8 17	9 17	10 16
S11 [dB]	-35 -10	-17 -10	-18 -12	-39 -13
S22 [dB]	-25 -10	-28 -10	-18 -11	-24 -15
S12 [dB]	-32 -20	-25 -18	-26 -19	-24 -19
Pout (dBm)	17	18	18.75	16.5
PAE (%)	20	27.55	36.26	21.7
Pt. Compression (entrée) @ 1dB [dBm]	4	5	6.5	4.5
Pt. Compression (sortie) @ 1dB [dBm]	16	17	17.5	15.5
Polarisation [V]	$V_{GS} = 0$ $V_{DS} = 3$	$V_{GS} = 0$ $V_{DS} = 4$	$V_{GS} = 0$ $V_{DS} = 3.5$	$V_{GS} = 0$ $V_{DS} = 2.5$
Taille [mm]	50x100	36x88	40x60	27x46

2.7. Benchmarking

Le tableau ci-après compare les caractéristiques des structures proposées avec des travaux récemment publiés.

Tableau 5. 3: Tableau comparatif des structures proposées avec des travaux récemment publiés

Ref	[21](2018)	[22](2018)	[23](2021)	S1	S2	S3	S4
Fréquence [GHz]	2 ~ 4	1.75 ~ 2.15	2.8 ~ 5.2	1.1 ~ 3.0	1.25 ~ 3.3	1.2 ~ 3.2	1.5 ~ 3.0
Gain [dB]	12 15	10 11.7	14 16.2	8 15	8 17	9 17	10 16
S11 [dB]	-23 -10	-22 -11	-6 -22	-35 -10	-17 -10	-18 -12	-39 -13
S22 [dB]	*	-19 -13	< -0.5	-25 -10	-28 -10	-18 -11	-24 -15
S12 [dB]	*	-19 -18	-60 -40	-32 -20	-25 -18	-26 -19	-24 -19
Pout (dBm)	27.9	8	14	17	18	18.75	16.5
PAE (%)	33	*	47	20	27.55	36.26	21.7
Polarisation [V]	*	Vdd = 12	*	$V_{GS} = 0$ $V_{DS} = 3$	$V_{GS} = 0$ $V_{DS} = 4$	$V_{GS} = 0$ $V_{DS} = 3.5$	$V_{GS} = 0$ $V_{DS} = 2.5$

Comme nous pouvons le remarquer d'après le tableau ci-dessus, les quatre structures proposées (notamment la troisième structure) se comparent favorablement par rapport aux travaux récemment publiés. Par exemple, prenant la troisième structure, avec un seul étage, nous avons pu atteindre une puissance de sortie proche de 19 dBm (~80 mW) avec un rendement en puissance ajoutée autour de 36% et un gain petit signal basculant entre 9dB et 17 dB sur une plage de fréquence allant de 1.2 GHz jusqu'à 3.2 GHz, soit une bande passante de 2000 MHz.

3. Conclusion

Dans ce chapitre, l'étude et la conception des structures d'amplificateurs large bande en utilisant des lignes de transmission micro-ruban ont été présentées. Toutes ces structures ont été basées sur un transistor GaAs ATF13786 et implémentées sur le substrat FR4. Le cahier des charges du présent chapitre exige une bande passante autour de 2000 MHz dans les bandes S et L, avec un gain de $11\text{dB} \pm 3\text{dB}$, et une puissance de sortie saturée supérieure à 15 dBm avec un rendement en puissance ajoutée supérieur à 20%.

Les quatre structures sont conçues pour fonctionner dans la plage de fréquence allant de 1.1 GHz jusqu'à 3.3 GHz. Afin d'atteindre la performance large bande, les réseaux d'adaptation proposés sont synthétisés en utilisant une technique d'adaptation hybride. Cette dernière consiste à utiliser en même temps des stubs en circuit ouvert/fermé, des transformateurs d'impédance quart d'onde/multi-section et la technique RFT. En termes d'alimentation DC, lesdites structures sont polarisées avec un seul circuit de polarisation. Ce choix est fait dans le but de renforcer la stabilité des régions basses fréquences.

Grosso modo, les quatre structures ont pu satisfaire le cahier des charges arrêté au début. En fait, la première structure a pu atteindre de bonne performance en termes d'adaptation d'impédance et de gain petit signal, avec une stabilité inconditionnelle sur une large plage de fréquence allant de 1.1 GHz jusqu'à 3 GHz. De plus, en termes de performance large signal, nous avons pu atteindre une puissance de sortie saturée de 17dBm avec un rendement en puissance ajoutée autour de 20%.

En revanche, la deuxième structure a été proposée dans le but d'améliorer la bande passante achevée par la première structure. En fait, avec la deuxième topologie, nous avons pu améliorer les résultats petits et grands signaux sur une large plage de fréquence allant de 1.25 GHz jusqu'à 3.3 GHz, soit une bande passante de 2050 MHz. Cependant, plus de leur complexité, la taille du circuit résultant reste relativement grande.

Alors que la troisième structure a été développée dans le but de promouvoir les résultats obtenus par la deuxième structure tout en essayant au maximum de réduire la taille de l'amplificateur ainsi que leur degré de complexité. En effet, nous avons pu atteindre cet objectif. La troisième structure montre d'excellents résultats en termes d'adaptation d'impédance, gain petit signal et stabilité sur une plage de fréquence allant de 1.2 GHz jusqu'à 3.2 GHz, avec une taille plus petite que celle de la deuxième structure. En termes de résultats grands signaux, la structure proposée a pu améliorer légèrement la puissance de sortie et le rendement en puissance ajoutée.

D'autre part, la quatrième structure a permis de simplifier la topologie de l'amplificateur et de réduire la taille de la première structure d'environ 50%. Par contre, elle a des performances modérées par rapport aux autres structures proposées.

Dans l'ensemble, des structures d'amplificateurs hyperfréquences à large bande ont été proposées dans le présent chapitre. Comparées aux travaux récemment publiés, les structures proposées montrent d'excellents résultats petits & grands signaux, notamment le troisième amplificateur. Un amplificateur comme celui-ci sera très utile pour les systèmes de télécommunication sans fils multistandards fonctionnant dans les bandes S et L.

4. Références

- [1]. Yole Developpement, RF Front End modules and components for cellphones, 2017
- [2]. ITU-R, «Minimum requirements related to technical performance for IMT-2020 radio interface(s),» 2017.
- [3]. A. Serhan, «A Broadband High-Efficiency SOI-CMOS PA Module for LTE/LTE-A Handset Applications,» RFIC, 2019.
- [4]. F. Balteanu, «Linear Front End Module for 4G/5G LTE Advanced Applications,» European Microwave Conference, 2018.
- [5]. C.Q. Chen, et al., "1.8–2.8 GHz Highly Linear Broadband Power Amplifier for LTE-A Application," Progress in Electromagnetics Research C, vol. 66, pp. 47–54, 2016.
- [6]. P.Colantonio, F.Giannini and E.Limiti, "High Efficiency RF and Microwave Solid State Power Amplifiers", John Wiley & Sons, 2009.
- [7]. S.C. Cripps, RF Power Amplifiers for Wireless Communications, Norwood, MA, Artech House, 1999.
- [8]. D. Conway, M. Fowler, and J. Redus, New process enables wideband high-power GHz amplifiers to deliver up to 20W, Defense Electron., pp. 8–11, February 2006.
- [9]. K. Kurokawa, A wideband low noise L-band balanced transistor amplifier, Proc. IEEE, Vol. 53, p. 237, 1965.
- [10]. I. J. Bahl, Fundamentals of RF and Microwave Transistor Amplifiers, John Wiley & Sons, Inc, Hoboken, New Jersey, 2009.
- [11]. S. N. Prasad, S. Reddy, and S. Moghe, Cascaded-transistor cell distributed amplifiers, Microwave Opt. Technol. Lett., Vol. 12, No. 3, pp. 163–167, June 1996.
- [12]. D. Robertson and I. J. Bahl Solid-state circuits, in Electrical Engineering Handbook: Electronics, Power Electronics, Optoelectronics, Microwaves, Electromagnetics, and Radar (R. C. Dorf, Editor), 3rd edition, CRC Press, Boca Raton, FL. 2006.
- [13]. B. Mladen B., et al., Power Amplifiers for the S-, C-, X- and Ku-bands, Switzerland, Springer, 2016
- [14]. Kyung-Whan Yeom, "Microwave Circuit Design A Practical Approach Using ADS", Pearson Education, Inc, 2015.
- [15]. R. E. Collin, Foundations for Microwave Engineering, New York: McGraw Hill, 1966.
- [16]. G. Matthaei, L. Youg, and E. M. T. Jones, Microwave Filters, Impedance-Matching Networks, and Structures, Dedham, MA: Artech House, Inc., 1964.
- [17]. H. J. Carlin, "A new approach to gain-bandwidth problems," IEEE Trans. Circ. Syst., vol. 24, no. 4, pp. 170–175, April 1977.
- [18]. H. J. Carlin, J. J. Komiak, "A new method of broad-band equalization applied to microwave amplifiers," IEEE Trans. Microw. Theory Tech., vol. 27, no. 2, pp. 93–99, December 1982.
- [19]. B. S. Yarman, H. J. Carlin, "A simplified real frequency technique applied to broadband multistage microwave amplifiers," IEEE Trans. Microw. Theory Tech., vol. 30, no. 12, pp. 2216–2222, December 1982.
- [20]. H. J. Carlin, B. S. Yarman, "The double matching problem: Analytic and real frequency solutions," IEEE Trans. Circ. Syst., pp. 15–28, January 1983.
- [21]. M.Mabrok et al., "Design of Wide-band Power Amplifier Based on Power Combiner Technique with Low Intermodulation Distortion", International Journal of Electrical and Computer Engineering (IJECE), Vol.8, No.5, October2018, pp. 3504~3511.
- [22]. A. Rachakh, et al., "A Novel Configuration of a Microstrip Microwave Wideband Power Amplifier for Wireless Application", Telkomnika, Vol.16, No.1, pp.2014-2031, 2018.
- [23]. Idrees S. Al-Kofahi et al., "A two-stage power amplifier design for ultra-wideband applications", International Journal of Electrical and Computer Engineering (IJECE), Vol. 11, No. 1, February 2021, pp. 772~779.

Conclusion Générale

Les travaux de cette thèse ont eu pour objectif de proposer des structures d'amplificateurs de puissance large bande fonctionnant dans les bandes S et L. Le premier chapitre a été consacré pour les concepts de base d'un amplificateur de puissance RF, tandis que le deuxième chapitre a été dédié aux techniques d'adaptation d'impédance utilisées dans la conception des amplificateurs de puissance hyperfréquences.

Dans le troisième chapitre, l'étude et la conception d'un amplificateur faible bruit fonctionnant autour de la bande ISM 2.4 GHz, avec une bande passante de 300 MHz, ont été présentées. L'amplificateur proposé a été basé sur un transistor GaAs ATF21170. Ce dernier est un transistor faible bruit fonctionnant sur une plage de fréquences allant de 0.5 GHz jusqu'à 6 GHz. Le substrat utilisé était le Rogers RO4350. Ici, une attention particulière a été portée à la façon dont le circuit de stabilité est synthétisé. En fait, les éléments du circuit de stabilité sont sélectionnés d'une manière à stabiliser l'amplificateur sans affecter la figure de bruit, et en même temps, sans sacrifier par le gain. Les techniques utilisées dans ce chapitre en termes de polarisation, de stabilité et d'adaptation d'impédance permettent d'atteindre une stabilité inconditionnelle avec une figure de bruit variant entre 0.95 dB et 1.1 dB sur une plage de fréquences allant de 2.25 GHz jusqu'à 2.55 GHz. En termes de simulation petit signal, nous avons pu atteindre d'excellents coefficients de réflexion en entrée et en sortie au-dessous de -15 dB, avec un gain plat de $16 \text{ dB} \pm 1 \text{ dB}$ et un coefficient d'isolation au-dessous de -20 dB, sur une bande passante de 300 MHz. En termes de performances non-linéaires, la configuration proposée permet d'obtenir une puissance de sortie de 17.5 dBm (~56.2 mW), avec un rendement en puissance ajoutée autour de 22%. Le point de compression 1-dB a été déterminé à 0 dBm en entrée et 17.47 dBm en sortie, tandis que le point d'interception du troisième ordre (IP3) a été déterminé à 11.11 dBm en entrée et 27.41 dBm en sortie.

D'autre part, le développement d'un amplificateur de puissance, de haut rendement en puissance ajoutée et de haute puissance, en utilisant la technique load-pull a été détaillé dans le quatrième chapitre. L'amplificateur proposé était basé sur un transistor de puissance GaN Cree CGH40010F. Le substrat utilisé ici était le même substrat utilisé dans le cas d'un amplificateur faible bruit, mais puisqu'il s'agit d'un amplificateur de puissance, l'épaisseur du métal conducteur utilisé ici est plus grande (70 μm). Les réseaux d'adaptation d'impédance proposés sont synthétisés en se basant sur la technique load-pull. Ici, une technique d'adaptation d'impédance particulière a été utilisée afin d'atteindre un excellent rendement en puissance ajoutée avec une haute puissance de sortie. En effet, cette technique consiste dans un premier temps à convertir par exemple le paramètre S_{11} du circuit d'adaptation en sortie en paramètre Z_{11} , et d'utiliser la partie réelle et imaginaire de l'impédance de sortie du transistor obtenue par la simulation load-pull en tant qu'objectifs cibles durant la phase d'optimisation du circuit d'adaptation en sortie. L'utilisation de cette technique conjointement avec les techniques de polarisation et de stabilité déployées dans ce chapitre, nous a permis d'atteindre une stabilité inconditionnelle, une puissance de sortie autour de 13 W avec un rendement en puissance ajoutée proche de 65% et un gain grand signal autour de 15 dB, sur une plage de fréquences allant de 2.15 GHz jusqu'à 2.65 GHz. Le point d'interception d'ordre 3 en sortie a été déterminé à 48 dBm.

Le cinquième chapitre a été réservé pour l'étude et la conception des structures d'amplificateurs hyperfréquences large bande, fonctionnant dans les bandes L et S, en utilisant la technologie micro-ruban. En effet, quatre structures d'amplificateurs large bande ont été proposées. La performance large bande a été atteinte en déployant une technique d'adaptation

d'impédance hybride. Cette technique consiste à utiliser des transformateurs d'impédance quart d'onde conjointement avec des stubs en court-circuit et en circuit ouvert tout en utilisant la technique RFT. Les quatre structures ont été basées sur un transistor GaAs ATF13786 et implémentées sur le substrat FR4. En termes de polarisation, nous avons opté pour polariser le circuit actif en utilisant un seul circuit de polarisation (self-biasing). Cette configuration permet de stabiliser l'amplificateur large bande autour des basses fréquences. Les quatre structures ont pu atteindre des bonnes performances en termes de stabilité, résultats petit et grand signaux sur une large bande passante de 2000 MHz autour de la bande S et L. Prenant l'exemple de la troisième structure, cette dernière a pu réaliser des coefficients de réflexion au-dessous de -12 dB avec une stabilité inconditionnelle sur une large bande de fréquences allant de 1.2 GHz jusqu'à 3.2 GHz. En plus, la structure a réussi à atteindre une puissance de sortie de 18.75 dBm avec un rendement en puissance ajoutée autour de 36%.

Grosso modo, tout au long des divers travaux présentés dans cette thèse, nous avons pu développer plusieurs structures d'amplificateurs de puissance qui peuvent être utilisées que ce soit dans la chaîne d'émission ou dans celle de réception. Les structures proposées montrent d'excellentes performances comparées aux travaux récemment publiés. Nous noterons également une originalité du travail qui réside dans les techniques d'adaptation d'impédance déployées que ce soit pour atteindre de haut rendement en puissance ajoutée et de haute puissance de sortie, ou pour atteindre une large bande passante ou encore pour obtenir une faible figure de bruit.

Les perspectives et les prolongements des travaux présentés dans cette thèse peuvent être de plusieurs ordres. Quelques-unes sont très concrètes, visant l'amélioration des performances en termes de surface occupée et de platitude du gain. Une autre piste d'amélioration consisterait à explorer la possibilité d'une autre architecture d'amplificateur de puissance telle que la configuration Doherty. Une troisième piste de recherche serait d'essayer d'autre technique de réalisation telle que la technologie MMIC et explorer leur limite. Une dernière piste pour la suite des travaux pourrait porter sur le test des structures proposées au sein des systèmes de communication réels et étudier leurs comportements.

Publication et Communications publiés dans le cadre du sujet de recherche

ORCID : <https://orcid.org/0000-0003-1846-2919>

Scopus Author ID: 57205031352

- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, A.Errkik, M.Latrach, “ A 300 MHz around the 2.4 GHz ISM band Low Noise Amplifier”, (Article, in Progress)
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, A.Errkik, M.Latrach, “ High Power and High Efficiency GaN Wideband Power Amplifier Design using Load-Pull Matching Technique” (Article, in Progress)
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, M.Latrach, “A 1.5 ~ 3.1 GHz Microstrip Broadband Power Amplifier for L and S Bands Applications”, *The 2nd international conference on Embedded Systems and Artificial Intelligence (ESAI21)*, National School of Applied Sciences, Sidi Mohammed Ben Abdellah University, Fez, Morocco, April 1-2, 2021. (Communication, Published)
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, A.Errkik, M.Latrach, A.Lakhssassi, “Design of L-S band broadband power amplifier using microstrip lines” *International Journal of Electrical and Computer Engineering*, Vol. 10, No. 5, pp. 5400-5408, October, 2020. (Article, Published, Scopus Indexed) <http://doi.org/10.11591/ijece.v10i5.pp5400-5408>
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, A.Errkik, M.Latrach, A.Lakhssassi, “ A trade-off design of microstrip broadband power amplifier for UHF applications”, *International Journal of Electrical and Computer Engineering*, Vol. 10, No. 1, pp. 919~927, February 2020. (Article, Published, Scopus Indexed) <http://doi.org/10.11591/ijece.v10i1.pp919-927>
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, A.Errkik, M.Latrach, “A 1.25 GHz – 3.3 GHz broadband solid-state power amplifier for L and S bands applications”, *International Journal of Electrical and Computer Engineering*, Vol. 9, No. 5, pp. 3633-3641, October, 2019. (Article, Published, Scopus Indexed). <http://doi.org/10.11591/ijece.v9i5.pp3633-3641>
- **M.Ribate**, R.Mandry, J.Zbitou, L.El Abdellaoui, M.Latrach, “GaAs Solid State Broadband Power Amplifier for L and S Bands Applications”, *Handbook of Research on Recent Developments in Electrical and Mechanical Engineering*, IGI Global, Chapter 5, pp. 156-190, 2019. (Chapter, Published). <http://doi.org/10.4018/978-1-7998-0117-7.ch005>
- **M.Ribate**, R.Mandry, L.El Abdellaoui, A.Errkik, M.Latrach, “Broadband Solid State GaAs Power Amplifier for L and S Bands Applications”, ICCWCS, April 24-25, 2019, FST, Ibn Tofaïl University - Kénitra- Morocco, 2019, (Communication, Published). <http://dx.doi.org/10.4108/eai.24-4-2019.2284102>
- **M.Ribate**, R.Mandry, J.Zbitou, A.Errkik, M.Latrach, “Broadband GaAs FET power amplifier for L and S bands applications”, *International Journal of Intelligent Engineering and Systems*, Vol. 11, No. 5, pp. 96-104, 2018, (Article, Published, Scopus Indexed), <http://doi.org/10.22266/ijies2018.1031.09>
- **M.Ribate**, R.Mandry, L.El Abdellaoui, A.Errkik, M.Latrach, “GaAs FET broadband power amplifier for L and S bands applications”, ACM International Conference Proceeding Series, 2017, a42. (Communication, Published, Scopus Indexed), <https://doi.org/10.1145/3167486.3167530>
- **M. Ribate**, J. Zbitou, R.Mandry, A. Errkik, M.Latrach, “Design of a Wideband Power Amplifier based on Microstrip Lines”, 1st ICCWCS, November 14-15, 2016, University Hassan 1st, FST Settât, Morocco.

Annexes



Annexes I: datasheet du transistor CGH40010

Annexes II: datasheet du transistor ATF-21170

Annexes III: datasheet du transistor ATF-13786

Annexes I: datasheet du transistor CGH40010



CGH40010

10 W, DC - 6 GHz, RF Power GaN HEMT

Description

Cree's CGH40010 is an unmatched, gallium nitride (GaN) high electron mobility transistor (HEMT). The CGH40010, operating from a 28 volt rail, offers a general purpose, broadband solution to a variety of RF and microwave applications. GaN HEMTs offer high efficiency, high gain and wide bandwidth capabilities making the CGH40010 ideal for linear and compressed amplifier circuits. The transistor is available in both screw-down, flange and solder-down, pill packages.



Package Types: 440166 & 440196
PN's: CGH40010F & CGH40010P

Features

- Up to 6 GHz Operation
- 16 dB Small Signal Gain at 2.0 GHz
- 14 dB Small Signal Gain at 4.0 GHz
- 13 W typical PSAT
- 65 % Efficiency at PSAT
- 28 V Operation

Applications

- 2-Way Private Radio
- Broadband Amplifiers
- Cellular Infrastructure
- Test Instrumentation
- Class A, AB, Linear amplifiers suitable for OFDM, W-CDMA, EDGE, CDMA waveforms



Large Signal Models Available for ADS and MWO

RoHS
COMPLIANT

CGH40010

2

Absolute Maximum Ratings (not simultaneous) at 25 °C Case Temperature

Parameter	Symbol	Rating	Units	Conditions
Drain-Source Voltage	V_{DS}	120	Volts	25 °C
Gate-to-Source Voltage	V_{GS}	-10, +2	Volts	25 °C
Storage Temperature	T_{STG}	-65, +150	°C	
Operating Junction Temperature	T_J	225	°C	
Maximum Forward Gate Current	I_{GMAX}	4.0	mA	25 °C
Maximum Drain Current ¹	I_{DMAX}	1.5	A	25 °C
Soldering Temperature ²	T_S	245	°C	
Screw Torque	τ	40	in-oz	
Thermal Resistance, Junction to Case ³	$R_{\theta JC}$	8.0	°C/W	85 °C
Case Operating Temperature ^{3,4}	T_C	-40, +150	°C	

Notes:

¹ Current limit for long term, reliable operation² Refer to the Application Note on soldering at www.cree.com/RF/Document-Library³ Measured for the CGH40010F at PDISS = 14 W.⁴ See also, the Power Dissipation De-rating Curve on Page 6.**Electrical Characteristics (TC = 25 °C)**

Characteristics	Symbol	Min.	Typ.	Max.	Units	Conditions
DC Characteristics¹						
Gate Threshold Voltage	$V_{GS(th)}$	-3.8	-3.0	-2.3	V_{DC}	$V_{DS} = 10\text{ V}, I_D = 3.6\text{ mA}$
Gate Quiescent Voltage	$V_{GS(Q)}$	–	-2.7	–	V_{DC}	$V_{DS} = 28\text{ V}, I_D = 200\text{ mA}$
Saturated Drain Current	I_{DS}	2.9	3.5	–	A	$V_{DS} = 6.0\text{ V}, V_{GS} = 2.0\text{ V}$
Drain-Source Breakdown Voltage	V_{BR}	84	–	–	V_{DC}	$V_{GS} = -8\text{ V}, I_D = 3.6\text{ mA}$
RF Characteristics² ($T_C = 25\text{ °C}$, $F_0 = 3.7\text{ GHz}$ unless otherwise noted)						
Small Signal Gain	G_{SS}	12.5	14.5	–	dB	$V_{DS} = 28\text{ V}, I_{DQ} = 200\text{ mA}$
Power Output ³	P_{SAT}	10	12.5	–	W	$V_{DS} = 28\text{ V}, I_{DQ} = 200\text{ mA}$
Drain Efficiency ⁴	η	55	65	–	%	$V_{DS} = 28\text{ V}, I_{DQ} = 200\text{ mA}, P_{SAT}$
Output Mismatch Stress	VSWR	–	–	10 : 1	Y	No damage at all phase angles, $V_{DS} = 28\text{ V}, I_{DQ} = 200\text{ mA}, P_{OUT} = 10\text{ W CW}$
Dynamic Characteristics						
Input Capacitance	C_{GS}	–	4.5	–	pF	$V_{DS} = 28\text{ V}, V_{GS} = -8\text{ V}, f = 1\text{ MHz}$
Output Capacitance	C_{DS}	–	1.3	–	pF	$V_{DS} = 28\text{ V}, V_{GS} = -8\text{ V}, f = 1\text{ MHz}$
Feedback Capacitance	C_{GD}	–	0.2	–	pF	$V_{DS} = 28\text{ V}, V_{GS} = -8\text{ V}, f = 1\text{ MHz}$

Notes:

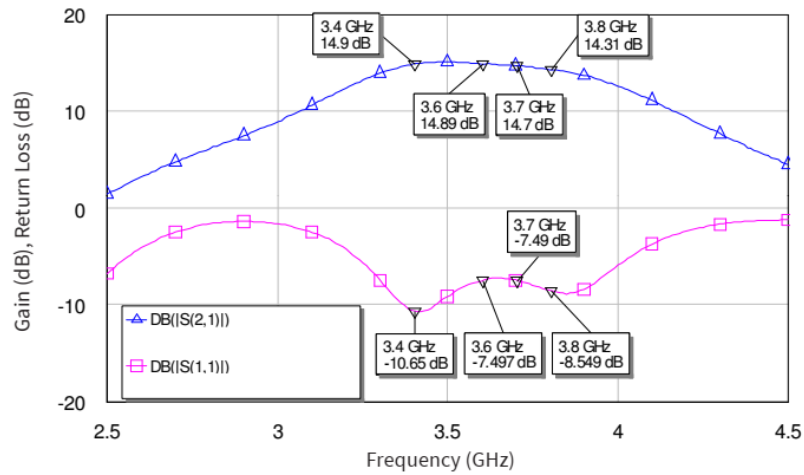
¹ Measured on wafer prior to packaging.² Measured in CGH40010-AMP.³ P_{SAT} is defined as $I_D = 0.36\text{ mA}$.⁴ Drain Efficiency = P_{OUT} / P_{DC}

CGH40010

3

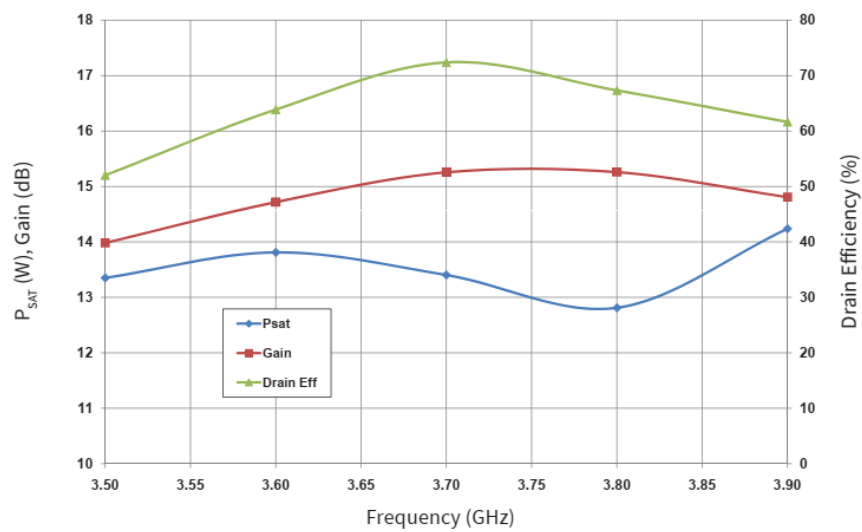
Typical Performance

Small Signal Gain and Return Loss vs Frequency
of the CGH40010 in the CGH40010-AMP



P_{SAT} , Gain, and Drain Efficiency vs Frequency of the
CGH40010F in the CGH40010-AMP

$V_{DD} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$

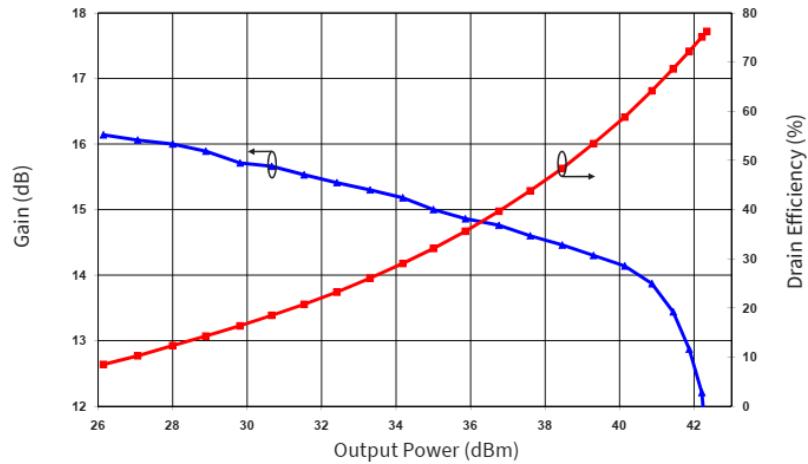


CGH40010

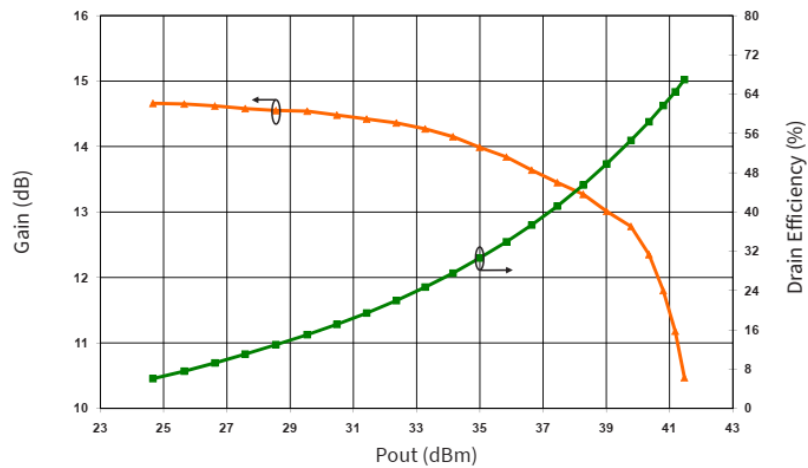
4

Typical Performance

Swept CW Data of CGH40010F vs. Output Power with Source and Load Impedances Optimized for Drain Efficiency at 2.0 GHz
 $V_{DD} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$



Swept CW Data of CGH40010F vs. Output Power with Source and Load Impedances Optimized for Drain Efficiency at 3.6 GHz
 $V_{DD} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$



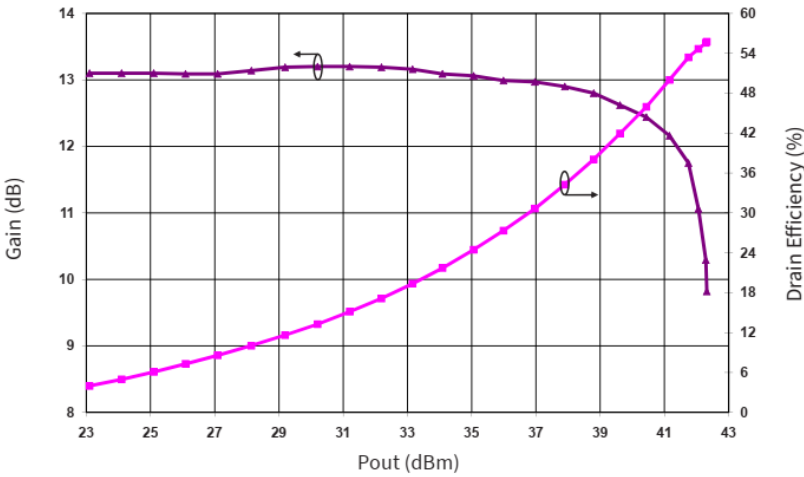
CGH40010

Typical Performance

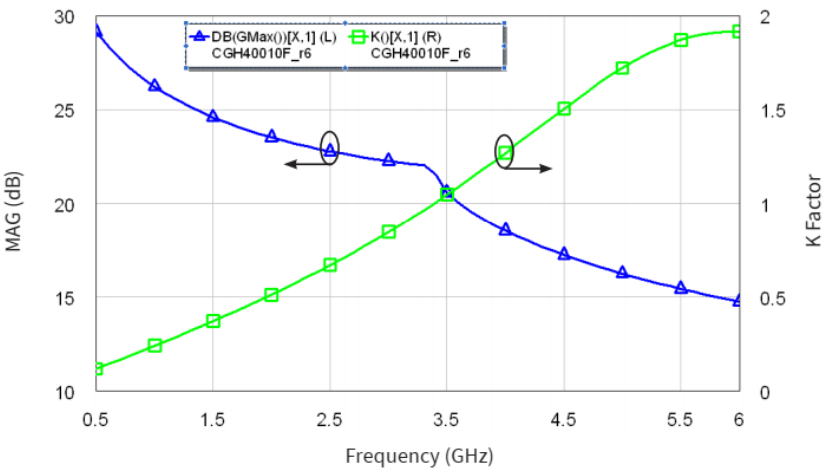


5

Swept CW Data of CGH40010F vs. Output Power with Source and Load Impedances Optimized for P1 Power at 3.6 GHz
 $V_{DD} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$



Simulated Maximum Available Gain and K Factor of the CGH40010F
 $V_{DD} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$

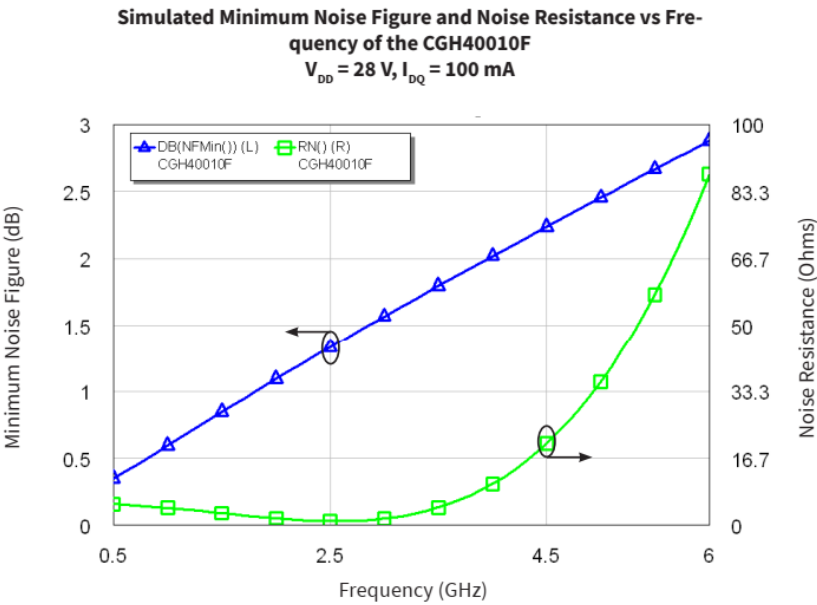


CGH40010



6

Typical Noise Performance

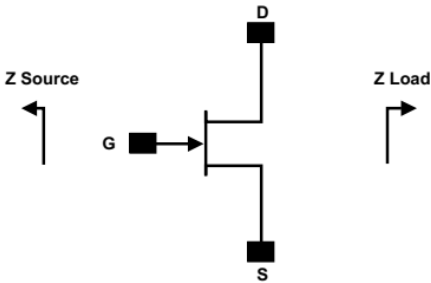


Electrostatic Discharge (ESD) Classifications

Parameter	Symbol	Class	Test Methodology
Human Body Model	HBM	0B (125 to < 250 V)	JEDEC JESD22 A114-D
Charge Device Model	CDM	C0b (< 100 V)	JEDEC JESD22 C101-C

CGH40010

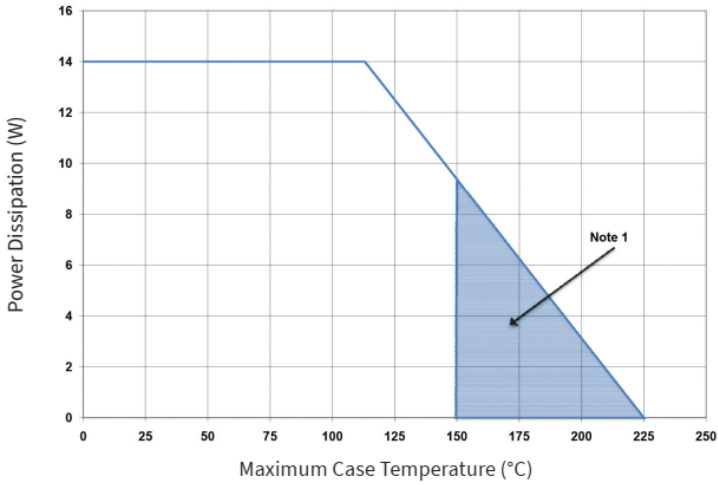
Source and Load Impedances



Frequency	Z Source	Z Lead
500	20.2 + j16.18	51.7 + j15.2
1000	8.38 + j9.46	41.4 + j28.5
1500	7.37 + j0	28.15 + j29
2500	3.19 - j4.76	19 + j9.2
3500	3.18 - j13.3	14.6 + j7.45

Note 1. $V_{DD} = 28V$, $I_{DQ} = 200mA$ in the 440166 package.
Note 2. Optimized for power, gain, P_{sat} and PAE.
Note 3. When using this device at low frequency, series resistors should be used to maintain amplifier stability.

CGH40010 Power Dissipation De-rating Curve



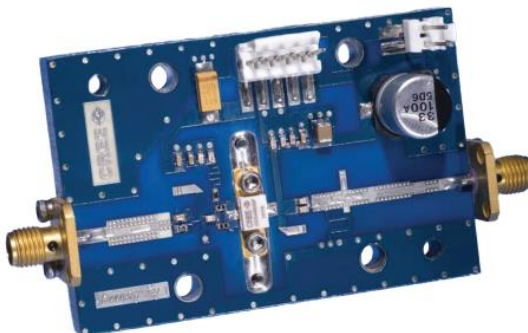
Note 1. Area exceeds Maximum Case Operating Temperature (See Page 2).

CGH40010

8

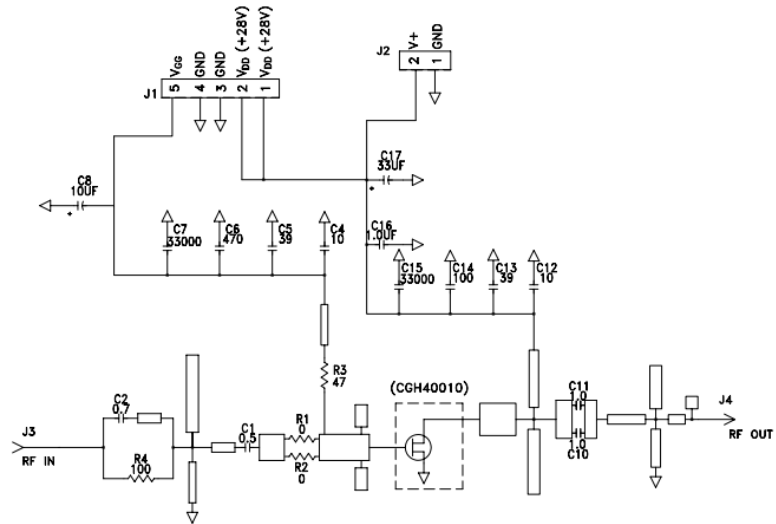
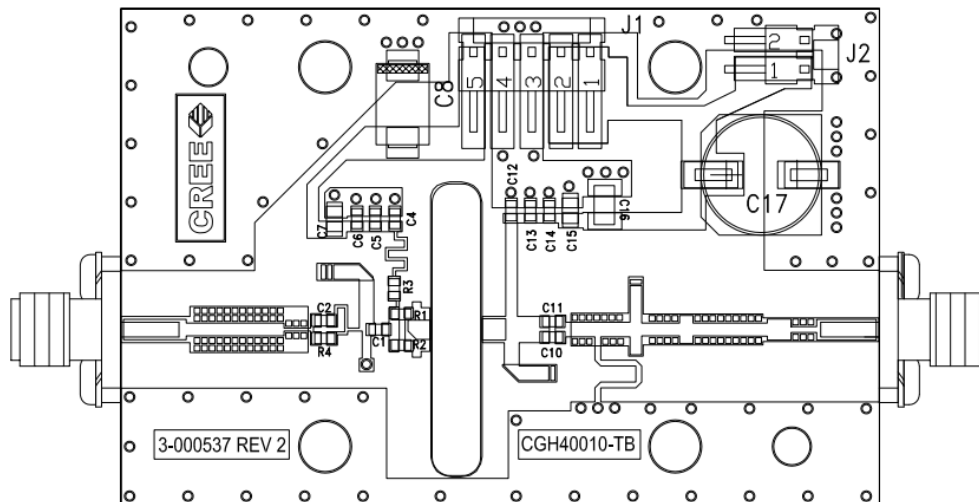
CGH40010-AMP Demonstration Amplifier Circuit Bill of Materials

Designator	Description	Qty
R1,R2	RES,1/16W,0603,1%,0 OHMS	1
R3	RES,1/16W,0603,1%,47 OHMS	1
R4	RES,1/16W,0603,1%,100 OHMS	1
C6	CAP, 470PF, 5%,100V, 0603	1
C17	CAP, 33 UF, 20%, G CASE	1
C16	CAP, 1.0UF, 100V, 10%, X7R, 1210	1
C8	CAP 10UF 16V TANTALUM	1
C14	CAP, 100.0pF, +/-5%, 0603	1
C1	CAP, 0.5pF, +/-0.05pF, 0603	1
C2	CAP, 0.7pF, +/-0.1pF, 0603	1
C10,C11	CAP, 1.0pF, +/-0.1pF, 0603	2
C4,C12	CAP, 10.0pF, +/-5%, 0603	2
C5,C13	CAP, 39pF, +/-5%, 0603	2
C7,C15	CAP,33000PF, 0805,100V, X7R	2
J3,J4	CONN SMA STR PANEL JACK RECP	1
J2	HEADER RT>PLZ.1CEN LK 2 POS	1
J1	HEADER RT>PLZ .1CEN LK 5POS	1
-	PCB, RO4350B, Er = 3.48, h = 20 mil	1
-	STAINLESS STEEL, SOCKET HEAD SCREWS, TYPE 2-56, LENGTH 1/4"	2
Q1	CGH40010F or CGH40010P	1

CGH40010-AMP Demonstration Amplifier Circuit

CGH40010

9

CGH40010-AMP Demonstration Amplifier Circuit Schematic**CGH40010-AMP Demonstration Amplifier Circuit Outline**

CGH40010

10

Typical Package S-Parameters for CGH40010
(Small Signal, $V_{DS} = 28\text{ V}$, $I_{DQ} = 100\text{ mA}$, angle in degrees)

Frequency	Mag S11	Ang S11	Mag S21	Ang S21	Mag S12	Ang S12	Mag S22	Ang S22
500 MHz	0.909	-123.34	17.19	108.22	0.027	21.36	0.343	-90.81
600 MHz	0.902	-133.06	14.86	101.82	0.028	15.60	0.329	-98.65
700 MHz	0.897	-140.73	13.04	96.45	0.028	10.87	0.321	-104.84
800 MHz	0.894	-146.96	11.58	91.78	0.029	6.84	0.317	-109.84
900 MHz	0.891	-152.16	10.41	87.61	0.029	3.33	0.316	-113.95
1.0 GHz	0.890	-156.60	9.43	83.82	0.029	0.19	0.318	-117.42
1.1 GHz	0.889	-160.47	8.62	80.31	0.029	-2.66	0.321	-120.40
1.2 GHz	0.888	-163.90	7.93	77.02	0.029	-5.28	0.326	-123.02
1.3 GHz	0.887	-166.99	7.34	73.90	0.029	-7.72	0.332	-125.36
1.4 GHz	0.887	-169.80	6.82	70.92	0.029	-10.01	0.338	-127.51
1.5 GHz	0.887	-172.39	6.38	68.05	0.029	-12.18	0.345	-129.50
1.6 GHz	0.887	-174.80	5.98	65.28	0.028	-14.24	0.353	-131.37
1.7 GHz	0.887	-177.07	5.63	62.59	0.028	-16.21	0.360	-133.15
1.8 GHz	0.887	-179.22	5.32	59.97	0.028	-18.09	0.369	-134.87
1.9 GHz	0.887	-178.73	5.04	57.41	0.028	-19.91	0.377	-136.54
2.0 GHz	0.888	-176.76	4.78	54.89	0.027	-21.66	0.385	-138.17
2.1 GHz	0.888	-174.86	4.55	52.42	0.027	-23.35	0.393	-139.77
2.2 GHz	0.888	-173.02	4.34	49.99	0.027	-24.98	0.402	-141.34
2.3 GHz	0.888	-171.23	4.15	47.60	0.026	-26.56	0.410	-142.90
2.4 GHz	0.889	-169.48	3.97	45.24	0.026	-28.08	0.418	-144.45
2.5 GHz	0.889	-167.76	3.81	42.90	0.026	-29.55	0.426	-145.99
2.6 GHz	0.890	-166.07	3.66	40.59	0.025	-30.98	0.434	-147.53
2.7 GHz	0.890	-164.39	3.53	38.30	0.025	-32.36	0.442	-149.06
2.8 GHz	0.890	-162.74	3.40	36.03	0.025	-33.69	0.450	-150.59
2.9 GHz	0.891	-161.10	3.28	33.78	0.024	-34.97	0.458	-152.12
3.0 GHz	0.891	-159.46	3.17	31.55	0.024	-36.20	0.465	-153.65
3.2 GHz	0.892	-156.21	2.97	27.12	0.023	-38.51	0.479	-156.72
3.4 GHz	0.893	-152.96	2.79	22.73	0.022	-40.63	0.493	-159.80
3.6 GHz	0.893	-149.69	2.64	18.38	0.022	-42.52	0.505	-162.90
3.8 GHz	0.894	-146.38	2.50	14.05	0.021	-44.17	0.517	-166.03
4.0 GHz	0.894	-143.03	2.38	9.72	0.020	-45.56	0.527	-169.19
4.2 GHz	0.894	-139.61	2.28	5.40	0.019	-46.67	0.537	-172.39
4.4 GHz	0.895	-136.11	2.18	1.07	0.019	-47.46	0.546	-175.64
4.6 GHz	0.895	-132.53	2.09	-3.29	0.018	-47.90	0.554	-178.95
4.8 GHz	0.895	-128.85	2.01	-7.68	0.017	-47.96	0.561	-177.69
5.0 GHz	0.895	-125.06	1.94	-12.10	0.017	-47.61	0.568	-174.25
5.2 GHz	0.895	-121.15	1.88	-16.58	0.016	-46.84	0.573	-170.72
5.4 GHz	0.895	-117.11	1.82	-21.12	0.016	-45.67	0.578	-167.10
5.6 GHz	0.895	-112.94	1.77	-25.73	0.015	-44.12	0.582	-163.38
5.8 GHz	0.895	-108.62	1.72	-30.42	0.015	-42.30	0.586	-159.54
6.0 GHz	0.895	-104.15	1.68	-35.20	0.015	-40.33	0.589	-155.56

To download the s-parameters in s2p format, go to the [CGH40010](#) Product page and click on the documentation tab.

CGH40010

11

Typical Package S-Parameters for CGH40010
(Small Signal, $V_{DS} = 28\text{ V}$, $I_{DQ} = 200\text{ mA}$, angle in degrees)

Frequency	Mag S11	Ang S11	Mag S21	Ang S21	Mag S12	Ang S12	Mag S22	Ang S22
500 MHz	0.911	-130.62	18.41	105.41	0.022	19.44	0.303	-112.24
600 MHz	0.906	-139.65	15.80	99.47	0.023	14.31	0.299	-119.83
700 MHz	0.902	-146.70	13.80	94.50	0.023	10.17	0.298	-125.50
800 MHz	0.899	-152.41	12.22	90.19	0.023	6.68	0.299	-129.85
900 MHz	0.898	-157.17	10.96	86.34	0.024	3.67	0.302	-133.28
1.0 GHz	0.896	-161.24	9.92	82.82	0.024	0.99	0.305	-136.05
1.1 GHz	0.896	-164.79	9.06	79.56	0.024	-1.41	0.309	-138.34
1.2 GHz	0.895	-167.95	8.33	76.49	0.024	-3.62	0.314	-140.30
1.3 GHz	0.895	-170.80	7.70	73.57	0.023	-5.66	0.320	-142.01
1.4 GHz	0.894	-173.41	7.17	70.78	0.023	-7.56	0.326	-143.54
1.5 GHz	0.894	-175.82	6.70	68.08	0.023	-9.35	0.332	-144.94
1.6 GHz	0.894	-178.09	6.28	65.47	0.023	-11.05	0.338	-146.24
1.7 GHz	0.894	-179.78	5.92	62.92	0.023	-12.66	0.345	-147.48
1.8 GHz	0.894	-177.75	5.59	60.43	0.023	-14.19	0.352	-148.68
1.9 GHz	0.894	-175.81	5.30	57.99	0.023	-15.65	0.358	-149.84
2.0 GHz	0.894	-173.94	5.04	55.59	0.022	-17.05	0.365	-150.99
2.1 GHz	0.894	-172.13	4.80	53.23	0.022	-18.39	0.372	-152.12
2.2 GHz	0.894	-170.37	4.58	50.91	0.022	-19.67	0.379	-153.26
2.3 GHz	0.895	-168.65	4.38	48.61	0.022	-20.90	0.386	-154.39
2.4 GHz	0.895	-166.96	4.20	46.33	0.021	-22.08	0.393	-155.54
2.5 GHz	0.895	-165.30	4.03	44.08	0.021	-23.20	0.400	-156.69
2.6 GHz	0.895	-163.66	3.88	41.84	0.021	-24.27	0.407	-157.85
2.7 GHz	0.895	-162.04	3.74	39.63	0.021	-25.28	0.414	-159.03
2.8 GHz	0.895	-160.43	3.60	37.43	0.020	-26.25	0.420	-160.22
2.9 GHz	0.896	-158.83	3.48	35.24	0.020	-27.16	0.427	-161.42
3.0 GHz	0.896	-157.24	3.37	33.06	0.020	-28.02	0.433	-162.64
3.2 GHz	0.896	-154.06	3.16	28.74	0.019	-29.57	0.446	-165.13
3.4 GHz	0.896	-150.87	2.98	24.44	0.019	-30.88	0.457	-167.69
3.6 GHz	0.896	-147.66	2.82	20.16	0.018	-31.95	0.468	-170.31
3.8 GHz	0.897	-144.41	2.68	15.89	0.018	-32.76	0.478	-173.00
4.0 GHz	0.897	-141.10	2.56	11.61	0.017	-33.30	0.488	-175.77
4.2 GHz	0.897	-137.72	2.45	7.33	0.017	-33.55	0.497	-178.61
4.4 GHz	0.897	-134.26	2.35	3.03	0.017	-33.50	0.505	-178.47
4.6 GHz	0.897	-130.71	2.26	-1.31	0.016	-33.18	0.512	-175.46
4.8 GHz	0.896	-127.06	2.17	-5.68	0.016	-32.58	0.518	-172.36
5.0 GHz	0.896	-123.30	2.10	-10.09	0.016	-31.74	0.524	-169.16
5.2 GHz	0.896	-119.42	2.04	-14.57	0.016	-30.72	0.529	-165.86
5.4 GHz	0.896	-115.41	1.98	-19.10	0.016	-29.60	0.534	-162.44
5.6 GHz	0.896	-111.26	1.92	-23.71	0.016	-28.46	0.537	-158.89
5.8 GHz	0.895	-106.97	1.87	-28.40	0.017	-27.41	0.540	-155.20
6.0 GHz	0.895	-102.53	1.82	-33.19	0.017	-26.54	0.543	-151.36

To download the s-parameters in s2p format, go to the [CGH40010 Product](#) page and click on the documentation tab.

CGH40010

12

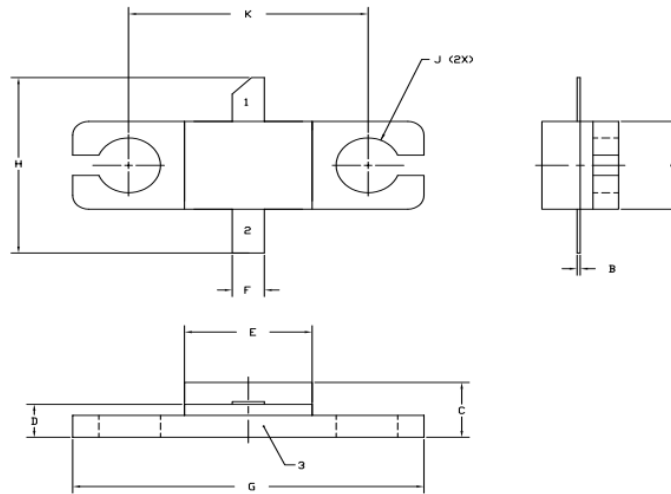
Typical Package S-Parameters for CGH40010
(Small Signal, $V_{DS} = 28\text{ V}$, $I_{DQ} = 500\text{ mA}$, angle in degrees)

Frequency	Mag S11	Ang S11	Mag S21	Ang S21	Mag S12	Ang S12	Mag S22	Ang S22
500 MHz	0.914	-135.02	18.58	103.70	0.020	18.36	0.300	-126.80
600 MHz	0.909	-143.57	15.88	98.05	0.020	13.67	0.302	-133.51
700 MHz	0.906	-150.23	13.83	93.33	0.021	9.90	0.304	-138.40
800 MHz	0.904	-155.61	12.23	89.23	0.021	6.77	0.307	-142.08
900 MHz	0.903	-160.09	10.95	85.56	0.021	4.08	0.311	-144.94
1.0 GHz	0.902	-163.93	9.91	82.21	0.021	1.71	0.314	-147.23
1.1 GHz	0.901	-167.29	9.04	79.09	0.021	-0.41	0.319	-149.10
1.2 GHz	0.901	-170.29	8.31	76.15	0.021	-2.35	0.323	-150.69
1.3 GHz	0.900	-173.00	7.69	73.35	0.021	-4.12	0.328	-152.07
1.4 GHz	0.900	-175.50	7.15	70.66	0.021	-5.78	0.333	-153.29
1.5 GHz	0.900	-177.81	6.69	68.07	0.021	-7.32	0.338	-154.41
1.6 GHz	0.900	-179.98	6.27	65.54	0.021	-8.77	0.344	-155.44
1.7 GHz	0.900	177.96	5.91	63.08	0.020	-10.15	0.349	-156.43
1.8 GHz	0.899	176.00	5.59	60.67	0.020	-11.45	0.355	-157.38
1.9 GHz	0.899	174.12	5.30	58.30	0.020	-12.68	0.361	-158.30
2.0 GHz	0.899	172.31	5.04	55.97	0.020	-13.85	0.366	-159.22
2.1 GHz	0.899	170.54	4.80	53.67	0.020	-14.96	0.372	-160.14
2.2 GHz	0.900	168.83	4.58	51.40	0.020	-16.01	0.378	-161.06
2.3 GHz	0.900	167.15	4.39	49.16	0.019	-17.01	0.384	-161.99
2.4 GHz	0.900	165.49	4.21	46.94	0.019	-17.95	0.390	-162.93
2.5 GHz	0.900	163.87	4.04	44.73	0.019	-18.85	0.396	-163.88
2.6 GHz	0.900	162.26	3.89	42.54	0.019	-19.69	0.402	-164.86
2.7 GHz	0.900	160.66	3.75	40.37	0.019	-20.48	0.407	-165.85
2.8 GHz	0.900	159.08	3.62	38.21	0.019	-21.21	0.413	-166.86
2.9 GHz	0.900	157.51	3.50	36.05	0.018	-21.89	0.418	-167.89
3.0 GHz	0.900	155.93	3.39	33.91	0.018	-22.52	0.424	-168.95
3.2 GHz	0.900	152.79	3.18	29.65	0.018	-23.61	0.435	-171.12
3.4 GHz	0.900	149.64	3.00	25.40	0.017	-24.48	0.445	-173.38
3.6 GHz	0.900	146.45	2.85	21.17	0.017	-25.11	0.454	-175.73
3.8 GHz	0.900	143.23	2.71	16.93	0.017	-25.51	0.463	-178.17
4.0 GHz	0.900	139.94	2.58	12.69	0.017	-25.67	0.471	179.30
4.2 GHz	0.900	136.58	2.47	8.43	0.016	-25.60	0.479	176.67
4.4 GHz	0.899	133.14	2.38	4.15	0.016	-25.32	0.486	173.94
4.6 GHz	0.899	129.61	2.29	-0.17	0.016	-24.85	0.492	171.12
4.8 GHz	0.899	125.97	2.21	-4.53	0.016	-24.24	0.498	168.18
5.0 GHz	0.898	122.23	2.13	-8.94	0.016	-23.54	0.503	165.13
5.2 GHz	0.898	118.36	2.07	-13.41	0.016	-22.80	0.507	161.96
5.4 GHz	0.898	114.36	2.01	-17.95	0.017	-22.11	0.511	158.66
5.6 GHz	0.897	110.22	1.95	-22.56	0.017	-21.54	0.514	155.22
5.8 GHz	0.897	105.94	1.90	-27.26	0.018	-21.16	0.517	151.63
6.0 GHz	0.897	101.51	1.86	-32.04	0.019	-21.04	0.519	147.87

To download the s-parameters in s2p format, go to the [CGH40010](#) Product page and click on the documentation tab.

CGH40010

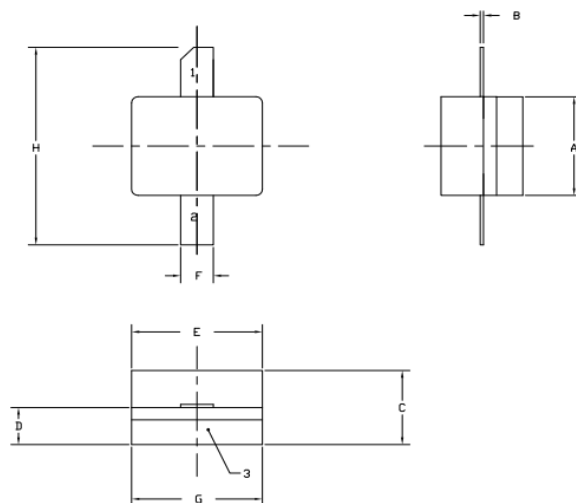
13

Product Dimensions CGH40010F (Package Type — 440166)

- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. ADHESIVE FROM LID MAY EXTEND A MAXIMUM OF 0.020" BEYOND EDGE OF LID.
 4. LID MAY BE MISALIGNED TO THE BODY OF THE PACKAGE BY A MAXIMUM OF 0.008" IN ANY DIRECTION.
 5. ALL PLATED SURFACES ARE NI/AU.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.155	0.165	3.94	4.19
B	0.004	0.006	0.10	0.15
C	0.115	0.135	2.92	3.43
D	0.057	0.067	1.45	1.70
E	0.195	0.205	4.95	5.21
F	0.045	0.055	1.14	1.40
G	0.545	0.555	13.84	14.09
H	0.280	0.360	7.11	9.14
J	Ø .100		2.54	
K	0.375		9.53	

PIN 1. GATE
PIN 2. DRAIN
PIN 3. SOURCE

Product Dimensions CGH40010P (Package Type — 440196)

- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. ADHESIVE FROM LID MAY EXTEND A MAXIMUM OF 0.020" BEYOND EDGE OF LID.
 4. LID MAY BE MISALIGNED TO THE BODY OF THE PACKAGE BY A MAXIMUM OF 0.008" IN ANY DIRECTION.
 5. ALL PLATED SURFACES ARE NI/AU.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.155	0.165	3.94	4.19
B	0.003	0.006	0.10	0.15
C	0.115	0.135	2.92	3.17
D	0.057	0.067	1.45	1.70
E	0.195	0.205	4.95	5.21
F	0.045	0.055	1.14	1.40
G	0.195	0.205	4.95	5.21
H	0.280	0.360	7.11	9.14

PIN 1. GATE
PIN 2. DRAIN
PIN 3. SOURCE

CGH40010

Part Number System



CGH40010F

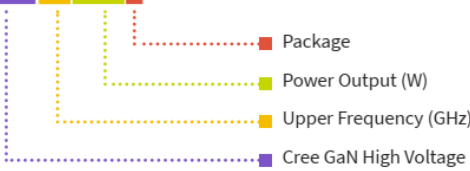


Table 1.

Parameter	Value	Units
Upper Frequency ¹	6.0	GHz
Power Output	10	W
Package	Flange or Pill	-

Note1: Alpha characters used in frequency code indicate a value greater than 9.9 GHz. See Table 2 for value.

Table 2.

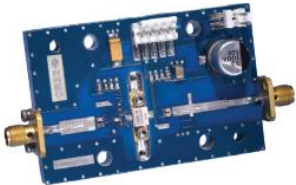
Character Code	Code Value
A	0
B	1
C	2
D	3
E	4
F	5
G	6
H	7
J	8
K	9
Examples:	1A = 10.0 GHz 2H = 27.0 GHz

CGH40010



15

Product Ordering Information

Order Number	Description	Unit of Measure	Image
CGH40010F	GaN HEMT	Each	
CGH40010P	GaN HEMT	Each	
CGH40010F-AMP	Test board with GaN HEMT installed	Each	

Annexes II: datasheet du transistor ATF-21170



0.5–6 GHz Low Noise Gallium Arsenide FET

Technical Data

ATF-21170

Features

- **Low Noise Figure:**
0.9 dB Typical at 4 GHz
- **High Associated Gain:**
13.0 dB Typical at 4 GHz
- **High Output Power:**
23.0 dBm Typical $P_{1\text{dB}}$ at 4 GHz
- **Hermetic Gold-Ceramic Microstrip Package**

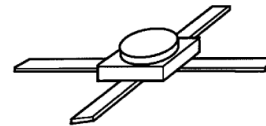
Description

The ATF-21170 is a high performance gallium arsenide Schottky-barrier-gate field effect transistor

housed in a hermetic, high reliability package. This device is designed for use in low noise or medium power amplifier applications in the 0.5-6 GHz frequency range.

This GaAs FET device has a nominal 0.3 micron gate length with a total gate periphery of 750 microns. Proven gold based metallization systems and nitride passivation assure a rugged, reliable device.

70 mil Package



Electrical Specifications, $T_A = 25^\circ\text{C}$

Symbol	Parameters and Test Conditions	Units	Min.	Typ.	Max.
NF_0	Optimum Noise Figure: $V_{DS} = 3\text{ V}$, $I_{DS} = 20\text{ mA}$	$f = 2.0\text{ GHz}$		0.6	1.1
		$f = 4.0\text{ GHz}$		0.9	
		$f = 6.0\text{ GHz}$		1.2	
G_A	Gain @ NF_0 : $V_{DS} = 3\text{ V}$, $I_{DS} = 20\text{ mA}$	$f = 2.0\text{ GHz}$	12.0	16.0	
		$f = 4.0\text{ GHz}$		13.0	
		$f = 6.0\text{ GHz}$		10.0	
$P_{1\text{dB}}$	Power Output @ 1 dB Gain Compression: $V_{DS} = 5\text{ V}$, $I_{DS} = 80\text{ mA}$	$f = 4.0\text{ GHz}$		23.0	
$G_{1\text{dB}}$	1 dB Compressed Gain: $V_{DS} = 5\text{ V}$, $I_{DS} = 80\text{ mA}$	$f = 4.0\text{ GHz}$		13.0	
g_m	Transconductance: $V_{DS} = 3\text{ V}$, $V_{GS} = 0\text{ V}$	mmho	70	120	
I_{DSS}	Saturated Drain Current: $V_{DS} = 3\text{ V}$, $V_{GS} = 0\text{ V}$	mA	80	120	200
V_P	Pinch-off Voltage: $V_{DS} = 3\text{ V}$, $I_{DS} = 1\text{ mA}$	V	-3.0	-1.5	-0.8

ATF-21170 Absolute Maximum Ratings

Symbol	Parameter	Units	Absolute Maximum ⁽¹⁾
V_{DS}	Drain-Source Voltage	V	+7
V_{GS}	Gate-Source Voltage	V	-4
V_{GD}	Gate-Drain Voltage	V	-8
I_{DS}	Drain Current	mA	I_{DSS}
P_T	Power Dissipation ^[2,3]	mW	600
T_{CH}	Channel Temperature	°C	175
T_{STG}	Storage Temperature	°C	-65 to +175

Thermal Resistance: $\theta_{jc} = 250^\circ\text{C/W}$; $T_{CH} = 150^\circ\text{C}$
Liquid Crystal Measurement: $1\ \mu\text{m}$ Spot Size^[4]

Notes:

1. Permanent damage may occur if any of these limits are exceeded.
2. T_{CASE} TEMPERATURE = 25°C .
3. Derate at $4\ \text{mW}/^\circ\text{C}$ for $T_{CASE} > 25^\circ\text{C}$.
4. The small spot size of this technique results in a higher, though more accurate determination of θ_{jc} than do alternate methods. See MEASUREMENTS section for more information.

ATF-21170 Noise Parameters: $V_{DS} = 3\ \text{V}$, $I_{DS} = 20\ \text{mA}$

Freq. GHz	NF_0 dB	Γ_{opt}		$R_N/50$
		Mag	Ang	
0.5	0.4	.93	17	.90
1.0	0.5	.85	35	.70
2.0	0.6	.70	70	.46
4.0	0.9	.59	148	.14
8.0	1.2	.54	-177	.09

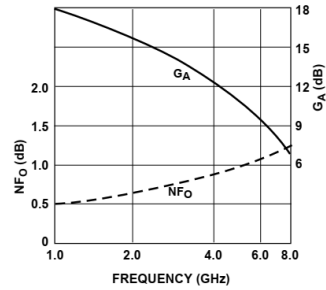


Figure 1. Optimum Noise Figure and Associated Gain vs. Frequency.
 $V_{DS} = 3\ \text{V}$, $I_{DS} = 20\ \text{mA}$, $T_A = 25^\circ\text{C}$.

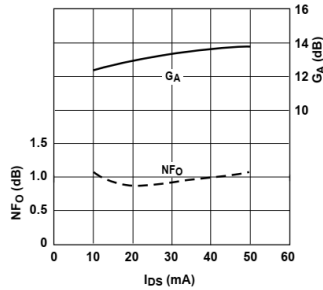
ATF-21170 Typical Performance, $T_A = 25^\circ\text{C}$ 

Figure 2. Optimum Noise Figure and Associated Gain vs. I_{DS} .
 $V_{DS} = 3\ \text{V}$, $f = 4.0\ \text{GHz}$.

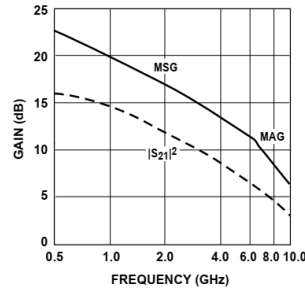


Figure 3. Insertion Power Gain, Maximum Available Gain and Maximum Stable Gain vs. Frequency.
 $V_{DS} = 3\ \text{V}$, $I_{DS} = 20\ \text{mA}$.

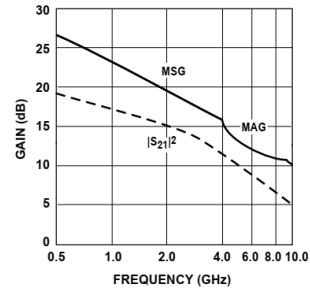


Figure 4. Insertion Power Gain, Maximum Available Gain and Maximum Stable Gain vs. Frequency.
 $V_{DS} = 5\ \text{V}$, $I_{DS} = 80\ \text{mA}$.

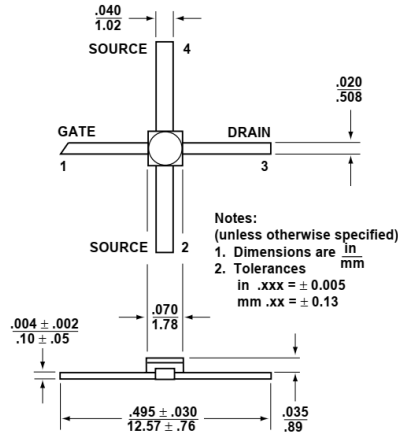
Typical Scattering Parameters, Common Emitter, $Z_0 = 50\ \Omega$, $T_A = 25^\circ\text{C}$, $V_{DS} = 3\ \text{V}$, $I_{DS} = 20\ \text{mA}$

Freq. GHz	S_{11}		dB	S_{21}		dB	S_{12}		dB	S_{22}	
	Mag.	Ang.		Mag.	Ang.		Mag.	Ang.		Mag.	Ang.
0.5	.96	-31	15.5	5.93	157	-29.4	.034	72	.46	-23	
1.0	.91	-55	14.2	5.14	137	-24.3	.061	56	.42	-42	
2.0	.82	-95	12.1	4.05	106	-20.4	.096	36	.39	-70	
3.0	.74	-123	10.2	3.23	82	-19.5	.106	21	.35	-91	
4.0	.70	-147	8.8	2.74	61	-18.7	.116	9	.33	-109	
5.0	.65	-170	7.3	2.33	41	-18.2	.123	-1	.30	-127	
6.0	.64	167	6.3	2.07	22	-17.7	.131	-10	.29	-145	
7.0	.65	146	5.4	1.86	4	-17.5	.134	-17	.26	-167	
8.0	.66	126	4.5	1.67	-13	-17.0	.141	-28	.26	164	
9.0	.66	107	3.4	1.48	-30	-16.6	.148	-39	.26	140	
10.0	.67	87	2.2	1.29	-47	-16.2	.155	-50	.25	114	

Typical Scattering Parameters, Common Emitter, $Z_0 = 50\ \Omega$, $T_A = 25^\circ\text{C}$, $V_{DS} = 5\ \text{V}$, $I_{DS} = 80\ \text{mA}$

Freq. GHz	S_{11}		dB	S_{21}		dB	S_{12}		dB	S_{22}	
	Mag.	Ang.		Mag.	Ang.		Mag.	Ang.		Mag.	Ang.
0.5	.95	-43	18.3	8.24	149	-32.4	.024	67	.49	-17	
1.0	.89	-64	17.4	7.28	133	-29.9	.032	59	.46	-26	
2.0	.78	-106	14.6	5.36	101	-25.2	.055	44	.40	-45	
3.0	.69	-133	12.4	4.18	79	-23.4	.068	34	.38	-60	
4.0	.64	-160	10.7	3.42	56	-22.7	.073	31	.36	-81	
5.0	.60	175	9.1	2.85	37	-21.7	.082	24	.35	-100	
6.0	.61	154	7.9	2.47	18	-20.4	.095	19	.33	-115	
7.0	.61	136	6.9	2.22	2	-19.3	.108	12	.31	-132	
8.0	.63	120	6.2	2.05	-14	-17.9	.127	7	.27	-152	
9.0	.64	102	5.3	1.85	-32	-16.6	.148	0	.27	-179	
10.0	.64	86	4.5	1.68	-48	-15.3	.172	-13	.29	165	

A model for this device is available in the DEVICE MODELS section.

70 mil Package Dimensions

Annexes III: datasheet du transistor ATF-13786



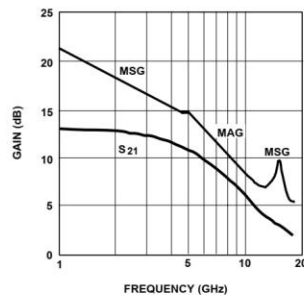
Surface Mount Gallium Arsenide FET for Oscillators

Technical Data

ATF-13786

Features

- Low Cost Surface Mount Plastic Package
- High f_{MAX} : 60 GHz Typical
- Low Phase Noise at 10 GHz: -110 dBc/Hz @ 100 kHz Typical
- Output Power at 10 GHz: up to 10 dBm
- Tape-and-Reel Packaging Option Available



Insertion Power Gain, Maximum Available Gain, and Maximum Stable Gain vs. Frequency.
 $V_{DS} = 3\text{ V}$, $I_{DS} = 40\text{ mA}$.

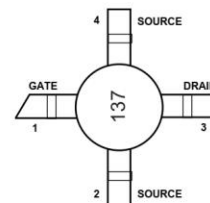
Description

Hewlett-Packard's ATF-13786 is a low cost Gallium Arsenide Schottky barrier-gate field effect transistor housed in a surface mount plastic package. This device is designed for use in low cost, surface mount oscillators operating over the RF and microwave frequency ranges. The ATF-13786 has sufficient gain for easy use as a negative R cell, without excess gain that can lead to unwanted oscillations and mode jumping. The gate structure used in the fabrication of this device results in phase noise performance superior to that of most other MESFETs. These features make this device particularly well suited for low power ($< +10\text{ dBm}$) commercial oscillator applications such as are encountered in DBS, TVRO, and MMDS television receivers, or hand-held transceivers operating in the 900 MHz, 2.4 GHz, and 5.7 GHz ISM bands.

85 mil Plastic Surface Mount Package



Pin Configuration



This GaAs FET device has a nominal 0.3 micron gate length with a total gate periphery of 250 microns. Proven gold based metallization systems and nitride passivation assure a rugged, reliable device.

ATF-13786 Absolute Maximum Ratings

Symbol	Parameter	Units	Absolute Maximum ^[1]
V_{DS}	Drain-Source Voltage	V	4
V_{GS}	Gate-Source Voltage	V	-4
V_{GD}	Gate-Drain Voltage	V	-6
I_{DS}	Drain Current	mA	I_{DSS}
P_T	Power Dissipation ^[2,3]	mW	225
T_{CH}	Channel Temperature	°C	150
T_{STG}	Storage Temperature	°C	-65 to +150

Thermal Resistance^[2]: $\theta_{jc} = 325^{\circ}\text{C/W}$

Notes:

1. Operation of this device above any one of these conditions may cause permanent damage.
2. $T_{CASE} = 25^{\circ}\text{C}$ (T_{CASE} is defined to be the temperature at the ends of pins 2 and 4 where they contact the circuit board).
3. Derate at $3.1 \text{ mW}/^{\circ}\text{C}$ for $T_C > 60^{\circ}\text{C}$.

ATF-13786 Electrical Specifications, $T_C = 25^{\circ}\text{C}$, $V_{DS} = 3 \text{ V}$, $I_{DS} = 40 \text{ mA}$ ^[4]
(unless noted)

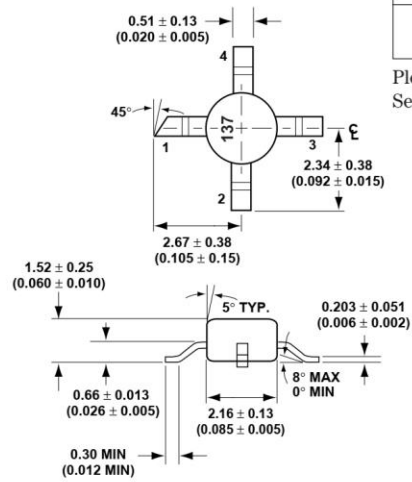
Symbol	Parameters and Test Conditions	Units	Min.	Typ.	Max.
$ S_{21} ^2$	Insertion Power Gain $f = 10 \text{ GHz}$	dB		6.0	
$P_{1 \text{ dB}}$	Power at 1 dB Gain Compression $f = 10 \text{ GHz}$	dBm	15	16.5	
$G_{1 \text{ dB}}$	1 dB Compressed Gain $f = 10 \text{ GHz}$	dB	6.5	7.5	
PN	Phase Noise (100 kHz offset) ^[5] $f = 10 \text{ GHz}$	dBc/Hz		-110	
g_m	Transconductance $V_{DS} = 3 \text{ V}, V_{GS} = 0 \text{ V}$	mS	25	55	
I_{DSS}	Saturated Drain Current $V_{DS} = 3 \text{ V}, V_{GS} = 0 \text{ V}$	mA	50	70	100
V_P	Pinchoff Voltage $V_{DS} = 3 \text{ V}, I_{DS} = 1 \text{ mA}$	V	-2.0	-1.5	-0.5
V_{BDG}	Gate - Drain Breakdown Voltage $I_{DG} = 0.1 \text{ mA}$	V	6.5	7	

Notes:

4. Recommended maximum bias conditions for use as an oscillator.
5. The superior phase noise of this product results from the use of a gate structure optimized for noise performance.
Typical performance of 10 GHz parallel resonated, lightly coupled oscillator using high Q dielectric resonator.

Typical Scattering Parameters, Common Source, $Z_0 = 50\Omega$, $V_{DS} = 3\text{ V}$, $I_{DS} = 40\text{ mA}$

Frequency GHz	S_{11}		S_{21}		S_{12}		S_{22}	
	Mag.	Ang.	Mag.	Ang.	Mag.	Ang.	Mag.	Ang.
1	0.97	-23	4.80	157	0.03	77	0.46	-13
2	0.88	-46	4.60	135	0.06	66	0.42	-25
3	0.78	-68	4.35	117	0.08	58	0.36	-35
4	0.67	-95	4.02	95	0.11	47	0.28	-48
5	0.57	-125	3.61	75	0.12	37	0.19	-65
6	0.52	-157	3.20	57	0.13	28	0.12	-93
7	0.53	176	2.84	41	0.14	21	0.08	-147
8	0.57	160	2.54	31	0.14	18	0.10	171
9	0.60	143	2.27	16	0.14	12	0.15	148
10	0.63	130	2.04	4	0.15	6	0.19	134
11	0.64	117	1.82	-9	0.14	0	0.25	122
12	0.67	107	1.65	-19	0.14	-4	0.30	113
13	0.72	99	1.55	-29	0.14	-8	0.35	109
14	0.76	97	1.47	-35	0.14	-9	0.39	111
15	0.78	90	1.40	-46	0.14	-14	0.41	108
16	0.77	83	1.32	-58	0.14	-20	0.42	104
17	0.74	77	1.26	-68	0.14	-28	0.43	98
18	0.73	69	1.23	-80	0.14	-36	0.42	93

**85 mil Plastic Surface Mount
Package Dimensions**

DIMENSIONS ARE IN MILLIMETERS (INCHES)

Part Number Ordering Information

Part Number	Devices per Reel	Reel Size
ATF-13786-TR1	1000	7"
ATF-13786-STR	10	strip

Please refer to the "Tape-and-Reel Packaging for Surface Mount Semiconductors" data sheet for more detailed information.